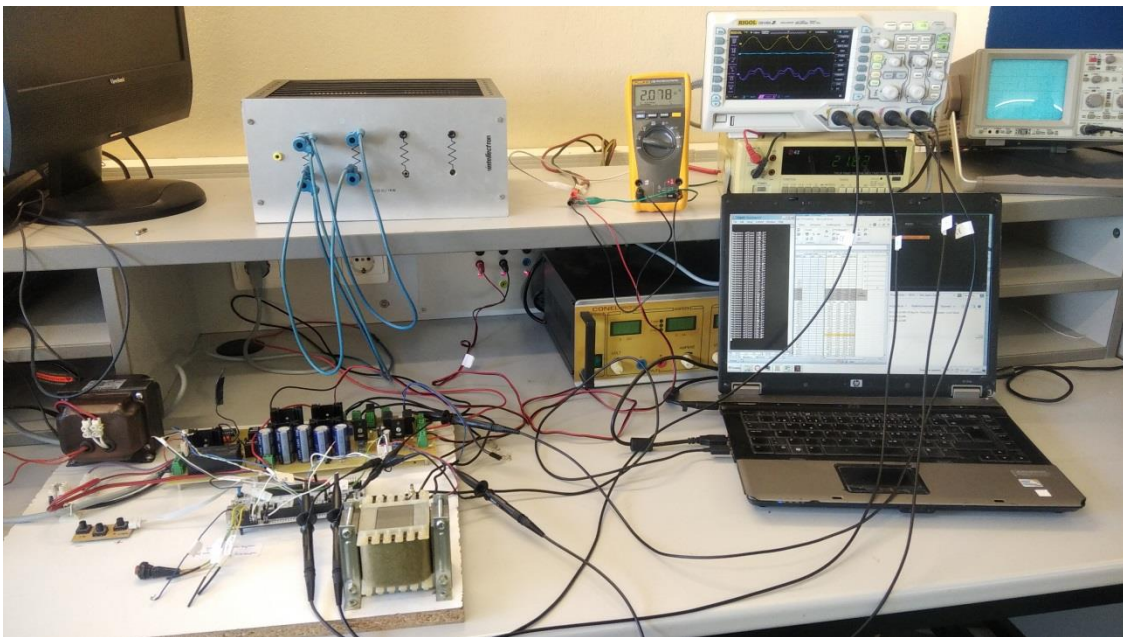


ΣΧΟΛΗ ΜΗΧΑΝΙΚΩΝ  
ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΠΛΗΡΟΦΟΡΙΚΗΣ  
ΚΑΙ ΗΛΕΚΤΡΟΝΙΚΩΝ ΣΥΣΤΗΜΑΤΩΝ

ΠΤΥΧΙΑΚΗ ΕΡΓΑΣΙΑ  
«Σχεδίαση και υλοποίηση μονοφασικού ηλιακού  
αντιστροφέα με SCR»



Των φοιτητών  
Μιλτιάδη Θεολόγου – Αντωνίου Μηλιάδη  
Αρ. Μητρώου: 514325 - 512199

Επιβλέπων  
Όνοματεπώνυμο :Ιορδάνης Κιοσκερίδης  
Βαθμίδα :Καθηγητής

Ημερομηνία 20/5/2022

Τίτλος Π.Ε. Σχεδίαση και υλοποίηση μονοφασικού ηλιακού αντιστροφέα με SCR

Κωδικός Π.Ε. 16188

Όνοματεπώνυμο φοιτητών: Μιλτιάδης Θεολόγου – Αντώνιος Μηλιάδης

Όνοματεπώνυμο εισηγητή: Ιορδάνης Κιοσκερίδης

Ημερομηνία ανάληψης Π.Ε. 16/3/2017

Ημερομηνία περάτωσης Π.Ε. 20/5/2022

*Βεβαιώνουμε ότι είμαστε οι συγγραφείς αυτής της εργασίας και ότι κάθε βοήθεια την οποία είχαμε για την προετοιμασία της είναι πλήρως αναγνωρισμένη και αναφέρεται στην εργασία. Επίσης, έχουμε καταγράψει τις όποιες πηγές από τις οποίες κάναμε χρήση δεδομένων, ιδεών, εικόνων και κειμένου, είτε αυτές αναφέρονται ακριβώς είτε παραφρασμένες. Επιπλέον, βεβαιώνουμε ότι αυτή η εργασία προετοιμάστηκε από εμάς προσωπικά, ειδικά ως πτυχιακή εργασία, στο Τμήμα Μηχανικών Πληροφορικής και Ηλεκτρονικών Συστημάτων του ΔΙ.ΠΑ.Ε.*

*Η παρούσα εργασία αποτελεί πνευματική ιδιοκτησία των φοιτητών Μιλτιάδη Θεολόγου – Αντωνίου Μηλιάδη που την εκπόνησαν. Στο πλαίσιο της πολιτικής ανοικτής πρόσβασης, ο συγγραφέας/δημιουργός εκχωρεί στο Διεθνές Πανεπιστήμιο της Ελλάδος άδεια χρήσης του δικαιώματος αναπαραγωγής, δανεισμού, παρουσίασης στο κοινό και ψηφιακής διάχυσης της εργασίας διεθνώς, σε ηλεκτρονική μορφή και σε οποιοδήποτε μέσο, για διδακτικούς και ερευνητικούς σκοπούς, άνευ ανταλλάγματος. Η ανοικτή πρόσβαση στο πλήρες κείμενο της εργασίας, δεν σημαίνει καθ' οιονδήποτε τρόπο παραχώρηση δικαιωμάτων διανοητικής ιδιοκτησίας του συγγραφέα/δημιουργού, ούτε επιτρέπει την αναπαραγωγή, αναδημοσίευση, αντιγραφή, πώληση, εμπορική χρήση, διανομή, έκδοση, μεταφόρτωση (downloading), ανάρτηση (uploading), μετάφραση, τροποποίηση με οποιονδήποτε τρόπο, τμηματικά ή περιληπτικά της εργασίας, χωρίς τη ρητή προηγούμενη έγγραφη συναίνεση του συγγραφέα/δημιουργού.*

Η έγκριση της πτυχιακής εργασίας από το Τμήμα Μηχανικών Πληροφορικής και Ηλεκτρονικών Συστημάτων του Διεθνούς Πανεπιστημίου της Ελλάδος, δεν υποδηλώνει απαραίτητως και αποδοχή των απόψεων του συγγραφέα, εκ μέρους του Τμήματος.

## Πρόλογος

Η πτυχιακή αυτή εργασία εκπονήθηκε στο Εργαστήριο Ηλεκτρονικών Ισχύος του τμήματος Μηχανικών Πληροφορικής και Ηλεκτρονικών Συστημάτων της σχολής Μηχανικών του Διεθνούς Πανεπιστημίου της Ελλάδος. Αντικείμενό της αποτέλεσε η μελέτη και κατασκευή τμήματος του συστήματος ελέγχου μονοφασικού ηλιακού αντιστροφέα με SCR.

Συγκεκριμένα, μελετήθηκε ο μονοφασικός αντιστροφέας και οι μέθοδοι ελέγχου του, καθώς και η μονάδα ρύθμισης της γωνίας έναυσης για τον έλεγχο της ροής ενεργού ισχύος προς το δίκτυο, με διατήρηση μοναδιαίου συντελεστή ισχύος και συγχρονισμού του με το δίκτυο χαμηλής τάσης. Επιπρόσθετα, βασικό κομμάτι της παρούσας εργασίας ήταν η υλοποίηση, σε εργαστηριακό περιβάλλον, του κυκλώματος ελέγχου του μονοφασικού αντιστροφέα πλήρους γέφυρας ο οποίος σε συνδυασμό με τα φωτοβολταϊκά πάνελ της σχολής μας έδωσε τις κατάλληλες μετρήσεις για να μπορέσουμε να ολοκληρώσουμε την εργασία μας.

## Περίληψη

Μια από τις δυνατότητες των ηλεκτρονικών ισχύος είναι να μετατρέπουν την ηλεκτρική ενέργεια συνεχούς που προέρχεται από πηγές συνεχούς τάσης (dc), σε εναλλασσόμενη (ac).

Η ειδική κατηγορία των διατάξεων αυτών ονομάζονται αντιστροφείς (inverters). Με την εισαγωγή των ανανεώσιμων πηγών ενέργειας στον χώρο της παραγωγής ηλεκτρικής ενέργειας προκύπτουν ορισμένα τεχνικά ζητήματα στην προσπάθεια απόδοσης της παραγόμενης απ' αυτά ενέργειας, προς το δίκτυο ηλεκτροδότησης. Μια από τις δυσκολίες αυτές αφορά στην real-time ανίχνευση της συχνότητας του δικτύου και του σημείου «0» ή zerocrossing. Η παράμετρος αυτή είναι κρίσιμη ώστε να υπάρξει ορθός χρονισμός για τον έλεγχο των ενεργών διακοπτικών στοιχείων ώστε με τον κατάλληλο σκανδαλισμό τους να πραγματοποιηθεί η μεταφορά ενέργειας από τις διατάξεις των ανανεώσιμων πηγών ενέργειας προς το δίκτυο. Η εργασία μας πραγματεύεται τη μελέτη μιας διάταξης φωτοβολταϊκών συστοιχιών συνδεδεμένα με ανορθωτική γέφυρα διόδων στην έξοδο της η οποία υπόκειται σε έλεγχο μέσω επεξεργαστή, και ως κύριο παραδοτέο είναι ο προγραμματισμός του επεξεργαστή ώστε με κατάλληλο χρονισμό να λειτουργήσει ως αντιστροφέας – inverter και να αποδοθεί η παραγόμενη ηλεκτρική ενέργεια από το φωτοβολταϊκό στοιχείο, πίσω στο ηλεκτρικό δίκτυο. Οι τελικές μετρήσεις κατέδειξαν πως μπορεί να ελεγχθεί και να αποδοθεί ισχύς από τα φωτοβολταϊκά στο δίκτυο με απόλυτο έλεγχο της γωνίας έναυσης των ημιαγωγικών στοιχείων (SCR).

## Abstract

One of the capabilities of power electronics is to convert alternating current (dc) to alternating current (ac) electricity.

The special category of these devices is called inverters. Inverters are divided into two main categories, depending on the type of input source, voltage source inverters and current source inverters. They are also divided into single-phase and multi-phase. Output frequency adjustment is a feature provided by all inverters.

With the introduction of renewable energy sources in the field of electricity generation, some technical issues arise in the effort to return the energy produced by them to the electricity grid. One of these difficulties concerns the real-time detection of the network frequency and the "0" point or zerocrossing. This parameter is crucial in order to have a correct timing for the control of the active switching elements so that with their appropriate triggering, the transfer of energy from the provisions of the renewable energy sources to the grid takes place.

Our work deals with the study of a photovoltaic array device connected to a silicon rectifier diode bridge at its output which is subject to control via a processor. The main deliverable is the programming of the processor so that with proper timing it acts as an inverter and the output electrical produced from the photovoltaic cell, is feeded back to the main network. The final measurements showed that photovoltaics can be controlled and delivered power to the network with absolute control of the angle of one of the semiconductor elements (SCR).

## Ευχαριστίες

Για την ολοκλήρωση της πτυχιακής οφείλουμε να ευχαριστήσουμε τον καθηγητή κ. Ιορδάνη Κιοσκερίδη για την άρτια επιστημονική υποστήριξη μέσω των γνώσεων που μας μετέδωσε, την υπομονή του και την κατανόηση του στη μακρόχρονη διάρκεια εκπόνησης της πτυχιακής μας. Επίσης τον Ηλεκτρονικό Μηχανικό Παύλο Μουρατίδη για τις διορθώσεις του πάνω στον προγραμματισμό και την παραμετροποίηση του μικροεπεξεργαστή καθώς και το φίλο Χιονά Παπαδόπουλο για την επεξεργασία των κεφαλίδων. Τέλος, ένα μεγάλο ευχαριστώ οφείλουμε στις οικογένειές μας για τη στήριξη τους όλα αυτά τα χρονιά των σπουδών μας και ιδιαίτερα το τελευταίο αυτό δύσκολο διάστημα.

## Περιεχόμενα

Πρόλογος.....	3
Περίληψη .....	3
Abstract.....	4
Ευχαριστίες.....	4
Κατάλογος Σχημάτων – Εικόνων .....	7
Κατάλογος Πινάκων .....	11
Κεφάλαιο 1ο: Εισαγωγή.....	12
1.1. Σκοπός της εργασίας.....	12
Κεφάλαιο 2ο: Θεωρητικό μέρος.....	14
2.1. Εισαγωγή.....	14
2.2. Γενικά περί διατάξεων των ηλεκτρονικών ισχύος [3, p. 4].....	14
2.3. Εφαρμογές μετατροπών ηλεκτρικής ενέργειας.....	16
2.4. Στοιχεία αντιστροφών (inverters) - Χρήσεις των αντιστροφών [3, p. 609].....	17
2.4.1. Τοπολογίες ηλιακών αντιστροφών [6] .....	17
2.5. Ανορθωτής γέφυρας με SCR και ωμικό φορτίο σε λειτουργία αντιστροφέα [3, pp. 313-317] .....	18
2.6. Ημιελεγχόμενοι ανορθωτές πυριτίου SCR – Thyristors .....	22
2.7. Προβλήματα που παρουσιάζονται [3, pp. 15-16].....	26
2.8. Περίληψη.....	26
Κεφάλαιο 3ο: Περιγραφή ηλεκτρονικών κυκλωμάτων – διατάξεως ισχύος.....	27
3.1. Εισαγωγή.....	27
3.2. Τυπωμένο κύκλωμα και πλακέτα ισχύος του αντιστροφέα .....	27
3.3. Επιμέρους κυκλώματα της πλακέτας ηλεκτρονικών ισχύος.....	28
3.3.1. Κύκλωμα ημιαγωγικών διακοπών ισχύος.....	28
3.3.2. Μέτρηση τάσης δικτύου .....	29
3.3.3. Μέτρηση της τάσης των φωτοβολταϊκών .....	30
3.3.4. Μέτρηση των ρευμάτων .....	31
3.3.5. Οι παλμοί έναυσης των SCRs .....	32
3.3.6. Το τροφοδοτικό .....	33
3.4. Περίληψη.....	34
Κεφάλαιο 4ο: Μεθοδολογία εργασίας .....	35

## Περιεχόμενα

4.1.	Εισαγωγή .....	35
4.2.	Ρύθμιση ισχύος με τη χρήση μικροελεγκτή .....	35
4.3.	Κύκλωμα ισχύος .....	36
4.4.	Κύκλωμα ελέγχου .....	37
4.5.	Κύκλωμα προσαρμογής – απομόνωσης της εισόδου ADC του μικροελεγκτή διαφορικών σημάτων 38	
4.6.	Κύκλωμα ψηφιακής λογικής .....	40
4.7.	Κύκλωμα ενισχυτή – απομόνωσης .....	41
4.8.	Περίληψη .....	41
Κεφάλαιο 5ο: Προγραμματισμός μικροελεγκτή .....		42
5.1.	Εισαγωγή .....	42
5.2.	Ο μικροελεγκτής STM32H743 .....	42
5.3.	Η ψηφιακή λογική .....	45
5.4.	Χαρακτηριστικά και παραμετροποίηση του μικροελεγκτή .....	46
5.5.	Μετατροπέας αναλογικού σήματος σε ψηφιακό - ADC .....	49
5.6.	Ο προγραμματισμός του μικροελεγκτή .....	50
5.7.	Διάγραμμα ροής της εφαρμογής .....	51
5.8.	Περίληψη .....	56
Κεφάλαιο 6ο: Μετρήσεις .....		57
6.1.	Εισαγωγή .....	57
6.2.	Δειγματοληψία στο σύστημα παραγωγής των παλμών ελέγχου για τα SCR .....	57
6.3.	Παραγωγή των παλμών .....	60
6.4.	Χαρακτηριστικές μετρήσεις για σκανδαλισμό στις 30° της τάσης εισόδου – του παραγόμενου παλμού και της τάσης εξόδου .....	61
6.5.	Χαρακτηριστικές μετρήσεις για σκανδαλισμό στις 90° της τάσης εισόδου – του παραγόμενου παλμού και της τάσης εξόδου .....	64
6.6.	Χαρακτηριστικές μετρήσεις για σκανδαλισμό στις 120° της τάσης εισόδου – του παραγόμενου παλμού και της τάσης εξόδου .....	65
6.7.	Περίληψη .....	65
Κεφάλαιο 7ο: Η μέτρηση εξόδου - Μετρήσεις με το φωτοβολταϊκό σύστημα- Περιγραφή .....		66
7.1.	Εισαγωγή .....	66
7.2.	Τρόπος σύνδεσης του αμπερομέτρου και του βολτομέτρου στο φωτοβολταϊκό στοιχείο () – καταγραφή του ρεύματος και της τάσης και υπολογισμός της αποδιδόμενης ισχύος μέσα στο xcel. ....	66
7.3.	Μετρήσεις μεγεθών - κυματομορφών .....	68

## Περιεχόμενα

7.4.	Μετρήσεις 4/3/2022 15:00 .....	71
7.5.	Μετρήσεις 12/3/2022 10:00.....	72
7.6.	Μετρήσεις 12/3/2022 12:00.....	73
7.7.	Μετρήσεις 12/3/2022 15:00.....	74
7.8.	Αριθμητικές μετρήσεις της ισχύος εξόδου των φωτοβολταϊκών .....	75
7.9.	Περίληψη.....	77
	Κεφάλαιο 8ο: Συμπεράσματα – Συζήτηση.....	78
8.1.	Εισαγωγή.....	78
8.2.	Περί επιλογής του μικροεπεξεργαστή.....	78
8.3.	Αναφορά στο σημείο νεκρού χρόνου.....	78
8.4.	Μπορεί να παρακαμφθεί η βαθμίδα της πλακέτας ισχύος για την παραγωγή των PWM παλμών 79	
8.5.	Η μορφή των γραφημάτων .....	79
8.6.	Η γωνία της μέγιστης απόδοσης ισχύος: .....	79
8.7.	Περίληψη.....	80
	Κεφάλαιο 9ο: Επεκτάσεις – Περαιτέρω βήματα.....	81
9.1.	Απόδοση των φωτοβολταϊκών.....	81
9.2.	Να μελετηθούν οι αρμονικές που παράγονται από τον αντιστροφέα λόγω των SCR [4, p. 33] ...	81
9.3.	Μοντελοποίηση σε περιβάλλον Simulink .....	81
	Βιβλιογραφία.....	82
	Παράρτημα Α: Ο πηγαίος κώδικας της εφαρμογής ( source code ) .....	83
	Παράρτημα Β: Εγχειρίδιο χρήση του UM2407 - User manual STM32H7 Nucleo -144 boards (MB1364) .....	100

## Κατάλογος Σχημάτων – Εικόνων

## Σελίδα

Εικόνα 1.1	Γενικό σχήμα απόδοσης ενέργειας προς το δίκτυο.....	12
Εικόνα 1.2	Έλεγχος κυκλώματος για αναστροφή ισχύος.....	12
Εικόνα 2.1	Διάγραμμα ηλεκτρονικών ισχύος με έλεγχο κλειστού βρόγχου.....	14
Εικόνα 2.2	Συγκεντρωτικός πίνακας συσκευών και λειτουργιών των ηλεκτρονικών ισχύος.....	15
Εικόνα 2.3	Αμφίδρομη ροή ισχύος στους συμβατικούς ανορθωτές στα τεταρτημόρια .....	15
Εικόνα 2.4	Σύμβολο αντιστροφέα.....	18

## Περιεχόμενα

Εικόνα 2.5 Μετατροπέας γέφυρας κατάλληλος για την αναστροφή ισχύος.....	18
Εικόνα 2.6 Κυματομορφές των τάσεων και των ρευμάτων.....	19
Εικόνα 2.7 Μεταβολή της μέσης τάσης εξόδου , με την γωνία έναυσης $\alpha$ των SCR.....	20
Εικόνα 2.8 Μεταβολή της μέσης ισχύος $P_s$ , της άεργης $Q_1$ , και της φαινόμενης ισχύος $S_1$ , στην θεμελιώδη συχνότητα και ολικής φαινόμενης ισχύος $S$ , με την γωνία έναυσης $\alpha$ , με ρεύμα φορτίου σταθερό.....	20
Εικόνα 2.9 Κύκλωμα ισχύος με $R_L$ και Πηνίο $L$ .....	21
Εικόνα 2.10 (α)(β) Σύμβολο SCR & τεταρτημόριο λειτουργίας του .....	22
Εικόνα 2.10(β) Διακόπτης δύο τεταρτημορίων με θετική είτε αρνητική τάση αποκοπής και Θετικό ρεύμα αγωγής .....	22
Εικόνα 2.11 Στρώματα κατασκευής SCR.....	23
Εικόνα 2.12(α) Στατική χαρακτηριστική ρεύματος - τάσης του SCR .....	23
Εικόνα 2.12 Μορφή ρεύματος πύλης στους SCR ανάλογα το είδος του φορτίου .....	24
Εικόνα 2.13 Ακροδέκτες SCR.....	24
Εικόνα 2.14 Τεχνικά χαρακτηριστικά του SCR.....	25
Εικόνα 2.15 Τεχνικά χαρακτηριστικά του SCR.....	25
Εικόνα 3.1 Τυπωμένο κύκλωμα πλακέτας ισχύος.....	27
Εικόνα 3.2 Πλακέτα ισχύος.....	27
Εικόνα 3.3 Μέτρηση τάσης δικτύου.....	29
Εικόνα 3.4 Μέτρηση τάσης φωτοβολταϊκών.....	30
Εικόνα 3.5 Μέτρηση ρευμάτων.....	31
Εικόνα 3.6 Παλμοί έναυσης των SCRs.....	32
Εικόνα 3.7 Τροφοδοτικό.....	33
Εικόνα 4.1 Πέρασμα από το σημείο μηδέν σε κάθε αλλαγή της πολικότητας της τάσης -Zero crossing.....	35
Εικόνα 4.2 Βασικό κύκλωμα ελέγχου ισχύος.....	36
Εικόνα 4.3 Μπλοκ διάγραμμα κυκλωμάτων ελέγχου.....	37
Εικόνα 4.4 Αναλυτικό διάγραμμα AMC 1100 [1].....	38
Εικόνα 4.5 Λειτουργικό διάγραμμα AMC1100 [1].....	38

## Περιεχόμενα

Εικόνα 4.6 Διαφορικός ενισχυτής – απομονωτής.....	39
Εικόνα 4.7 Διαφορικά σήματα εξόδου του AMC1100.....	39
Εικόνα 4.8 Κύκλωμα διαμόρφωσης σήματος PWM .....	40
Εικόνα 4.9 Βαθμίδα ενίσχυσης – απομόνωσης παλμού σκανδαλισμού.....	41
Εικόνα 5.1 Η αναπτυξιακή πλακέτα NUCLEO-H743ZI [2].....	42
Εικόνα 5.2 Ο κοννέκτορας CN11 .....	43
Εικόνα 5.3 Ο κοννέκτορας CN12 .....	44
Εικόνα 5.4 Κάτω όψη του CN12 συνδέσεις .....	45
Εικόνα 5.5 Κάτω όψη του CN11 συνδέσεις .....	46
Εικόνα 5.6 Βρόγχος κλειδωμένης φάσης .....	47
Εικόνα 5.7 Το εσωτερικό κύκλωμα χρονισμού .....	48
Εικόνα 5.8 Κύκλωμα δειγματοληψίας – συγκράτησης (S&H) .....	49
Εικόνα 5.9 Διάγραμμα ροής κυρίως προγράμματος .....	53
Εικόνα 5.10 Το προσκήνιο ( ISRs). .....	55
Εικόνα 5.11 Διάγραμμα ροής κυρίως προγράμματος .....	56
Εικόνα 6.1 Ρυθμός δειγματοληψίας και παλμοί.....	57
Εικόνα 6.2 Συνδέσεις παλμών και δειγματοληψίας και εισόδου από AMC.....	57
Εικόνα 6.3 Δειγματοληψία και TIMER 3.....	58
Εικόνα 6.4 Δειγματοληψία και TIMER 2.....	58
Εικόνα 6.5 Ρυθμός δειγματοληψίας και παλμός.....	59
Εικόνα 6.6 Δειγματοληψία και TIMER 3 στα 2,55 KHZ.....	59
Εικόνα 6.7 Παλμοί στο θετικό και στο αρνητικό μέτωπο.....	60
Εικόνα 6.8 Παλμοί στο θετικό και στο αρνητικό μέτωπο.....	60
Εικόνα 6.9 Δειγματοληψία και TIMER 3.....	60
Εικόνα 6.10 Τάση εισόδου και Παλμός σκανδαλισμού 30°.....	61
Εικόνα 6.11 Τάση εισόδου και Παλμός σκανδαλισμού 30°.....	61
Εικόνα 6.12 10 παλμοί σε έναν σκανδαλισμό στις 30°.....	62
Εικόνα 6.13 Τάση εξόδου στο φορτίο και παλμοί σκανδαλισμού 30°.....	62

## Περιεχόμενα

Εικόνα 6.14 Τάση εισόδου και τάση εξόδου στο φορτίο 30° .....	63
Εικόνα 6.15 Έναυση SCR στις 30° θετική-αρνητική ημιπερίοδο.....	63
Εικόνα 6.16 Έναυση SCR στις 90° .....	64
Εικόνα 6.17 Έναυση SCR στις 90° θετική-αρνητική ημιπερίοδο.....	64
Εικόνα 6.18 Έναυση SCR στις 120° .....	65
Εικόνα 6.19 Έναυση SCR στις 120° θετική-αρνητική ημιπερίοδο.....	65
Εικόνα 7.1 Σύστημα μετρήσεων.....	66
Εικόνα 7.2 Σημεία λήψης μετρήσεων και συνδέσεις μετρήσεων.....	68
Εικόνα 7.3 Μετρήσεις μεγεθών πάνω στην πλακέτα.....	69
Εικόνα 7.4 Μέτρηση εισόδου - εξόδου 144° .....	69
Εικόνα 7.5 4-3-2022 144° - Us - Pulse G1,2 - is (purple)- iconv (blue) .....	70
Εικόνα 7.6 4-3-2022 15_11_144° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	71
Εικόνα 7.7 4-3-2022 160° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	71
Εικόνα 7.8 4-3-2022 170,1° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	71
Εικόνα 7.9 12-3-2022 10_51_135° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	72
Εικόνα 7.10 12-3-2022 10_53_155° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	72
Εικόνα 7.11 12-3-2022 10_54_170° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	72
Εικόνα 7.12 12-3-2022 12_22_135° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	73
Εικόνα 7.13 12-3-2022 12_23_150° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	73
Εικόνα 7.14 12-3-2022 12_24_170° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	73
Εικόνα 7.15 12-3-2022 135° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	74
Εικόνα 7.16 12-3-2022 160° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	74
Εικόνα 7.17 12-3-2022 10_54 170° Us - Pulse G1,2 - is (purple)- iconv (blue) .....	74
Εικόνα 7.18 Γραφική παράσταση Ισχύος - Μοιρών σκανδαλισμού .....	75
Εικόνα 7.19 Γραφική παράσταση Ισχύος - Μοιρών σκανδαλισμού .....	75
Εικόνα 7.20 Γραφική παράσταση Ισχύος - Μοιρών σκανδαλισμού .....	76
Εικόνα 7.21 Γραφική παράσταση Ισχύος - Μοιρών σκανδαλισμού .....	76
Εικόνα 7.22 Γραφική παράσταση Ισχύος - Μοιρών σκανδαλισμού .....	77

## Περιεχόμενα

Εικόνα 8.1 Παραμόρφωση της τάσης εξόδου στους μονοφασικούς αντιστροφείς εξαιτίας του νεκρού χρόνου .....	78
--	----

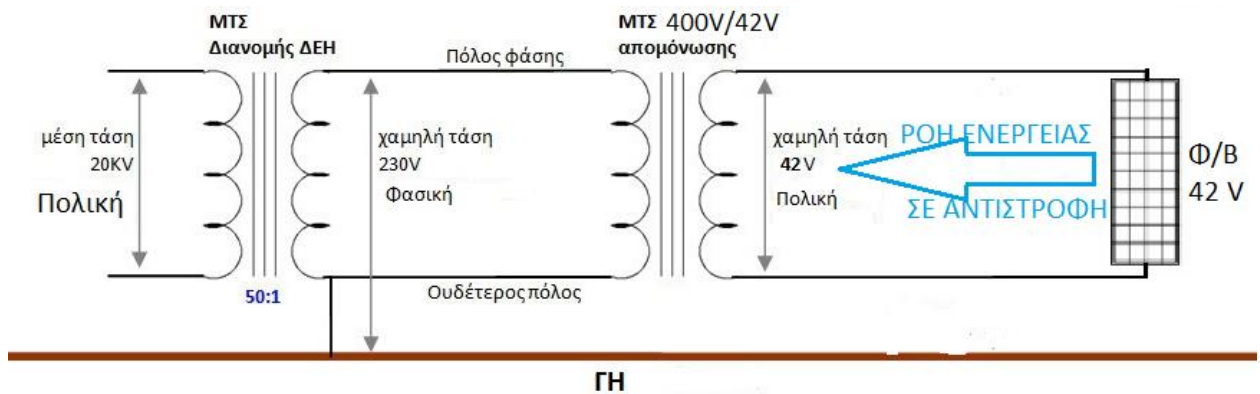
### **Κατάλογος Πινάκων**

Πίνακας 5.1 Δήλωση zero crossing point.....	46
Πίνακας 5.2 Εσωτερικοί χρονισμοί.....	48
Πίνακας 5.3 Μέγιστη συχνότητα δειγματοληψίας.....	49
Πίνακας 5.4 Συχνότητα ADC.....	50
Πίνακας 5.5 Δήλωση σταθερών για την διαχείριση των γωνιών έναυσης των SCR.....	51
Πίνακας 5.6 Ορισμός του βήματος αλλαγής της γωνίας έναυσης των SCR .....	52
Πίνακας 5.7 Εντολή μπουτόν για αλλαγή γωνίας & Σύγκριση με οριακές τιμές.....	52
Πίνακας 5.8 Υπορουτίνα σύγκρισης κ σκανδαλισμού ζευγών SCR.....	54

## Κεφάλαιο 1ο: Εισαγωγή

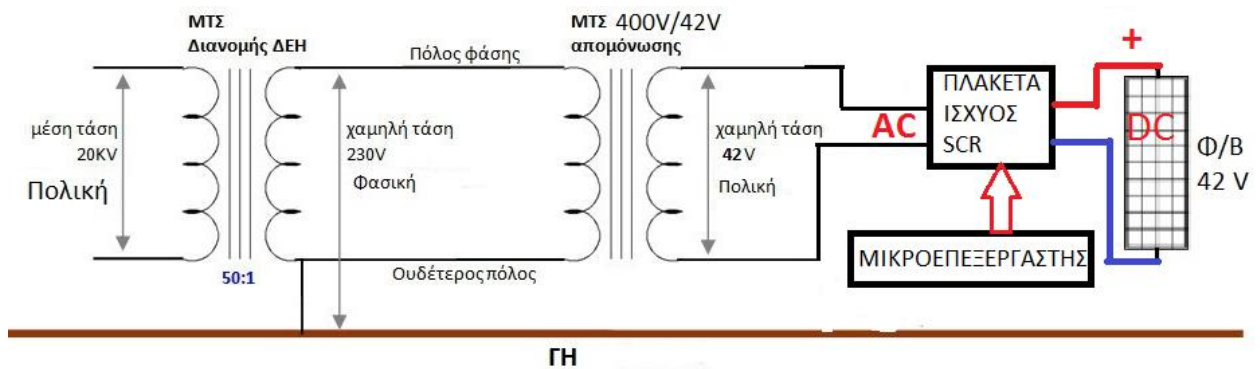
### 1.1. Σκοπός της εργασίας

Σκοπός της εργασίας είναι ο έλεγχος, ενός αντιστροφέα (Inverter), ο οποίος λαμβάνει ως είσοδο Ηλεκτρική ενέργεια με συνεχή τάση DC 42V από φωτοβολταϊκή συστοιχία, και την οποία με κατάλληλη ρύθμιση των γωνιών σκανδαλισμού των ημιαγωγικών στοιχείων ισχύος SCR (Silicon Controlled Rectifier - θυρίστορ) αποδίδει ως ωφέλιμη ισχύ προς τα δίκτυο ηλεκτροδότησης. Το σημείο στο οποίο κάνουμε λήψη/πρόσδωση ενέργειας έχει ως πολική τάση τα 42V (οι μπόρνες του εργαστηριακού πάγκου) τα οποία μέσω μετασχηματιστή 42V/400V συνδέονται στο δίκτυο ηλεκτροδότησης.



Εικόνα 1.1 Γενικό σχήμα της απόδοσης ενέργειας προς το δίκτυο

Ο έλεγχος των SCR πραγματοποιείται μέσω παραγωγής κατάλληλων παλμών έναυσης από μικροεπεξεργαστή. Τα SCR είναι τοποθετημένα σε πλακέτα ηλεκτρονικών ισχύος. Στην πλακέτα είναι επίσης τοποθετημένες διατάξεις ανίχνευσης της τάσης του δικτύου μέσω διάταξης απομόνωσης, και κατάλληλο κύκλωμα για τον σκανδαλισμό των SCR στοιχείων Υπάρχουν επίσης μετασχηματιστές για την απομόνωση των κυκλωμάτων.



Εικόνα 1.2 Έλεγχος κυκλώματος για αναστροφή της ισχύος

**Το πρώτο κεφάλαιο** αποτελεί την εισαγωγή, περιγράφεται περιληπτικά ο σκοπός της εργασίας ενώ περιγράφονται επιγραμματικά και τα επιμέρους κεφάλαια της εργασίας.

**Στο δεύτερο κεφάλαιο** περιγράφεται το θεωρητικό πλαίσιο κατασκευής και λειτουργίας των φωτοβολταϊκών και ιδιαίτερα των τοπολογιών των αντιστροφέων με τα ιδιαίτερα στοιχεία SCR). Επίσης περιγράφονται τα θεωρητικά στοιχεία των κυκλωμάτων των αντιστροφέων. Ειδικότερα αναλύεται η συμπεριφορά μιας ανορθωτικής διάταξης και οι συνθήκες λειτουργίας του που του επιτρέπουν να λειτουργήσει ως αντιστροφέας. Περιγράφεται η λειτουργία των SCR και οι τρόποι ελέγχου της αγωγιμότητάς τους.

**Στο τρίτο κεφάλαιο** παρουσιάζονται τα τυπωμένα κυκλώματα των βαθμίδων της πλακέτας ισχύος με τα ενεργά στοιχεία, μέσω των οποίων πραγματοποιείται η μεταφορά ισχύος προς το δίκτυο.

**Στο τέταρτο κεφάλαιο** γίνεται η επεξήγηση της μεθοδολογίας εργασίας με περαιτέρω ανάλυση των βαθμίδων της πλακέτας ισχύος.

**Στο πέμπτο κεφάλαιο** παρουσιάζεται ο προγραμματισμός του επεξεργαστή σε block διάγραμμα και οι κρίσιμες ρυθμίσεις των μεγεθών που έχουμε ορίσει για τον προγραμματισμό του (timers κτλ).

**Στο έκτο κεφάλαιο** παρουσιάζονται οι μετρήσεις πάνω στα διαλαμβανόμενα από τον επεξεργαστή σήματα εισόδων εξόδων του. Αυτά είναι η δειγματοληψία από την πλακέτα, η παραγωγή παλμών σε διαφορετικές γωνίας σκανδαλισμού των SCR, ο τρόπος μετρήσεων με το κιβώτιο αντιστάσεων και τα όργανα μέτρησης.

**Στο έβδομο κεφάλαιο** καταγράφονται τα συμπεράσματα.

**Στο όγδοο κεφάλαιο** παρατίθενται διάφορες προτάσεις για επέκταση της εργασίας.

Τέλος ακολουθεί η **βιβλιογραφία** και το **παράρτημα**.

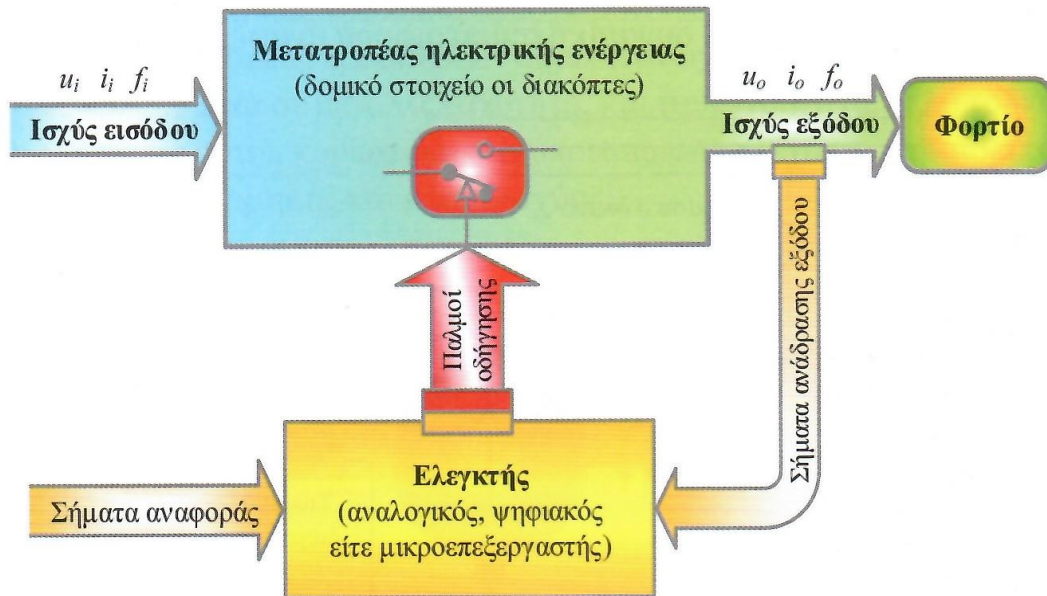
## Κεφάλαιο 2ο: Θεωρητικό μέρος

### 2.1. Εισαγωγή

Στο δεύτερο κεφάλαιο περιγράφεται η λειτουργία των φωτοβολταϊκών και ιδιαίτερα των τοπολογιών των αντιστροφέν με τα ιδιαίτερα στοιχεία (SCR). Επίσης περιγράφονται τα θεωρητικά στοιχεία των κυκλωμάτων των αντιστροφέν. Αναλύουμε τη λειτουργία των SCR που χρησιμοποιούμε στη πλακέτα ισχύος και τους τρόπους ελέγχου της αγωγιμότητάς τους. Τέλος θα αναφέρουμε και τα προβλήματα που παρουσιάζονται κατά τη χρήση τους.

### 2.2. Γενικά περί διατάξεων των ηλεκτρονικών ισχύος [3, p. 4]

Οι διατάξεις ηλεκτρονικών ισχύος παρέχουν τη ρύθμιση και τη μετατροπή της διαθέσιμης ηλεκτρικής ενέργειας, ώστε να λάβει τις τιμές τάσης, ρεύματος και συχνότητας που απαιτεί το κάθε φορτίο. Για τον έλεγχο της ισχύος χρησιμοποιούνται ελεγκτές οι οποίοι μέσω κλειστού βρόγχου ρυθμίζουν την φορά παροχής ενέργειας και τον χρόνο ανοιγοκλεισίματος των διακοπτικών στοιχείων.



Εικόνα 2.1 Διάγραμμα ηλεκτρονικών ισχύος με έλεγχο κλειστού βρόγχου [3]

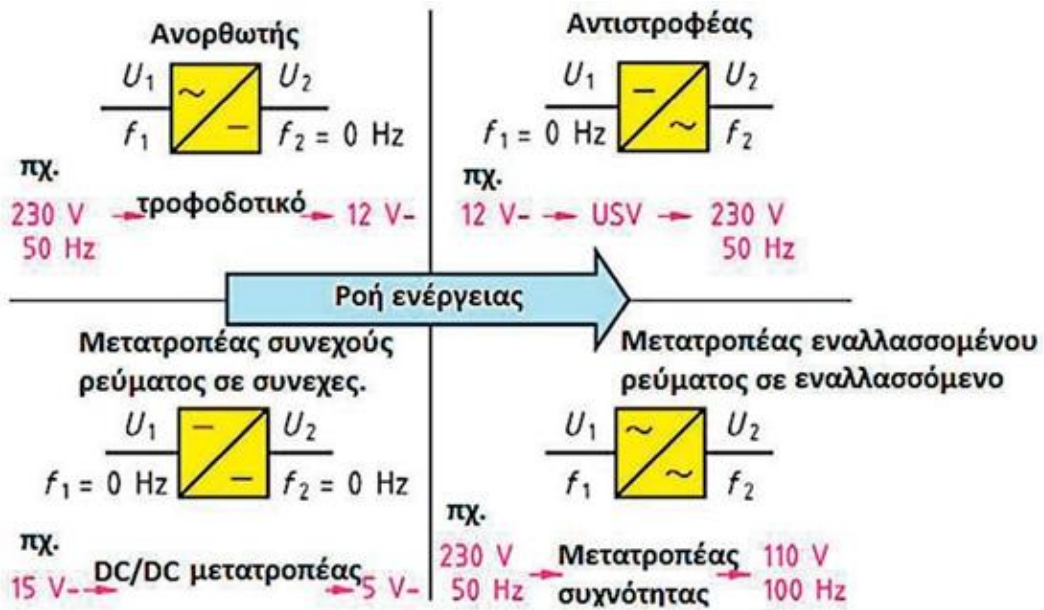
#### Κατηγοριοποίηση διατάξεων ισχύος 1 [4, p. 5]

Οι μετατροπείς ηλεκτρικής ενέργειας διακρίνονται σε τέσσερις κυρίες κατηγορίες ανάλογα της ισχύος εισόδου και της ισχύος εξόδου:

- Μετατροπείς εναλλασσόμενης τάσης σε συνεχή (ac-dc) ή Ανορθωτές (Rectifiers).

Θεωρητικό μέρος

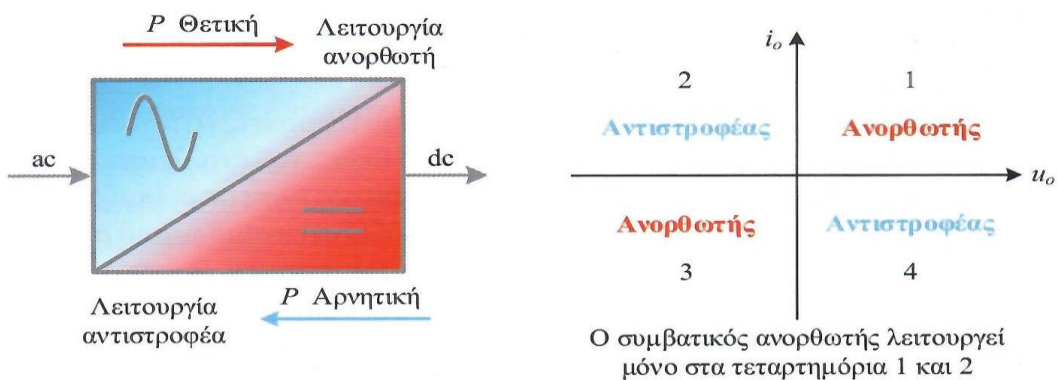
- Μετατροπείς εναλλασσόμενου ρεύματος ( ac-ac) ή Κυκλομετατροπείς (Cycloconverters).
- Μετατροπείς συνεχούς ρεύματος (dc-dc converters-choppers).
- Μετατροπείς συνεχούς τάσης σε εναλλασσόμενη (dc-ac) ή Αντιστροφείς (Inverters).



Εικόνα 2.2 Συγκεντρωτικός πίνακας συσκευών και λειτουργιών των ηλεκτρονικών ισχύος. [5]

Κατηγοριοποίηση διατάξεων ισχύος 2

Η ανωτέρω διάκριση των μετατροπέων προϋποθέτει μονόδρομη ροή ισχύος. Σε πολλούς μετατροπείς με αμφίδρομη συμπεριφορά στην ροή ενέργειας, που καλούνται ανορθωτές επιτελείται και η λειτουργία του αντιστροφέα. Τέτοια είναι η διάταξη που μελετάται στην συγκεκριμένη εργασία.



Εικόνα 2.3 Αμφίδρομη ροή της ισχύος στους συμβατικούς ανορθωτές στα τεταρτημόρια 1,2 [3, p. 30]

Ο ανορθωτής λειτουργεί συμβατικά μετατρέποντας την εναλλασσόμενη τάση εισόδου σε συνεχή τάση στην έξοδο. Στην περίπτωση αυτή η ροή ισχύος είναι θετική. Ο ίδιος μετατροπέας με κατάλληλο έλεγχο μπορεί να λειτουργήσει και ως αντιστροφέας μεταφέροντας αρνητική ισχύ. Τότε ο μετατροπέας μεταφέρει ισχύ συνεχούς μορφής από την έξοδό του στο εναλλασσόμενο δίκτυο. Ο συμβατικός ανορθωτής με SCR λειτουργεί μόνο στα δύο από τα τέσσερα τεταρτημόρια και ειδικότερα στο 1 και στο 2. [3, p. 30]

Επομένως οι μετατροπείς διακρίνονται σε τρεις κατηγορίες ανάλογα με την κατεύθυνση της ροής ενέργειας. [4, pp. 5,6]

- Μετατροπείς ενός τεταρτημορίου οι οποίοι επιτρέπουν την ροή της ισχύος αποκλειστικά από την είσοδο στην έξοδο
- Μετατροπείς δύο τεταρτημορίων οι οποίοι επιτρέπουν υπό προϋποθέσεις την αμφίδρομη ροή ισχύος
- Μετατροπείς τεσσάρων τεταρτημορίων, οι οποίοι παρέχουν πλήρως αμφίδρομη ροή ισχύος μεταξύ εισόδου - εξόδου

### **Κατηγοριοποίηση διατάξεων ισχύος 3**

Μια Τρίτη διάκριση των μετατροπέων ισχύος αναφέρεται στον τρόπο μετάβασης των διακοπών τους. [4, pp. 32,33]

- Μετατροπείς με φυσική μετάβαση στην σβέση είτε στην έναυση (δίοδος, SCR, TRIAC). Η φυσική μετάβαση προκαλεί ισχυρές αρμονικές στην είσοδο και στην έξοδο.
- Μετατροπείς με εξαναγκασμένη μετάβαση από ελεγκτή (κυρίως transistors).
- Μετατροπείς συντονισμού με επίτευξη της έναυσης-σβέσης τους είτε λόγω μηδενικής τάσης είτε λόγω μηδενικού ρεύματος. Πλεονεκτούν στις μειωμένες μεταβατικές απώλειες και στην περιορισμένη ηλεκτρομαγνητική παρεμβολή.

## **2.3. Εφαρμογές μετατροπέων ηλεκτρικής ενέργειας**

Οι μετατροπείς ηλεκτρικής ενέργειας χρησιμοποιούνται στις ακόλουθες εφαρμογές: [3, pp. 39-40]

- Μεταφορά ηλεκτρικής ενέργειας
- Ζεύξη ενεργειακών δικτύων διαφορετικής συχνότητας
- Ήπιες μορφές ενέργειας
- Μεταφορές
- Διακοπτικά στοιχεία (UPS)
- Έλεγχος των ηλεκτρικών κινητήρων

## 2.4. Στοιχεία αντιστροφών (inverters) - Χρήσεις των αντιστροφών [3, p. 609]

Οι διατάξεις ισχύος που μετατρέπουν την ηλεκτρική ενέργεια συχνούς μορφής (dc), σε εναλλασσόμενη (ac), ονομάζονται αντιστροφείς (Inverters). Ο στόχος της εγκατάστασης ενός αντιστροφέα στα φωτοβολταϊκά συστήματα, που θα ασχοληθούμε στην εργασία μας, είναι η μετατροπή της συνεχούς (dc) ισχύος που παράγεται από τα φωτοβολταϊκά σε εναλλασσόμενη (ac) ισχύ.

Ο ορός του αντιστροφέα σημαίνει ότι είναι ένας ηλεκτρονικός μετατροπέας οπου παρέχει την δυνατότητα μεταβολής τόσο του πλάτους όσο και της συχνότητας της κυματομορφής εξόδου είτε αυτή είναι τάση είτε ρεύμα.

Οι αντιστροφείς διακρίνονται σε δυο κύριες κατηγορίες, ανάλογα με το είδος της πηγής εισόδου:

- Αντιστροφείς που τροφοδοτούνται από πηγή συνεχούς τάσης (Voltage Source Inverters)
- Αντιστροφείς οι οποίοι τροφοδοτούνται από πηγή συνεχούς ρεύματος (Current Source Inverters).

Κάθε μια από τις δυο παραπάνω κατηγορίες μπορεί να υποδιαιρεθεί σε δυο κατηγορίες:

- Στους μονοφασικούς αντιστροφείς (συνδεσμολογία πλήρους γέφυρας με τέσσερα ελεγχόμενα ημιαγωγικά διακοπτικά στοιχεία )
- Στους τριφασικούς αντιστροφείς με έξι ελεγχόμενα ημιαγωγικά διακοπτικά στοιχεία

Το εσωτερικό κάλυμμα του αντιστροφέα αποτελείται από ελεγχόμενα ημιαγωγικά διακοπτικά στοιχεία ισχύος όπου με τη βοήθεια του κυκλώματος ελέγχου του, είτε ελέγχεται μόνο η έναυση (για παράδειγμα thyristors), είτε τόσο η έναυση και η σβέση (BTJ, IGBT, MOSFET). Το κύκλωμα ελέγχου του αντιστροφέα περιλαμβάνει όλους τους ελέγχους που χρειάζονται.

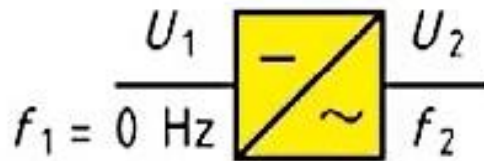
Οι έξοδοι του κυκλώματος ελέγχου είναι τα ηλεκτρικά σήματα του αντιστροφέα τα οποία ελέγχουν τα διακοπτικά στοιχεία. Η ρύθμιση της συχνότητας εξόδου είναι μια δυνατότητα που την παρέχουν όλοι οι αντιστροφείς. Η πλειοψηφία των αντιστροφών τοποθετείται σε εγκαταστάσεις συνδεδεμένες με το ηλεκτρικό δίκτυο.

### 2.4.1. Τοπολογίες ηλιακών αντιστροφών [6]

Ως αντιστροφείς χρησιμοποιούνται διάφορες μη απομονωμένες τοπολογίες διαμορφωμένες με ημιτονοειδή PWM. Αυτά περιλαμβάνουν την **γέφυρα Η δύο επιπέδων**, την HERIC (Highly Efficient and Reliable Inverter Concept), την TNPC (T-Type Neutral Point Clamped) τριών επιπέδων, την NPC (Neutral Point Clamped) και την ANPC (Active Neutral Point Clamped) τριών επιπέδων. Η μελετώμενη κατασκευή εμπίπτει στην **two-level H-bridge inverter**.

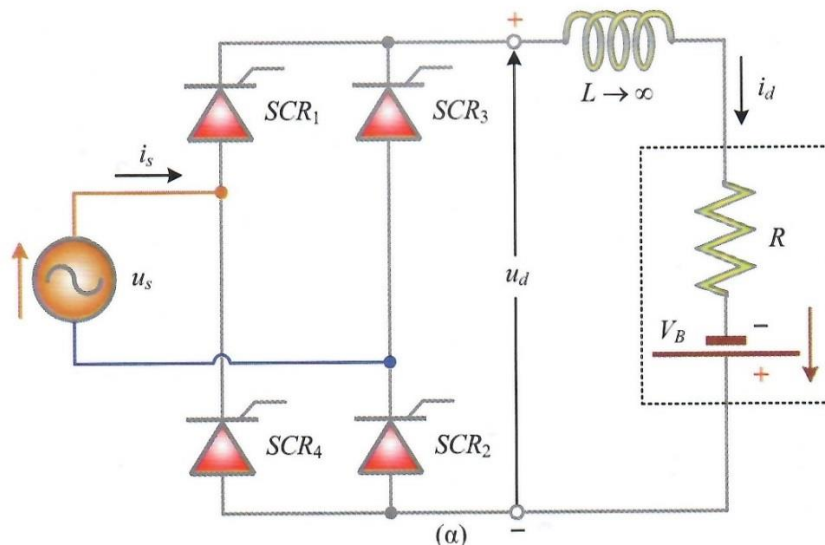
## 2.5. Ανορθωτής γέφυρας με SCR και ωμικό φορτίο σε λειτουργία αντιστροφεία [3, pp. 313-317]

Το κύκλωμα με το οποίο μπορεί να πραγματοποιηθεί η αναστροφή ισχύος, είναι ένας ανορθωτής με SCR, μόνο που στην θέση του φορτίου συνδέεται το φωτοβολταϊκό μας στοιχείο ως πηγή συνεχούς τάσης, και ένα πηνίο υψηλής αυτεπαγωγής ( $L \rightarrow \infty$ ). Ο SCR είναι ο ημιαγωγικός διακόπτης με την μεγαλύτερη ικανότητα χειρισμού ισχύος.

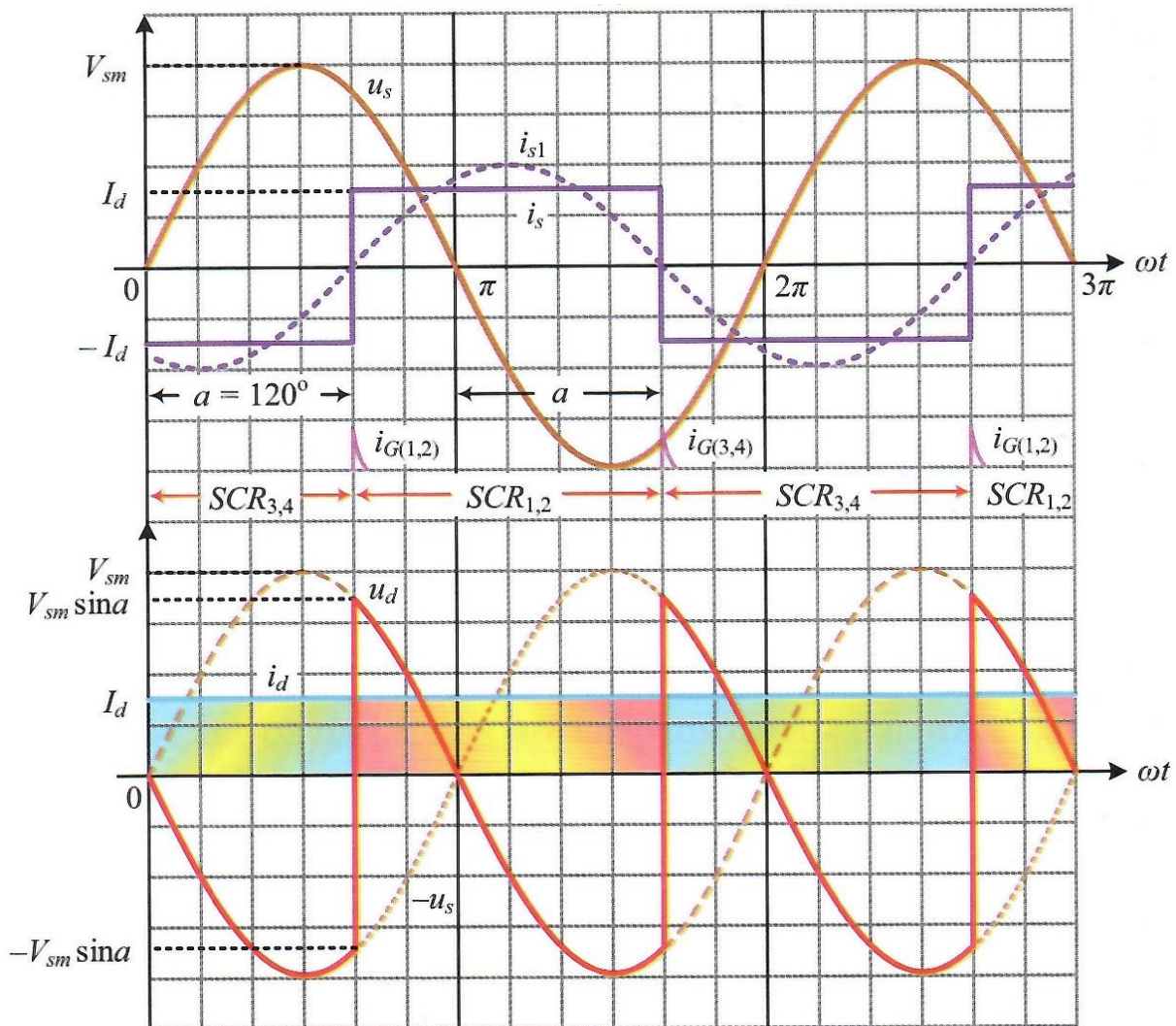


Εικόνα 2.4 Το σύμβολο του αντιστροφεία

Η αναστροφή ισχύος (inversion power) εκδηλώνεται συνεχώς, μόνο όταν στην έξοδο του μετατροπέα υπάρχει μια πηγή ισχύος. Στο παρακάτω κύκλωμα συνδέεται μια πηγή τάσης ( $V_B$ ) στην έξοδο, η οποία μας παρέχει την αναγκαία ισχύ σταθερής τάσης που ο μετατροπέας μεταφέρει στο δίκτυο.



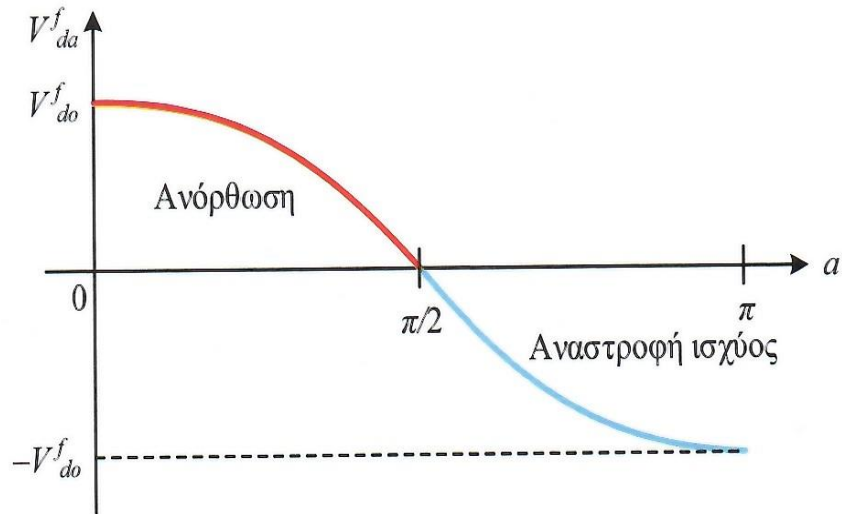
Εικόνα 2.5 Μετατροπέας γέφυρας – ανορθωτής κατάλληλος για την αναστροφή ισχύος [3, p. 316]



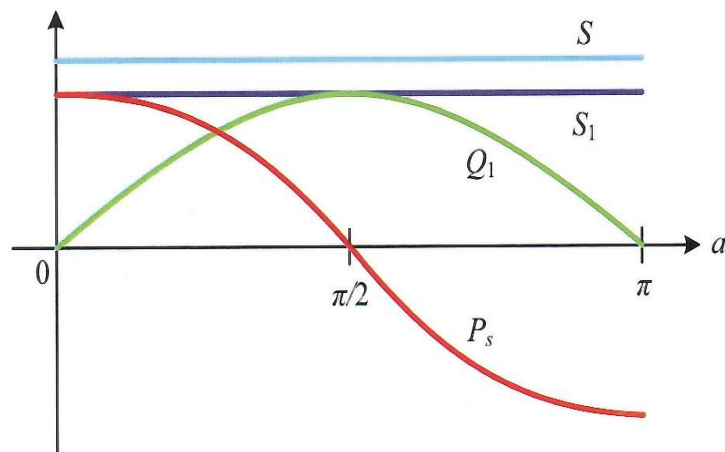
Εικόνα 2.6 Κυματομορφές των τάσεων και των ρευμάτων [3, p. 316]

Στον παραπάνω μετατροπέα η μέση τιμή της τάσης εξόδου  $V_{da}^f$  είναι αρνητική όταν η γωνία έναυσης μεταβάλλεται στην περιοχή  $90^\circ < \alpha < 180^\circ$ . Επομένως ο μετατροπέας μεταφέρει ισχύ από την dc έξοδο προς την ac είσοδο, λειτουργεί δηλαδή ως αντιστροφέας και η μέση τιμή της ισχύος είναι αρνητική. Η ισχύς δίνεται από την σχέση :

$$P_{d|\alpha > \frac{\pi}{2}} = P_s = V_{da}^f I_d = V_{do}^f I_d \cos \alpha = V_s I_{sl} \cos \varphi < 0 \quad (2.1)$$



Εικόνα 2.7 Μεταβολή της μέσης τάσης εξόδου , με την γωνία έναυσης  $\alpha$  των SCR [3]



Εικόνα 2.8 Μεταβολή της μέσης ισχύος  $P_s$ , της άεργης  $Q_1$ , και της φαινόμενης ισχύος  $S_1$ , στην θεμελιώδη συχνότητα και ολικής φαινόμενης ισχύος  $S$ , με την γωνία έναυσης  $\alpha$ , με ρεύμα φορτίου σταθερό [3]

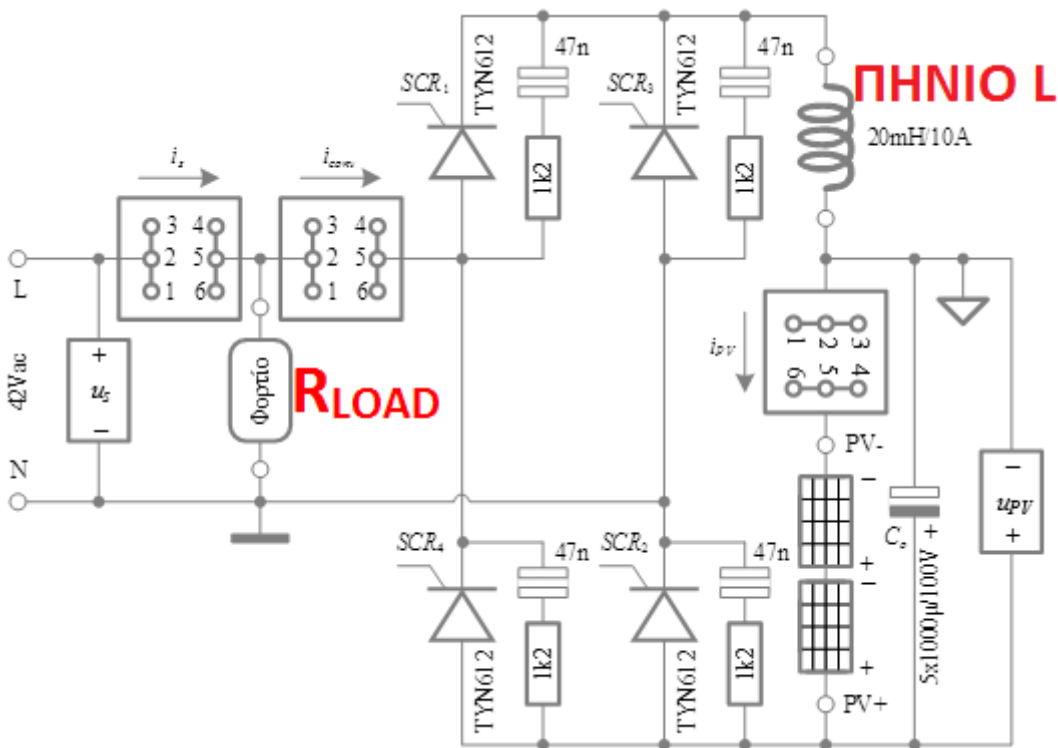
Η απαίτηση για σταθερό ρεύμα  $I_d$  προϋποθέτει την ύπαρξη μιας πηγής τάσης με το κατάλληλο πλάτος και πολικότητα στην θέση του φορτίου. Στην δική μας περίπτωση η τάση παρέχεται από το φωτοβολταϊκό. Στο δικό μας κύκλωμα χρησιμοποιούμε ένα πηνίο και μια αντίσταση ως φορτίο, και μέσω αυτού του φορτίου  $R_{LOAD}$  οδηγούμε την παραγόμενη από το φωτοβολταϊκό στοιχείο ενέργεια προς το δίκτυο ηλεκτροδότησης. Η χρήση του πηνίου είναι για την εξομάλυνση. Η τιμή της επαγωγής είναι τέτοια ώστε να ισχύει  $i_d = I_d$ .

## Θεωρητικό μέρος

Το ρεύμα ορίζεται από την σχέση:

$$I_d = \frac{V_{da}^f - V_B}{R} \quad (2.2)$$

Τα  $V_{da}^f = V_{da}^f \cos a$  και το  $V_B$  είναι αρνητικές. Επομένως, η μέση τάση εξόδου του μετατροπέα  $V_{da}^f$  είναι μικρότερη κατ' απόλυτη, σε σχέση με την τάση της πηγής  $V_B$ . Ρυθμίζοντας την γωνία έναυσης  $a > \pi/2$  η ισχύς εξόδου παίρνει αρνητικές τιμές πράγμα που σημαίνει επιστροφή της παραγόμενης από το φωτοβολταϊκό ενέργειας προς το δίκτυο.



Εικόνα 2.9 Κύκλωμα ισχύος με  $R_L$  και πηνίο  $L$

Στην DC πλευρά της γέφυρας συνδέεται η φωτοβολταϊκή συστοιχία με τάση ανοικτού κυκλώματος 21.9V, ρεύμα βραχυκύκλωσης 4.95A και ισχύς κορυφής 80W. Παράλληλα με την συστοιχία συνδέονται πέντε ηλεκτρολυτικοί πυκνωτές ολικής χωρητικότητας 5 mF και σε σειρά ένα πηνίο αυτεπαγωγής 20mH. Η ac πλευρά της γέφυρας συνδέεται στο ηλεκτρικό δίκτυο μέσω μετασχηματιστή 42V/400V.

Παράλληλα με κάθε SCR έχει συνδεθεί ένα δικτύωμα snubber που αποτελείται από ένα πυκνωτή 47nF και μια αντίσταση 1,2KΩ. Το snubber περιορίζει την ταχύτητα μεταβολής της τάσης κατά την σβέση του SCR σε ασφαλείς τιμές. Με τον τρόπο αυτό προστατεύουν τους SCR από υπερτάσεις. Το ανωτέρω κύκλωμα κατασκευάστηκε ως επιμέρους βαθμίδα στην πλακέτα ισχύος που μελετάται στην εργασία.

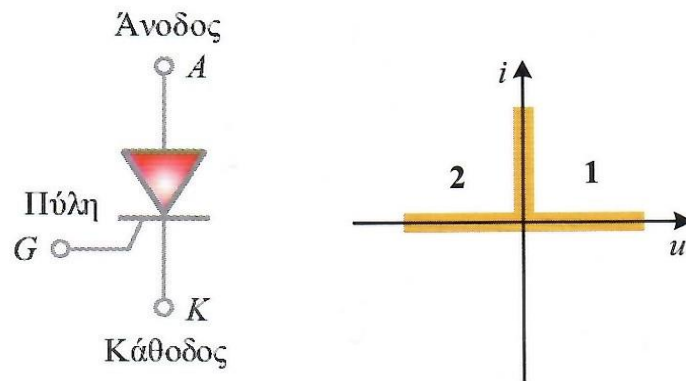
## 2.6. Ημιελεγχόμενοι ανορθωτές πυριτίου SCR – Thyristors

Οι ημιαγωγικοί διακόπτες διακρίνονται σε 3 βασικές κατηγορίες ανάλογα με τον τρόπο που επιτελείται η έναυση τους και η σβέση τους [4, pp. 31,32]:

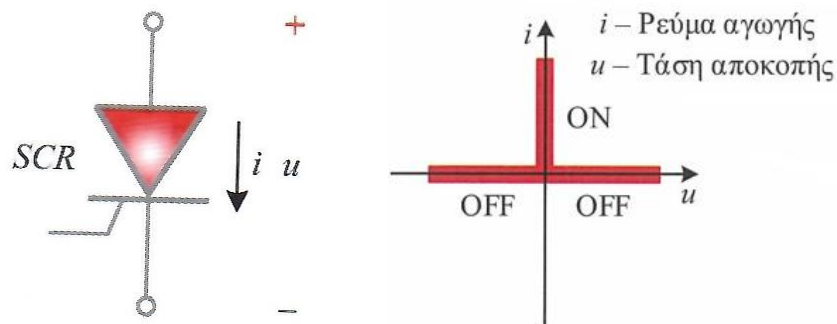
- Μη ελεγχόμενους στους οποίους η έναυση και η σβέση τους επιβάλλεται από το κύκλωμα ισχύος.
- Πλήρως ελεγχόμενοι από παλμικό σήμα οδήγησης
- Ημιελεγχόμενοι διακόπτες στους οποίους ελέγχεται μόνο η έναυση. Η σβέση επιβάλλεται από την τάση είτε από το ρεύμα του κυκλώματος ισχύος

Τα θυρίστορ είναι ημιελεγχόμενοι ημιαγωγικοί διακόπτες ισχύος που αποτελούνται από τέσσερα στρώματα ημιαγωγών τύπου  $n$  και  $p$ . Το βασικό πλεονέκτημά τους είναι ότι μπορούν να ελέγχουν την ισχύ από συστήματα AC ή DC καταναλώνοντας μικρή ποσότητα ισχύος. Στην οικογένεια των θυρίστορ ανήκουν ο ελεγχόμενος ανορθωτής πυριτίου SCR (Silicon Control Rectifier), το TRIAC (Triode Alternating Current), το DIAC (Diode Alternating Current), ο ελεγχόμενος διακόπτης πυριτίου SCS (Silicon Controlled Switch), το GTO (Gate Turn-Off).

Ο ελεγχόμενος ανορθωτής πυριτίου (SCR) ως ημιελεγχόμενος διακόπτης ανήκει στην οικογένεια των θυρίστορ, είναι ταυτόχρονα και διακόπτης δύο τεταρτημορίων με αμφίδρομη τάση αποκοπής. [4, p. 32]



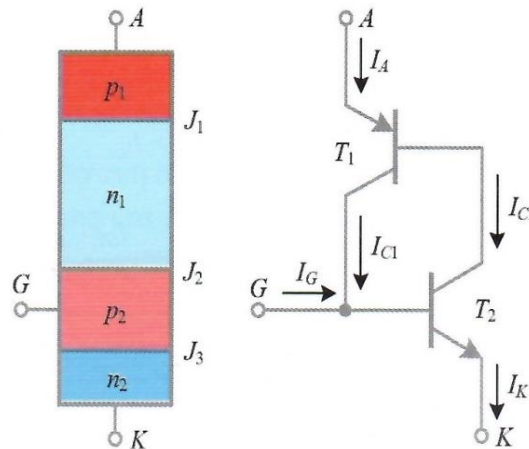
Εικόνα 2.10(α) Σύμβολο SCR και τεταρτημόριο λειτουργίας του



Εικόνα 2.10 (β) Διακόπτης δύο τεταρτημορίων με θετική είτε αρνητική τάση αποκοπής και θετικό ρεύμα αγωγής

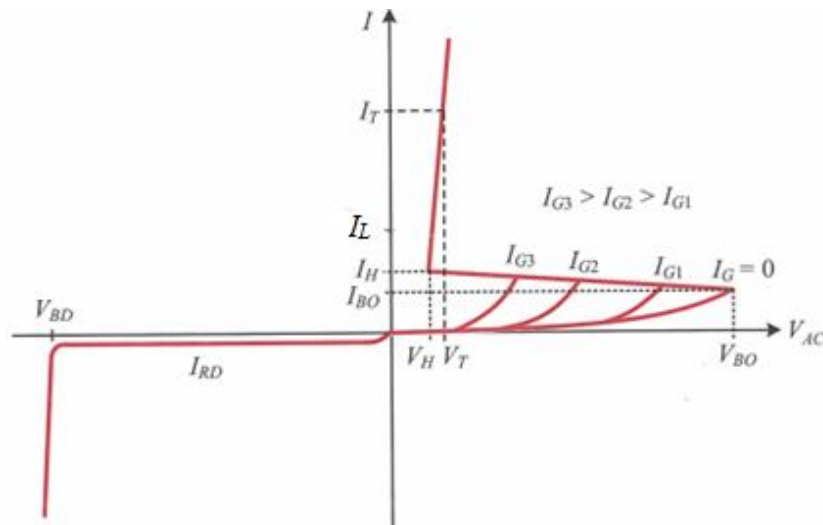
## Θεωρητικό μέρος

Ο SCR είναι το πιο σημαντικό μέλος της οικογένειας αυτής και χρησιμοποιείται σε πολλές εφαρμογές όπως αντιστροφείς, συστήματα φωτισμού, έλεγχος κινητήρων (motor control) και πολλές άλλες. Κατασκευαστικά αποτελείται από 4 τέσσερα στρώματα ημιαγωγών τύπου p και n. Φέρει 3 επαφές p-n που συμβολίζονται J1, J2, J3. Ο SCR αποτελείται από τρεις ακροδέκτες: την άνοδο (A), την κάθοδο (K) και την πύλη (G) ο οποίος είναι ο ακροδέκτης ελέγχου (Εικ 2.11 - 2.13). [4, p. 47]



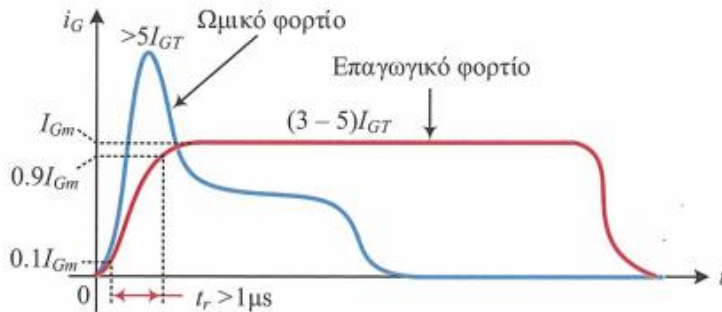
Εικόνα 2.11 Στρώματα κατασκευής SCR

Ο μόνος επιτρεπτός τρόπος έναυσης του SCR στα κυκλώματα ισχύος είναι με την εφαρμογή θετικού ρεύματος στην πύλη. Όταν ο SCR πολωθεί ορθά, και οδηγηθεί ένα θετικό ρεύμα στην πύλη του, τότε μεταβαίνει στην αγωγιμότητα. Όσο μεγαλύτερο είναι το ρεύμα της πύλης, τόσο μικρότερη είναι η τάση ορθής πόλωσης άνοδου – καθόδου για την μετάβαση στην αγωγιμότητα. (Εικ 2.12(α)). [4, p. 48]



Εικόνα 2.12(α) Στατική χαρακτηριστική ρεύματος - τάσης του SCRTο ρεύμα που οδηγείται στην πύλη είναι ένας παλμός μικρής διάρκειας (latch - up) αφού δεν είναι αναγκαίο να άγει συνεχώς.

Η μορφή του παλμού ρεύματος στην πύλη των SCR εξαρτάται από το είδος του φορτίου . Στην περίπτωση ωμικού φορτίου, όπου το ρεύμα αγωγής  $I_T$  αυξάνεται απότομα, οι παλμοί έναυσης έχουν την μορφή της μπλε γραμμής (Εικ. 2.12). Ο χρόνος ανόδου πρέπει να είναι μικρότερος από 1μs. Στην περίπτωση επαγωγικού φορτίου ο παλμός έναυσης έχει την μορφή της κόκκινης γραμμής με  $I_{Gm}$  3-5 φορές το ρεύμα  $I_{GT}$  ενώ χρόνος ανόδου είναι μεγαλύτερος από 1 μs. [4, p. 49]

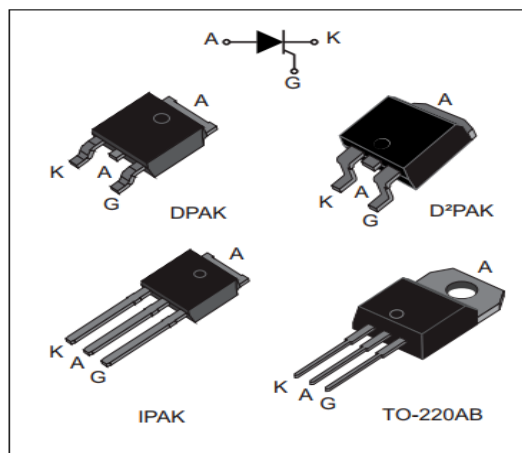


**Εικόνα 2.12(β) Μορφή ρεύματος πύλης στους SCR ανάλογα το είδος του φορτίου**

Όταν ο SCR άγει (κλειστός διακόπτης) η σβέση του δεν είναι δυνατή χρησιμοποιώντας την πύλη του ακόμα κι αν εφαρμοστεί ένα υψηλό αρνητικό ρεύμα. Ο μόνος τρόπος για την αποκοπή του, είναι με τον μηδενισμό του ρεύματος αγωγής. Ειδικότερα όταν το ρεύμα αγωγής γίνει μικρότερο του ρεύματος συγκράτησης  $I_H$  (Holding current). Στην κατασκευή του μετατροπέα ισχύος χρησιμοποιείται μια τετράδα ελεγχόμενων ανορθωτών πυριτίου (Silicon Controlled Rectifiers – SCR ), τα οποία διαθέτουν ακροδέκτη ελέγχου έναυσης - αγωγής , αλλά όχι σβέσης. [4, pp. 47-50]

Οι SCR ανάλογα με την χρήση τους διακρίνονται σε *phase control type* και σε *inverter ή fast switching type*. Οι τύπου *phase control type* είναι κατάλληλοι για εφαρμογές χαμηλών συχνοτήτων όπως στους ανορθωτές τάσης του δικτύου στα 50Hz

Τα θυρίστορ που χρησιμοποιούμε στη πλακέτα ισχύος είναι της εταιρίας ST και το μοντέλο είναι το TYN612.



**Εικόνα 2.13 Ακροδέκτες του SCR**

Table 3. Standard electrical characteristics ( $T_j = 25\text{ }^\circ\text{C}$ , unless otherwise specified)

Symbol	Test conditions		TN1215-x00 <sup>(1)(2)</sup>		TYN <sup>(2)</sup>		Unit	
			-B/-H	-G	x12T <sup>(3)</sup>	x12 <sup>(3)</sup>		
$I_{GT}$	$V_D = 12\text{ V}$ , $R_L = 33\ \Omega$		Min.	2	0.5	2	mA	
			Max.	15	5	15		
$V_{GT}$			Max.	1.3			V	
$V_{GD}$	$V_D = V_{DRM}$ , $R_L = 3.3\ \text{k}\Omega$	$T_j = 125\text{ }^\circ\text{C}$	Min.	0.2			V	
$I_H$	$I_T = 500\text{ mA}$ , gate open		Max.	40	30	15	30	mA
$I_L$	$I_G = 1.2\ I_{GT}$		Max.	80	60	30	60	mA
dV/dt	$V_D = 67\% V_{DRM}$ , gate open	$T_j = 125\text{ }^\circ\text{C}$	Min.	200		40	200	V/ $\mu\text{s}$
$V_{TM}$	$I_{TM} = 24\text{ A}$	$t_p = 380\ \mu\text{s}$	$T_j = 25\text{ }^\circ\text{C}$	Max.			1.6	V
$V_{to}$	Threshold voltage		$T_j = 125\text{ }^\circ\text{C}$	Max.			0.85	V
$R_d$	Dynamic resistance		$T_j = 125\text{ }^\circ\text{C}$	Max.			30	m $\Omega$
$I_{DRM}$ $I_{RRM}$	$V_D = V_R = V_{DRM} = V_{RRM}$		$T_j = 25\text{ }^\circ\text{C}$	Max.			5	$\mu\text{A}$
			$T_j = 125\text{ }^\circ\text{C}$	Max.			2	mA

1. x00= 600, 800
2. Check Table 1 for devices availability
3. x= 6,8,10

Εικόνα 2.14 Τεχνικά χαρακτηριστικά του SCR

Table 2. Absolute ratings (limiting values)

Symbol	Parameter			Value		Unit
				TN1215-x00B TN1215-x00H <sup>(1) (2)</sup>	TN1215-x00G <sup>(1)(2)</sup> TYNx12 <sup>(2)(3)</sup> TYNx12T <sup>(2)(3)</sup>	
$I_{T(RMS)}$	On-state RMS current (180° conduction angle)	TO-220AB ins. D <sup>2</sup> PAK	$T_c = 110\text{ }^\circ\text{C}$	12		A
$I_{T(AV)}$	Average on-state current (180° conduction angle)	DPAK IPAK		8		
$I_{TSM}$	Non repetitive surge peak on-state current	$t_p = 8.3\text{ ms}$	$T_{j(Initial)} = 25\text{ }^\circ\text{C}$	115	145	A
		$t_p = 10\text{ ms}$		110	140	
$I^2t$	$I^2t$ value for fusing		$T_{j(Initial)} = 25\text{ }^\circ\text{C}$	60	98	A <sup>2</sup> S
dI/dt	Critical rate of rise of on-state current $I_G = 2 \times I_{GT}$ , $t_r \leq 100\text{ ns}$	F = 60 Hz	$T_j = 125\text{ }^\circ\text{C}$	50		A/ $\mu\text{s}$
$I_{GM}$	Peak gate current		$t_p = 20\ \mu\text{s}$	$T_j = 125\text{ }^\circ\text{C}$		A
$P_{G(AV)}$	Average gate power dissipation		$T_j = 125\text{ }^\circ\text{C}$			W
$T_{sto}$ $T_j$	Storage junction temperature range Operating junction temperature range			- 40 to + 150 - 40 to + 125		$^\circ\text{C}$
$V_{RGM}$	Maximum peak reverse gate voltage			5		V

1. x00= 600, 800
2. Check Table 1 for devices availability
3. x= 6,8,10

Εικόνα 2.15 Τεχνικά χαρακτηριστικά του SCR

## 2.7. Προβλήματα που παρουσιάζονται [3, pp. 15-16]

Στις διατάξεις των ηλεκτρονικών ισχύος τα κύρια προβλήματα που καταγράφονται αφορούν την εμφάνιση ανεπιθύμητων αρμονικών πολλαπλάσιων της διακοπτικής συχνότητας  $f_s$ , την κατανάλωση αέργου ισχύος εσωτερικά στις διατάξεις καθώς οι διακόπτες δεν είναι ιδανικοί καθώς και την εμφάνιση ηλεκτρομαγνητικών παρεμβολών. Για την εξαφάνιση των αρμονικών χρησιμοποιούνται φίλτρα LC για την λήψη ημιτονοειδούς τάσης  $ac$ , τα οποία εκτός από την καταστολή των αρμονικών παρέχουν και μέρος της καταναλισκόμενης αέργου ισχύος από τους μετατροπείς. [4, p. 23]

Πρέπει να λαμβάνεται μέριμνα για την τοποθέτηση ψηκτρών λόγω απωλειών ισχύος με την μορφή θερμότητας. Το ποσό της απαγόμενης θερμότητας εξαρτάται από το ρεύμα αγωγής και την συχνότητα των μεταβάσεων  $f_s$  του διακοπτικού στοιχείου. Αν η κλίση του ρεύματος υπερβεί τη μέγιστη επιτρεπόμενη τιμή, η πυκνότητα του ρεύματος αυξάνεται υπερβολικά στην αρχική επιφάνεια αγωγής και το στοιχείο καταστρέφεται από τοπική υπερθέρμανση.

Μειονέκτημα επίσης αποτελεί η αλλαγή των κυματομορφών τάσεων – ρευμάτων η οποία δεν διατηρείται ίδια με την μορφή εισόδου. Συγκεκριμένα η κυματομορφή του ρεύματος στο δίκτυο  $i_s$ , η οποία είναι παραμορφωμένη ως προς την ημιτονοειδή, ενώ εμφανίζει και φασική καθυστέρηση

## 2.8. Περίληψη

Στο δεύτερο κεφάλαιο είδαμε τις γενικές διατάξεις ηλεκτρονικών ισχύος και τις εφαρμογές τους. Τα στοιχεία αντιστροφών και τις χρήσεις τους. Επίσης αναλύσαμε τους ημιελεγχόμενους ανορθωτές πυριτίου SCR-Thyristors και τα προβλήματα που παρουσιάζονται.

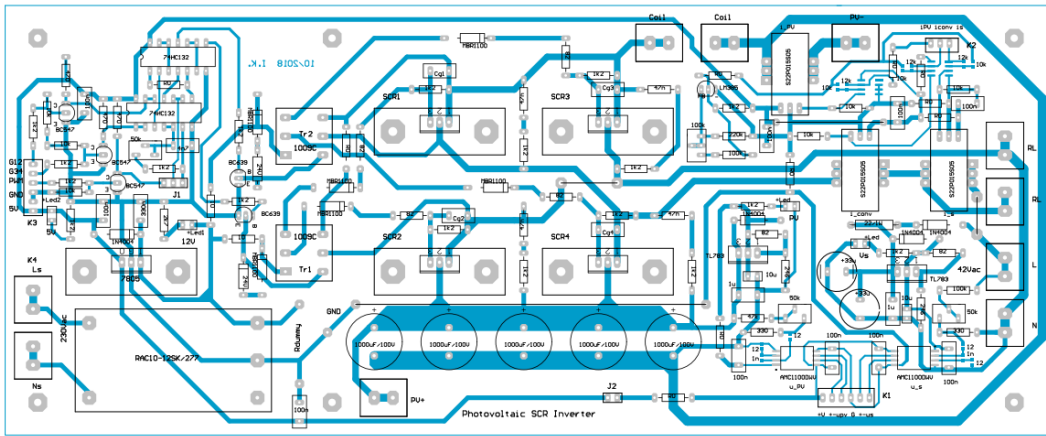
## Κεφάλαιο 3ο: Περιγραφή ηλεκτρονικών κυκλωμάτων – διατάξεως ισχύος

### 3.1. Εισαγωγή

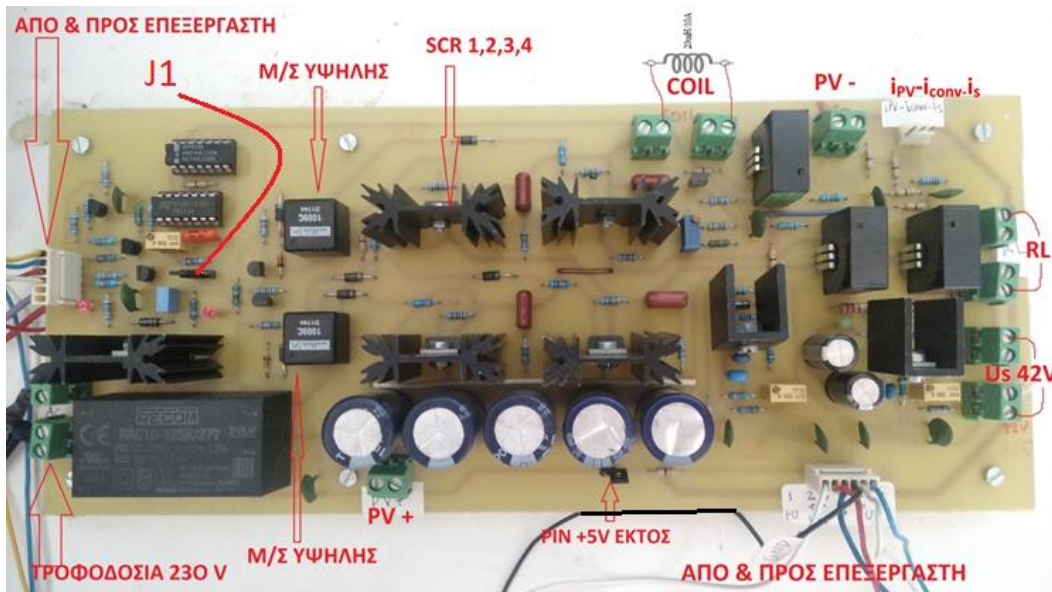
Στο τρίτο κεφάλαιο περιγράφονται οι βασικές βαθμίδες της πλακέτας ισχύος και οι ιδιότητες τους. Στο τυπωμένο σχέδιο μπορούμε εύκολα να ξεχωρίσουμε όλα τα στοιχεία που την αποτελούν και τις συνδέσεις με τα περιφερειακά. Το κύκλωμα ανορθωτικής γέφυρας με SCR και το κύκλωμα μέτρησης της τάσης-ρεύματος του δικτύου.

### 3.2. Τυπωμένο κύκλωμα και πλακέτα ισχύος του αντιστροφέα

Στην συγκεκριμένη εφαρμογή μας το τυπωμένο κύκλωμα έχει την παρακάτω μορφή:



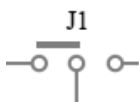
Εικόνα 3.1 Τυπωμένο κύκλωμα της πλακέτας ισχύος



Εικόνα 3.2 Η πλακέτα ισχύος

Η πλακέτα μετά την κατασκευή της όπου διακρίνονται τα εξής κύρια σημεία της:

- $U_s$  : Η κλέμμα εισόδου της πολικής τάσης του δικτύου 42V από τον πάγκο του εργαστηρίου.
- $R_L$  : Η κλέμμα σύνδεσης της αντίστασης φορτίου πάνω στην οποία συνδέσαμε κιβώτιο 2 αντιστάσεων των 50Ω έκαστη , με συνολική εν παραλλήλω αντίσταση 25Ω.
- $i_{pv} - i_{conv} - i_s$  : Τα άκρα λήψης μετρήσεων των ρευμάτων της πλακέτας ισχύος μέσω των μετρητικών διατάξεων
- PV – : Το μείον της φωτοβολταϊκής συστοιχίας
- COIL : Τα άκρα σύνδεσης του πηνίου των 20 mH
- Τα SCR με τις ψήκτρες τους
- Μετασηματιστές υψηλών συχνοτήτων για την γαλβανική απομόνωση του κυκλώματος οδήγησης των SCR από το κύκλωμα υψηλής τάσης
- J1: βραχυκυκλωτήρας που επιτρέπει την διοχέτευση παλμών από τον μικροεπεξεργαστή (βλ. Εικ. 3.6)



- Κοννέκτορας (αριστερά) για την παροχή παλμών προς τα SCR
- Κλέμα τροφοδοσίας 230V για το τροφοδοτικό RAC -10
- PV+ : Το θετικό άκρο της φωτοβολταϊκής συστοιχίας
- PIN +5V: Ο βραχυκυκλωτήρας αυτός είναι αποσυνδεδεμένος. Αρχικά με την σύνδεσή του παρείχε την απαιτούμενη τάση λειτουργίας του AMC-1100 που επιτελεί την ανίχνευση της τάσης του δικτύου. Αντί της τροφοδοσίας +5V επιλέχθηκε η τροφοδοσία του AMC-1100 να γίνει από τάση 3,3V την οποία παρέχει ο μικροεπεξεργαστής STM.

### 3.3. Επιμέρους κυκλώματα της πλακέτας ηλεκτρονικών ισχύος

Αναφορικά τα επιμέρους κυκλώματα της πλακέτας που συναποτελούν την βαθμίδα ροής ισχύος μεταξύ φωτοβολταϊκού στοιχείου και δικτύου ηλεκτροδότησης είναι τα παρακάτω:

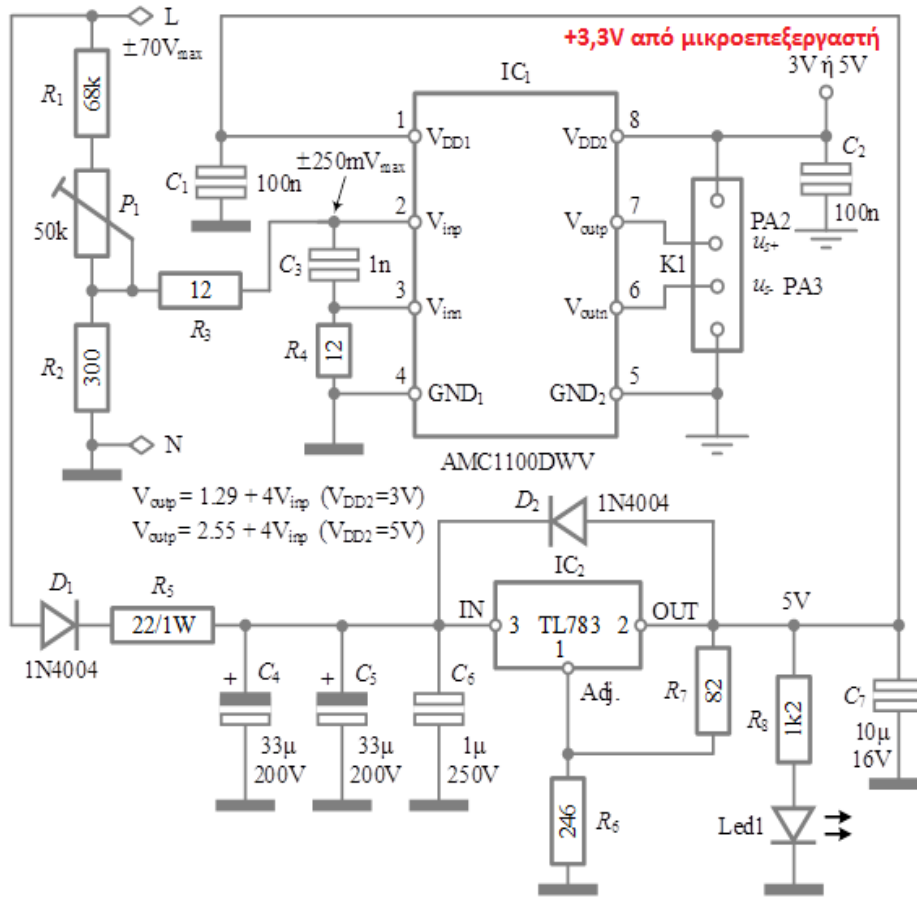
- Το κύκλωμα της ανορθωτικής γέφυρας με τα SCR (βλ. παράγραφο §2.5)
- Το κύκλωμα μέτρησης της τάσης του δικτύου
- Το κύκλωμα μέτρησης της τάσης του φωτοβολταϊκού
- Τα κυκλώματα με τις μετρητικές διατάξεις για την μέτρηση των ρευμάτων
- Το κύκλωμα (PWM) παραγωγής και επεξεργασίας των παλμών έναυσης των SCR
- Το τροφοδοτικό

#### 3.3.1. Κύκλωμα ημιαγωγικών διακοπών ισχύος

Το κύκλωμα της ανορθωτικής γέφυρας περιγράφηκε στην παράγραφο §2.5, όπου παρουσιάστηκε η ανορθωτική γέφυρα του αντιστροφέα. Η χρήση της γέφυρας παρέχει μεγάλη αξιοπιστία στην λειτουργία του συστήματος. Η χαμηλή συχνότητα όμως λειτουργίας του αντιστροφέα αποτελεί το

κύριο λειτουργικό μειονέκτημα του φωτοβολταϊκού συστήματος, σε σχέση με την χρήση αντιστροφέα με πλήρως ελεγχόμενους διακόπτες [4, p. 435]

### 3.3.2. Μέτρηση τάσης δικτύου



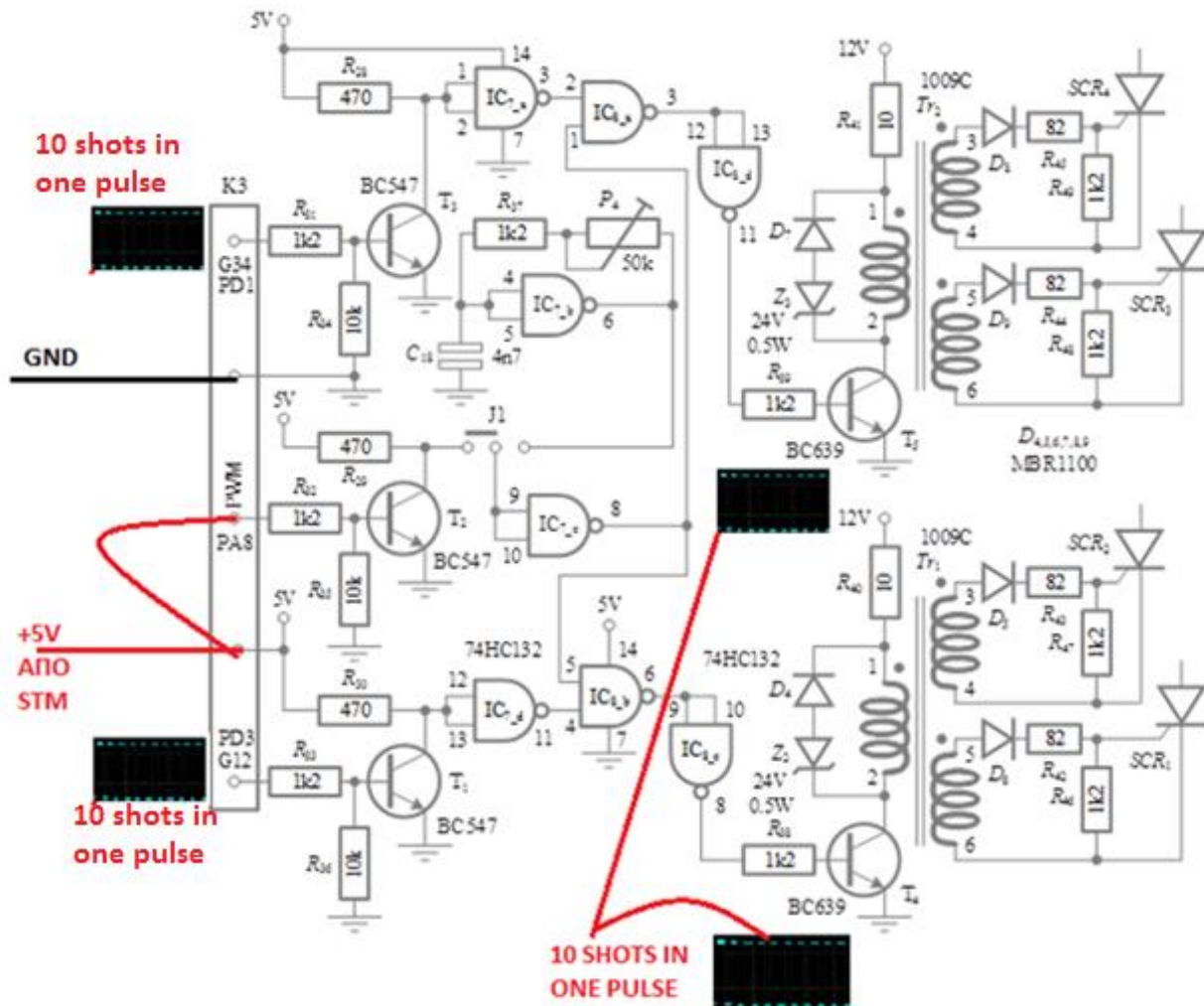
Εικόνα 3.3 Η μέτρηση της τάσης δικτύου με γαλβανική απομόνωση

Το ολοκληρωμένο κύκλωμα IC<sub>1</sub> με κωδικό AMC 1100 DWV, είναι ένα διαφορικός ενισχυτής με γαλβανική απομόνωση μεταξύ πλευράς ισχύος και ελέγχου έως  $1200V_{peak}$ . Χρησιμοποιείται στη μέτρηση από τον μικροεπεξεργαστή της τάσης του φωτοβολταϊκού και αντίστοιχα της τάσης τροφοδοσίας από τον εργαστηριακό πάγκο για την ανίχνευση του σημείου μηδέν της εναλλασσόμενης πολικής τάσης των 42V . Το IC<sub>1</sub> τροφοδοτείται με τάση 3,3V από την πλακέτα του μικροεπεξεργαστή στην πλευρά ελέγχου και με τάση 5 V στην πλευρά ισχύος. Η τάση των 5 V λαμβάνεται από το κύκλωμα γύρω από το γραμμικό σταθεροποιητή IC<sub>2</sub> με κωδικό TL 783 [4, pp. 139-141]





### 3.3.5. Οι παλμοί έναυσης των SCRs



Εικόνα 3.6 Οι παλμοί έναυσης των SCRs

#### Κύκλωμα παραγωγής παλμών ελέγχου των SCR

Κατά την λειτουργία ενός κυκλώματος ηλεκτρονικών ισχύος πρέπει να διασφαλίζεται η ηλεκτρική απομόνωση μεταξύ του GTC (Gate trigger Circuit - Κύκλωμα σκανδαλισμού των SCR) και του κυκλώματος ισχύος του. Για την λειτουργία ηλεκτρικής απομόνωσης του κυκλώματος σκανδαλισμού (GTC), οι παλμοί εξόδου οδηγούνται στην πύλη των SCR μέσω ενός μετασχηματιστή παλμών με ένα πρωτεύον και 2 δευτερεύοντα τυλίγματα. Οι συγκεκριμένοι μετασχηματιστές παλμών είναι της εταιρίας muRata – 1009C μοντέλο με σχέση τυλιγμάτων 1:1:1 σταθερά 550V<sub>μs</sub> στο πρωτεύον τύλιγμα και με τάση απομόνωσης 2000V<sub>rms</sub>. Οι παλμοί έναυσης πρέπει να έχουν διάρκεια 50μs και περίοδο 20 ms. Το όριο του μετασχηματιστή παλμών με τάση τροφοδοσίας τα 12V και σταθερά 550V<sub>μs</sub> προκύπτει

στα 45,83  $\mu$ s. Επομένως οι παλμοί που θα διεγείρουν τα SCR θα πρέπει να έχουν διάρκεια μικρότερη των 45,83 $\mu$ s. Αυτά τα στοιχεία κυκλώματος, με σχετικά χαμηλή ισχύς, (10÷20)VA, παρουσιάζουν τα ακόλουθα πλεονεκτήματα σε σχέση με τον οπτικό συζεύκτη:

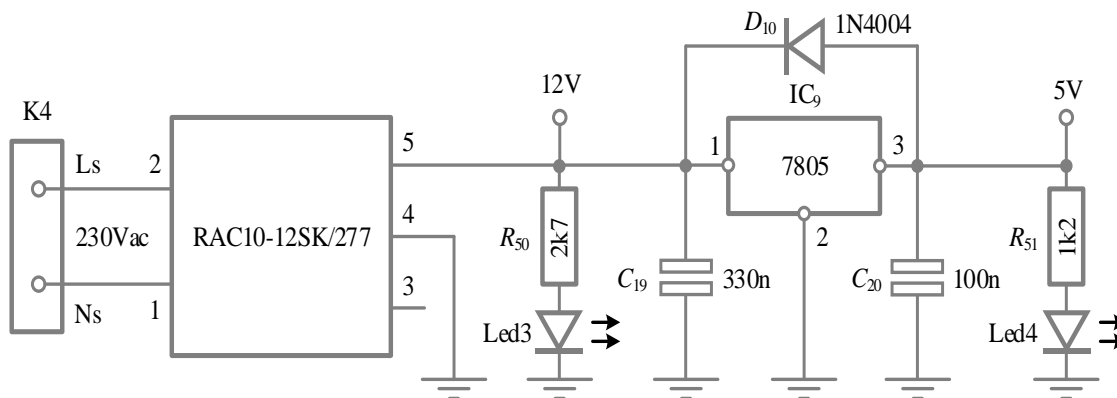
- δεν απαιτεί πρόσθετη πηγή ενέργειας.
- χρησιμοποιώντας μετασχηματιστή με πολλαπλές δευτερεύουσες περιελίξεις την ίδια σκανδάλη οι παλμοί μπορούν να ελέγξουν περισσότερα θυρίστορ ταυτόχρονα.

Η βαθμίδα παραγωγής και μεταφοράς των παλμών περιλαμβάνει τον κοννέκτορα K3 στον οποίο οδηγούνται οι παλμοί από τον επεξεργαστή STM. Οι παλμοί συνδέονται στο PD1, PD3.

Εξαιτίας της δυνατότητας του επεξεργαστή να παρέχει 10 shots όπως θα φανεί στις μετρήσεις μας, μέσα σε κάθε παλμό, προχωρήσαμε στην απευθείας σύνδεση των PIN PA8 του κοννέκτορα K3 στα +5V, πράγμα που επιτρέπει στο να «περάσει» ο παραγόμενος από τον επεξεργαστή παλμός αυτούσιος προς τους μετασχηματιστές υψηλής συχνότητας (Tr1, Tr2 1009c) σκανδαλίζοντας έτσι στο δευτερεύον του κυκλώματος τους τα SCR's.

### 3.3.6. Το τροφοδοτικό

Το τροφοδοτικό, μετατρέπει την AC τάση που εφαρμόζεται στην είσοδο του, σε συνεχή DC τάση με ρυθμιζόμενο πλάτος στην έξοδο. Διακρίνονται σε δυο κυρίες κατηγορίες, τα γραμμικά (linear) και τα διακοπτικά τροφοδοτικά ή παλμοτροφοδοτικά (switching power supplies). Η δεύτερη κατηγορία εμφανίζει αρκετά πλεονεκτήματα σε σχέση με τη πρώτη όπως: βάρος, όγκο, κόστος και υψηλό βαθμό απόδοσης. Μοναδικό μειονέκτημα των παλμοτροφοδοτικών είναι ο αυξημένος θόρυβος στην είσοδο και στην έξοδο.



Εικόνα 3.7 Το τροφοδοτικό

Τα τροφοδοτικά που χρησιμοποιούνται στα εργαστήρια είναι συνήθως γραμμικά λόγω του ελάχιστου θορύβου που παρουσιάζουν. Τα βασικά εξαρτήματα ενός γραμμικού τροφοδοτικού είναι ο σταθεροποιητής και ο μετασχηματιστής. Ο σταθεροποιητής είναι ένα σύστημα αυτομάτου ελέγχου σε κλειστό βρόχο, το οποίο περιλαμβάνει ένα τρανζίστορ ισχύος (συνήθως διπολικό ή MOSFET), το κύκλωμα οδήγησης και τον ελεγκτή. [4, p. 177]

Τα κύρια χαρακτηριστικά στα τροφοδοτικά είναι : [4, pp. 175-177]

- Ο βαθμός απόδοσης
- Η κυμάτωση της τάσης εξόδου
- Η ρύθμιση εισόδου
- Η ρύθμιση φορτίου
- Η μεταβατική απόκριση

Βασικά στοιχεία για την τροφοδοσία της πλακέτας ισχύος μας (Εικόνα 3.7) αποτελεί η βαθμίδα που περιλαμβάνει το RAC10-12SK/277, της εταιρίας RECOM, το οποίο έχει 12 V DC τάση εξόδου με 0,84 A ρεύμα εξόδου, και αποδοτικότητα 84%. Σε συνεργασία με σταθεροποιητές της σειράς 7805 παρέχεται θετική τάση εξόδου +5V με μέγιστο ρεύμα εξόδου 1A. Οι σταθεροποιητές 7805 διαθέτουν κύκλωμα προστασίας από υπερφόρτιση ενώ οι πυκνωτές στην έξοδο του 7805 περιορίζουν την κυμάτωση (*ripple*).

### 3.4. Περίληψη

Στο τρίτο κεφάλαιο παρουσιάστηκαν οι βαθμίδες της πλακέτας ισχύος και τα επιμέρους εξαρτήματα που την αποτελούν. Το κύκλωμα ανορθωτικής γέφυρας με θυρίστορ, το κύκλωμα τάσης του δικτύου, το τροφοδοτικό και το κύκλωμα παραγωγής των παλμών έναυσης των SCR.

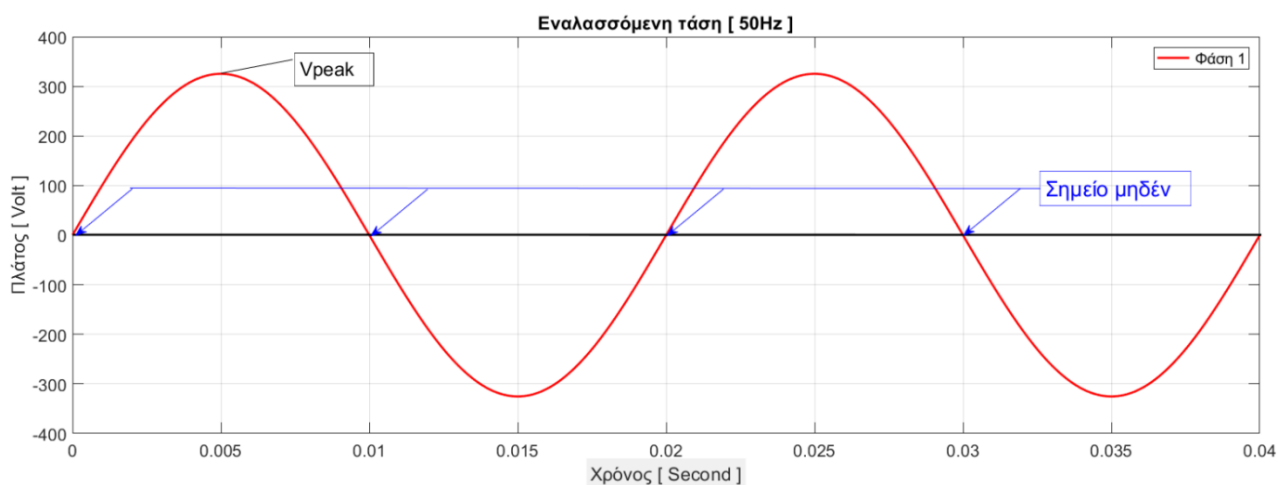
## Κεφάλαιο 4ο: Μεθοδολογία εργασίας

### 4.1. Εισαγωγή

Στο τέταρτο κεφάλαιο θα παρουσιάσουμε τις επιμέρους βαθμίδες της πλακέτας ισχύος και τη συνδεσμολογία τους. Το κύκλωμα ελέγχου που αποτελείται από τον αναλογικό διαφορικό ενισχυτή - απομονωτή της τάσης δικτύου. Την αναπτυξιακή πλακέτα του μικροελεγκτή, τη μονάδα buffer και τέλος τη μονάδα απομόνωσης των σημάτων ψηφιακής λογικής που οδηγούν τους SCR.

### 4.2. Ρύθμιση ισχύος με τη χρήση μικροελεγκτή

Γνωρίζουμε ότι η εναλλασσόμενη τάση που μας παρέχει το ηλεκτρικό δίκτυο έχει ημιτονοειδή μορφή ( αρμονική ταλάντωση ) με συχνότητα 50Hz και περίοδο  $T = 20\text{ms}$ . Όπως φαίνεται και στην εικόνα 4.1, ο έλεγχος του φορτίου επιτυγχάνεται με ανίχνευση των σημείων αλλαγής πολικότητας της τάσης και επιπλέον την δημιουργία παλμών έναυσης για σκανδαλισμό των SCR. Τα SCR λόγω λειτουργίας ως ελεγχόμενοι ημιανορθωτές επιτρέπουν τον έλεγχο μισού κύματος, ενώ με τη χρήση γέφυρας ( τεσσάρων στοιχείων ) μπορούμε να ελέγξουμε και τα δύο τμήματα το θετικό και το αρνητικό αντίστοιχα σκανδαλίζοντας εναλλάξ τα ζεύγη των στοιχείων. Ανιχνεύοντας το σημείο μηδέν και με τη μεταβολή της καθυστέρησης του παλμού έναυσης επιτυγχάνεται η ρύθμιση της τάσης του φορτίου και κατά συνέπεια η ισχύς . Η αποκοπή του ζεύγους των στοιχείων γίνεται με την αλλαγή της πολικότητας της τάσης και έτσι ο κύκλος επαναλαμβάνεται σε κάθε ημιπερίοδο.



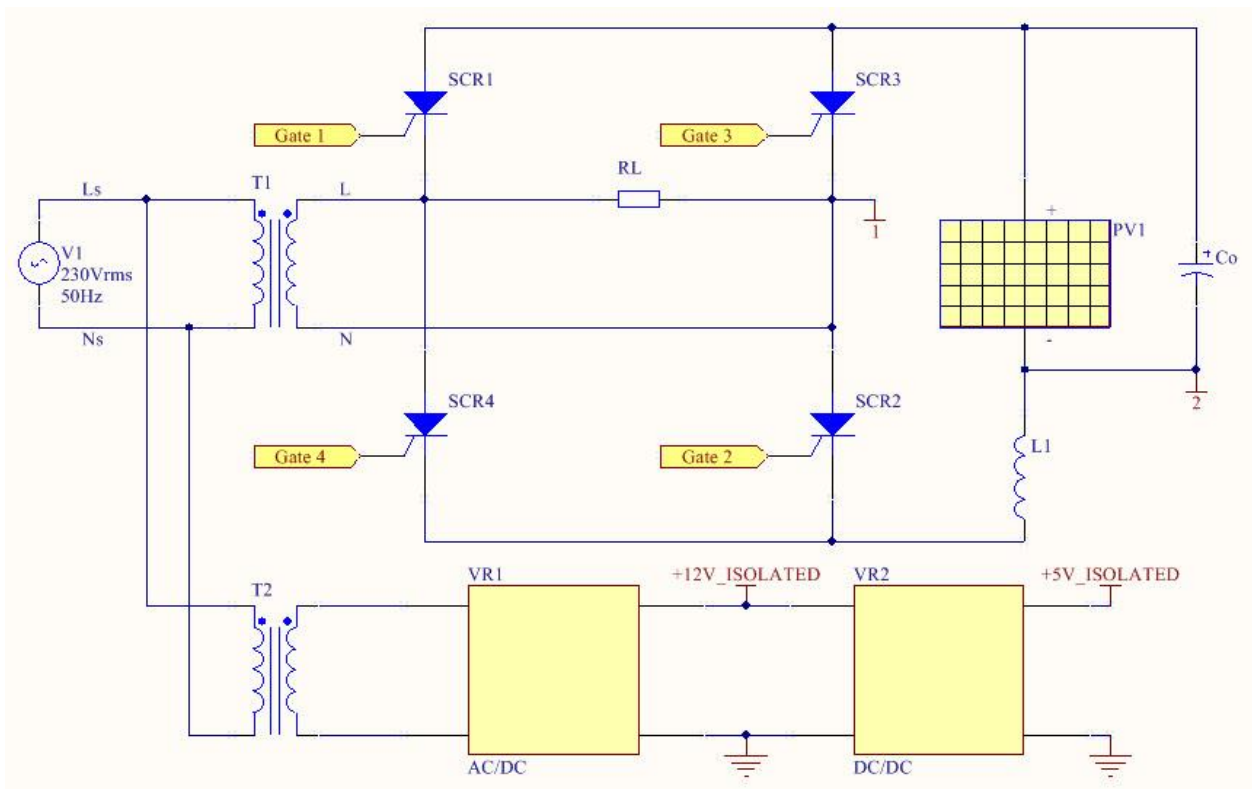
Εικόνα 4.1 Πέρασμα από το σημείο μηδέν σε κάθε αλλαγή της πολικότητας της τάσης-

Zero crossing

Για να πραγματοποιηθεί ο έλεγχος του φορτίου χρησιμοποιείται μικροελεγκτής, ο οποίος μας παρέχει ακρίβεια και μεγάλη ευελιξία όσο αναφορά την δυνατότητα αλλαγής των παραμέτρων χωρίς μετατροπή του υλικού όπως θα εξηγηθεί στη συνέχεια.

### 4.3. Κύκλωμα ισχύος

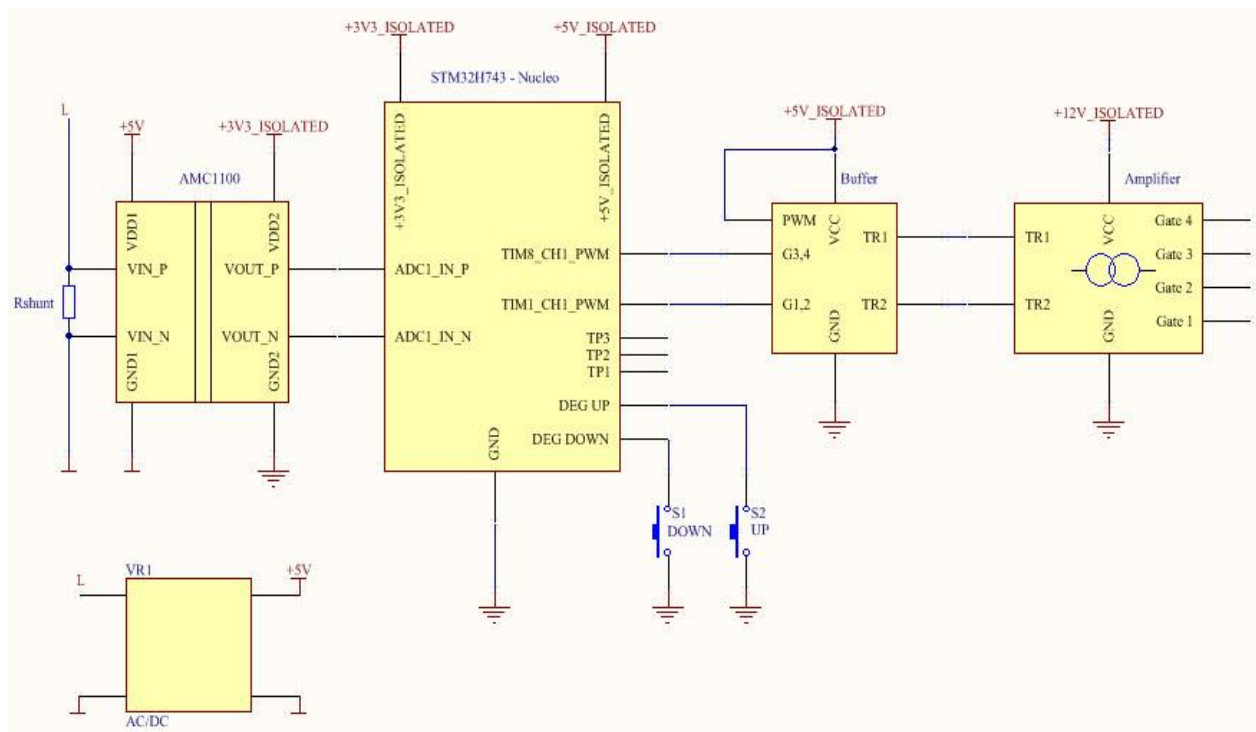
Όπως φαίνεται στην εικόνα 4.2, τα εξαρτήματα SCR1,2,3,4 αποτελούν τα δομικά στοιχεία ελέγχου ισχύος του φορτίου. Με τη βοήθεια των μετασχηματιστών T1 και T2 απομονώνεται γαλβανικά το δίκτυο και η τροφοδοσία προς τα κυκλώματα ελέγχου. Ο έλεγχος επιτυγχάνεται όπως προαναφέρθηκε με τη χρήση μικροελεγκτή και συγκεκριμένα συγχρονίζοντας τη βάση χρόνου (Timer) με το σημείο μηδέν. Οι παλμοί έναυσης εφαρμόζονται ανά ζεύγος στις πύλες των SCR Gate1,2 και Gate3,4 αντίστοιχα. Λόγω των υψηλών τάσεων και ρευμάτων που διαρρέουν το κύκλωμα είναι απαραίτητη η πλήρης απομόνωση του κυκλώματος ελέγχου από το υπόλοιπο κύκλωμα με διάφορες μεθόδους και τεχνικές οι οποίες εξηγούνται σε επόμενο κεφάλαιο.



Εικόνα 4.2 Βασικό κύκλωμα ελέγχου της ισχύος.

## 4.4. Κύκλωμα ελέγχου

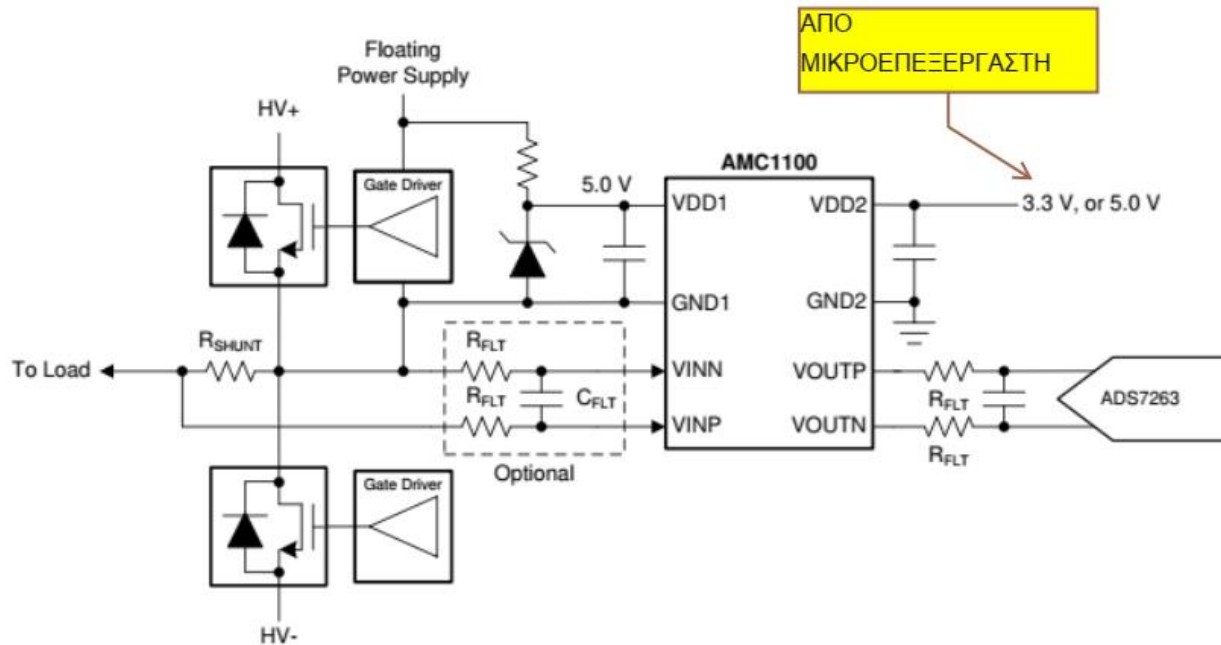
Το κύκλωμα ελέγχου αποτελείται από διάφορες βαθμίδες οι οποίες επιτελούν συγκεκριμένες λειτουργίες. Από αριστερά όπως φαίνεται στο παρακάτω σχήμα 4.3 υπάρχει το O.K AMC1100 ως αναλογικός διαφορικός ενισχυτής και απομονωτής της τάσης του δικτύου, με έξοδο 2 σημάτων διαφοράς 180° μεταξύ τους και θετικές τιμές με σκοπό την επεξεργασία από την επόμενη μονάδα, που είναι το αναπτυξιακό κιτ και συγκεκριμένα η είσοδος του περιφερειακού ADC1 του μικροελεγκτή. Το συγκεκριμένο περιφερειακό έχει τη δυνατότητα εισόδου διαφορικών σημάτων με αποτέλεσμα την έξοδο ψηφιακής λέξης 16bit που εκτείνεται από τιμές 0X0000 έως 0XFFFF. Χρησιμοποιώντας 2 χρονιστές TIM1 και TIM8 από τα εσωτερικά περιφερειακά του μικροελεγκτή εξάγουμε 2 σήματα PWM έτσι ώστε μετά από ενίσχυση και απομόνωση να τροφοδοτήσουν της πύλες των SCR. Η μονάδα Buffer όπως σημειώνεται στο σχήμα αναλαμβάνει την ενίσχυση και απομόνωση των σημάτων του μικροελεγκτή η οποιασδήποτε ψηφιακής λογικής επιλέξουμε να χρησιμοποιήσουμε, με δυνατότητα διαμόρφωσης του παλμού μέσω της ακίδας PWM η οποία στην παρούσα κατασκευή δεν χρησιμοποιείται και συνδέεται μόνιμα σε υψηλό δυναμικό ( λογικό HIGH ). Τέλος η μονάδα στα δεξιότερα με σημείωση Amplifier επιτρέπει την απομόνωση και προσαρμογή των σημάτων ψηφιακής λογικής σε κατάλληλο δυναμικό για την οδήγηση των SCR.



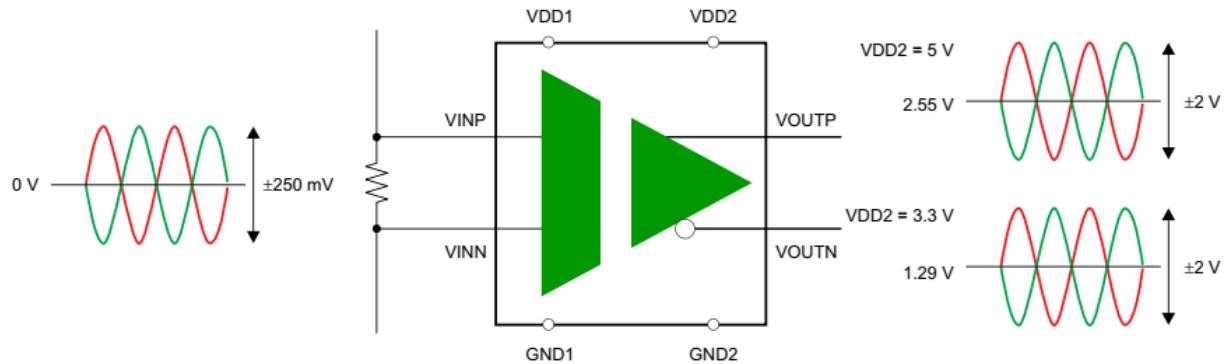
Εικόνα 4.3 Λειτουργικό διάγραμμα των κυκλωμάτων ελέγχου.

### 4.5. Κύκλωμα προσαρμογής – απομόνωσης της εισόδου ADC του μικροελεγκτή διαφορικών σημάτων

Η γαλβανική απομόνωση προς τον ADC του μικροελεγκτή επιτυγχάνεται με τη χρήση του ολοκληρωμένου κυκλώματος AMC1100 της εταιρείας Texas Instruments το οποίο μας παρέχει απομόνωση μεταξύ της εισόδου – εξόδου και επιπλέον ενίσχυση διαφορικών σημάτων. Η είσοδος τροφοδοτείται από μη απομονωμένη τάση +5V ενώ η έξοδος απευθείας από το αναπτυξιακό κιτ με +3.3V. Όπως φαίνεται στην παρακάτω εικόνα 4.4 – 4.5 η μέγιστη τάση εισόδου είναι +- 250mV ενώ η τάση εξόδου με τη συγκεκριμένη τροφοδοσία έχει μέγιστο πλάτος 2Vpp και offset  $\pm 1.29V$ .



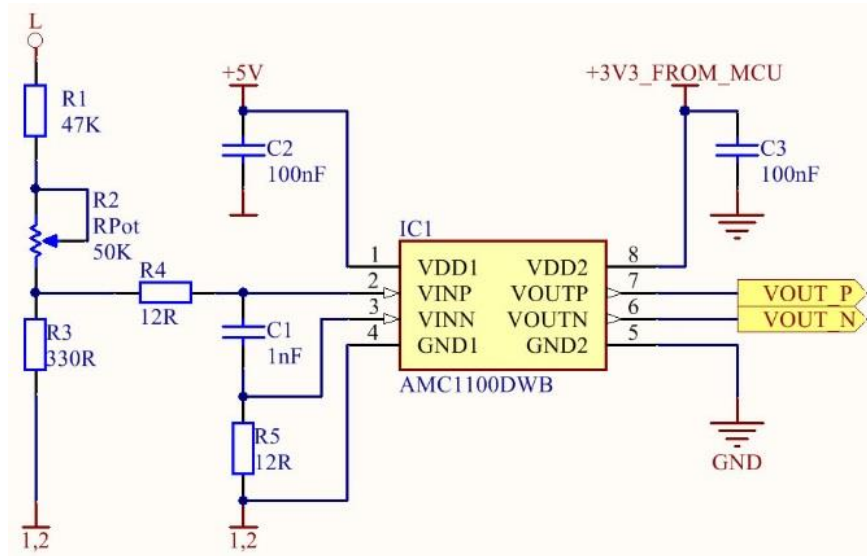
Εικόνα 4.4 Αναλυτικό διάγραμμα του AMC 1100 [1]



Εικόνα 4.5 Λειτουργικό διάγραμμα του AMC1100 [1]

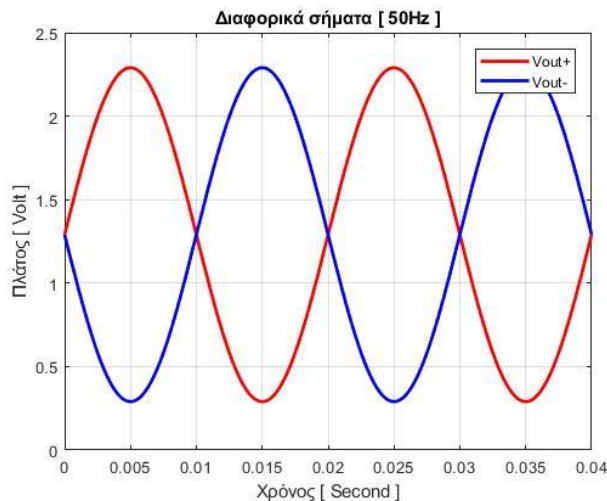
## Μεθοδολογία εργασίας

Στο παρακάτω σχήμα 4.6 φαίνεται η συνδεσμολογία του διαφορικού ενισχυτή και συγκεκριμένα η εφαρμογή της εναλλασσόμενης τάσης του δικτύου στην είσοδο μέσω ενός διαιρέτη τάσης (R1,R2,R3) έτσι ώστε να αποκτήσει το επιθυμητό εύρος τάσης λειτουργίας του ολοκληρωμένου κυκλώματος. Το δίκτυωμα (R4, C1, R5) χρησιμοποιείται ως αντιπαρασιτικό φίλτρο για την ευστάθεια του κυκλώματος ενώ οι υπόλοιποι πυκνωτές για αποσύζευξη και εξομάλυνση της τροφοδοσίας.



Εικόνα 4.6 Διαφορικός ενισχυτής – απομονωτής

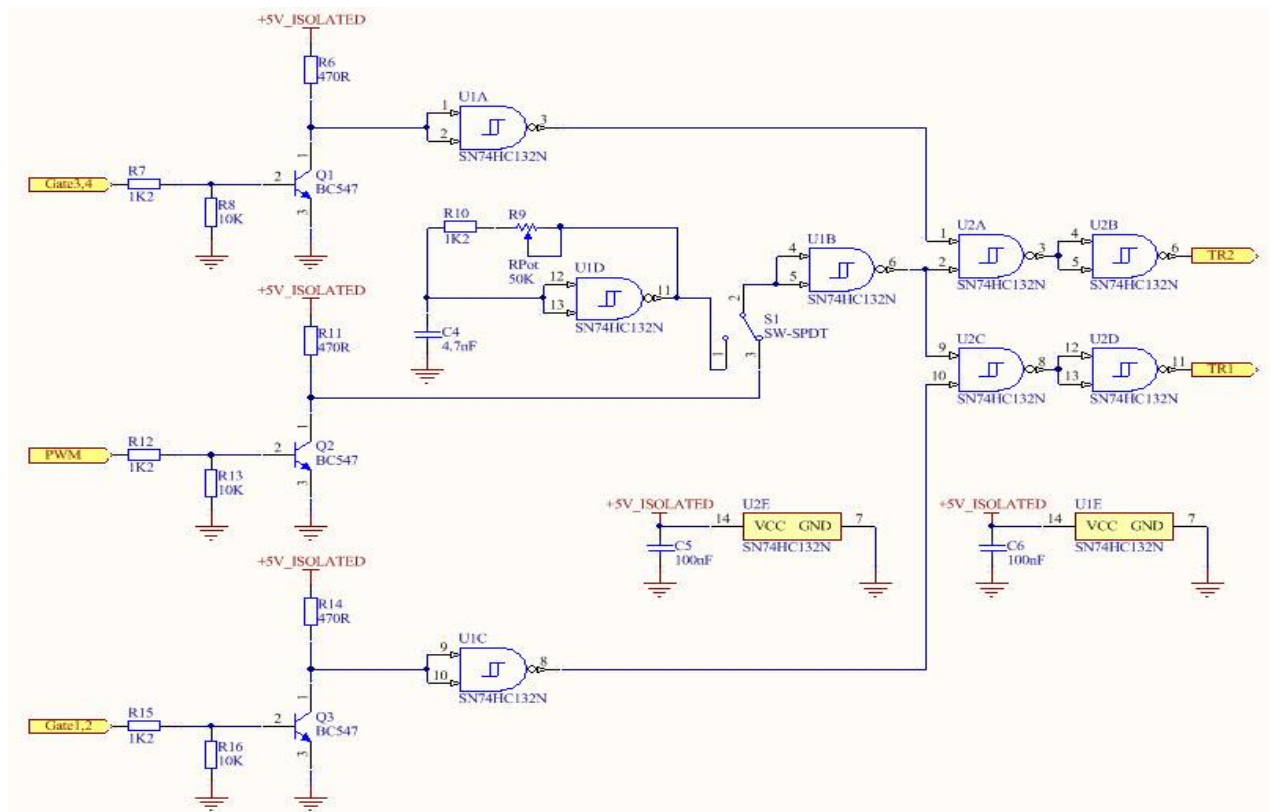
Όπως φαίνεται στην εικόνα 4.7 με μεγαλύτερη λεπτομέρεια τα δύο σήματα εξόδου έχουν διαφορά φάσης  $180^\circ$  και επιπλέον έχουν θετικές τιμές έτσι ώστε να καταστεί δυνατή η επεξεργασία τους από ψηφιακά κυκλώματα όπως ο μικροελεγκτής στην παρούσα πτυχιακή. Να σημειωθεί επίσης πως το σήμα  $V_{out+}$  είναι συμφασικό με την εναλλασσόμενη τάση εισόδου και το οποίο χρησιμοποιείται ως αναφορά για το εσωτερικό κύκλωμα του ADC του μικροελεγκτή για την εξαγωγή της ψηφιακής λέξης.



Εικόνα 4.7 Διαφορικά σήματα εξόδου του AMC1100

## 4.6. Κύκλωμα ψηφιακής λογικής

Το συγκεκριμένο κύκλωμα αποτελεί την βαθμίδα διαμόρφωσης – απομόνωσης σημάτων που μπορεί να προέρχονται από βαθμίδα επεξεργασίας σήματος . Ως εισόδους δέχεται τα σήματα σκανδαλισμού των πυλών των SCR και επιπλέον μέσω της ακίδας PWM η διαμόρφωση των δύο προηγούμενων σημάτων έτσι ώστε να είναι δυνατή η μεταφορά τους μέσω κυκλώματος απομόνωσης όπως η χρήση μετασηματιστών σήματος. Να σημειωθεί επίσης ότι υπάρχει τοπικός ταλαντωτής διαμόρφωσης σήματος ( U1D, R9, R10, C4 ) ο οποίος μας δίνει τη δυνατότητα της οδήγησης των SCR μόνο με δύο σήματα. Η επιλογή αυτή γίνεται με βραχυκυκλωτήρες είτε στη θέση 1,2 είτε στη θέση 2,3 στο εξάρτημα S1.



Εικόνα 4.8 Κύκλωμα διαμόρφωσης του σήματος PWM



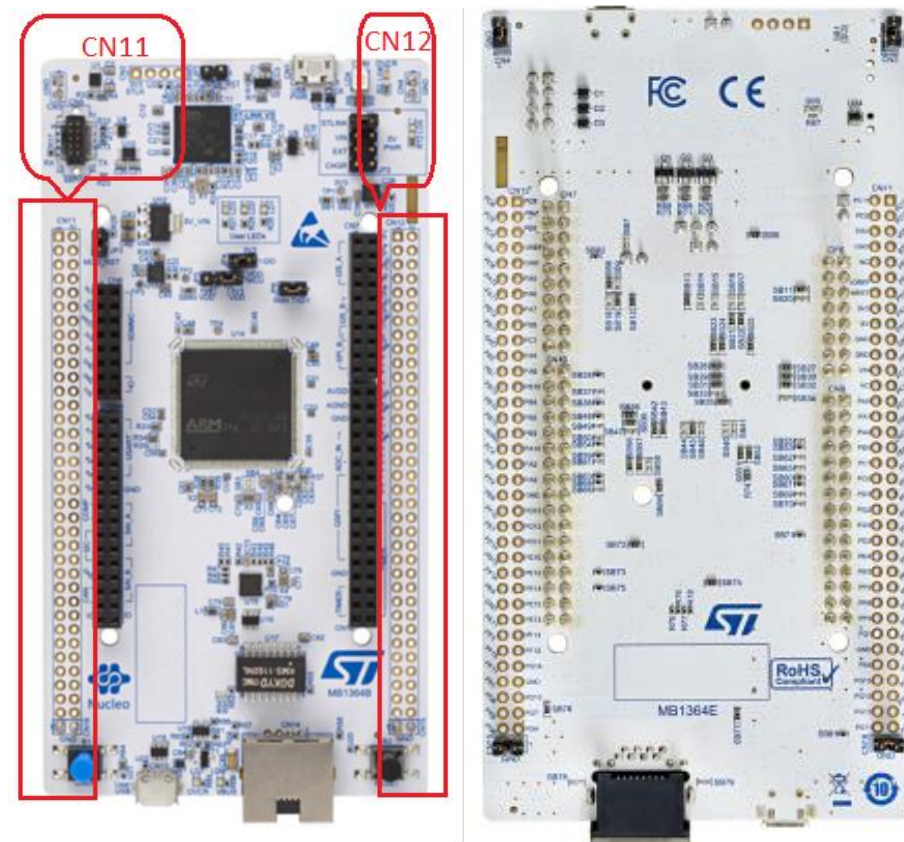
## Κεφάλαιο 5ο: Προγραμματισμός μικροελεγκτή

### 5.1. Εισαγωγή

Στο πέμπτο κεφάλαιο θα αναλύσουμε το αναπτυξιακό κιτ NUCLEO-H743ZI της εταιρείας ST microelectronics και τις δυνατότητές του. Επίσης θα παρουσιάσουμε τα μπλοκ διαγράμματα ροής του κυρίως προγράμματος και τις συνδέσεις με το υπόλοιπο κύκλωμα. Κάποια μικρά τμήματα από τον προγραμματισμό του μικροελεγκτή και τα εργαλεία που μας βοηθάνε σε αυτό.

### 5.2. Ο μικροελεγκτής STM32H743

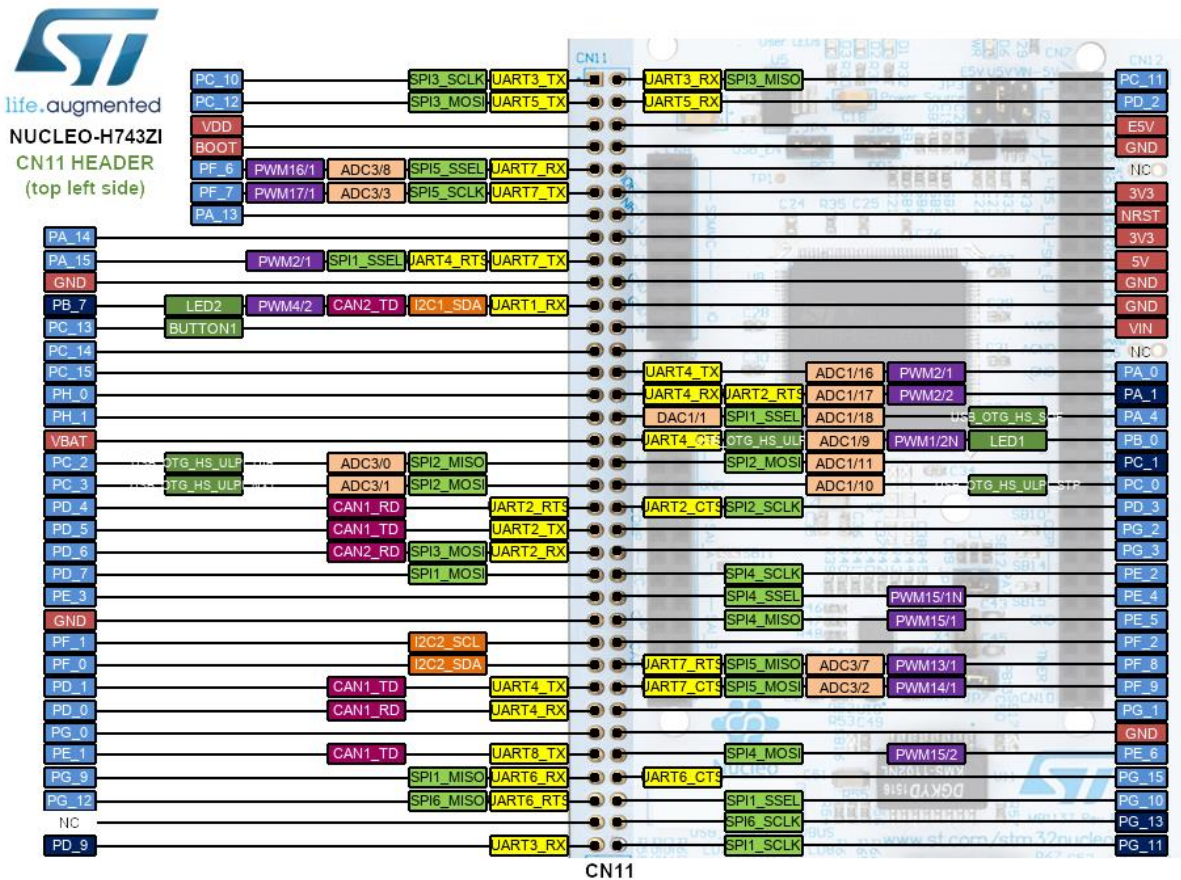
Ο μικροελεγκτής που επιλέξαμε για την υλοποίηση της παρούσας πτυχιακής είναι ο STM32H743ZIT6U ο οποίος φιλοξενείται στο αναπτυξιακό κιτ NUCLEO-H743ZI της εταιρείας ST microelectronics. Ο συγκεκριμένος μικροελεγκτής χρησιμοποιεί τον πυρήνα ARM Cortex-M7 αρχιτεκτονικής 32bit και με ταχύτητα λειτουργίας 400MHz. Η ικανότητα της οικογένειας αυτής να πραγματοποιεί τις περισσότερες εντολές του σετ εντολών σε ένα κύκλο μηχανής δίνει τη δυνατότητα μικρού χρόνου εκτέλεσης, πράγμα το οποίο σημαίνει μεγάλη ακρίβεια ειδικά σε εφαρμογές πραγματικού χρόνου όπως η δειγματοληψία σήματος για την εύρεση του σημείου μηδέν στην παρούσα πτυχιακή.



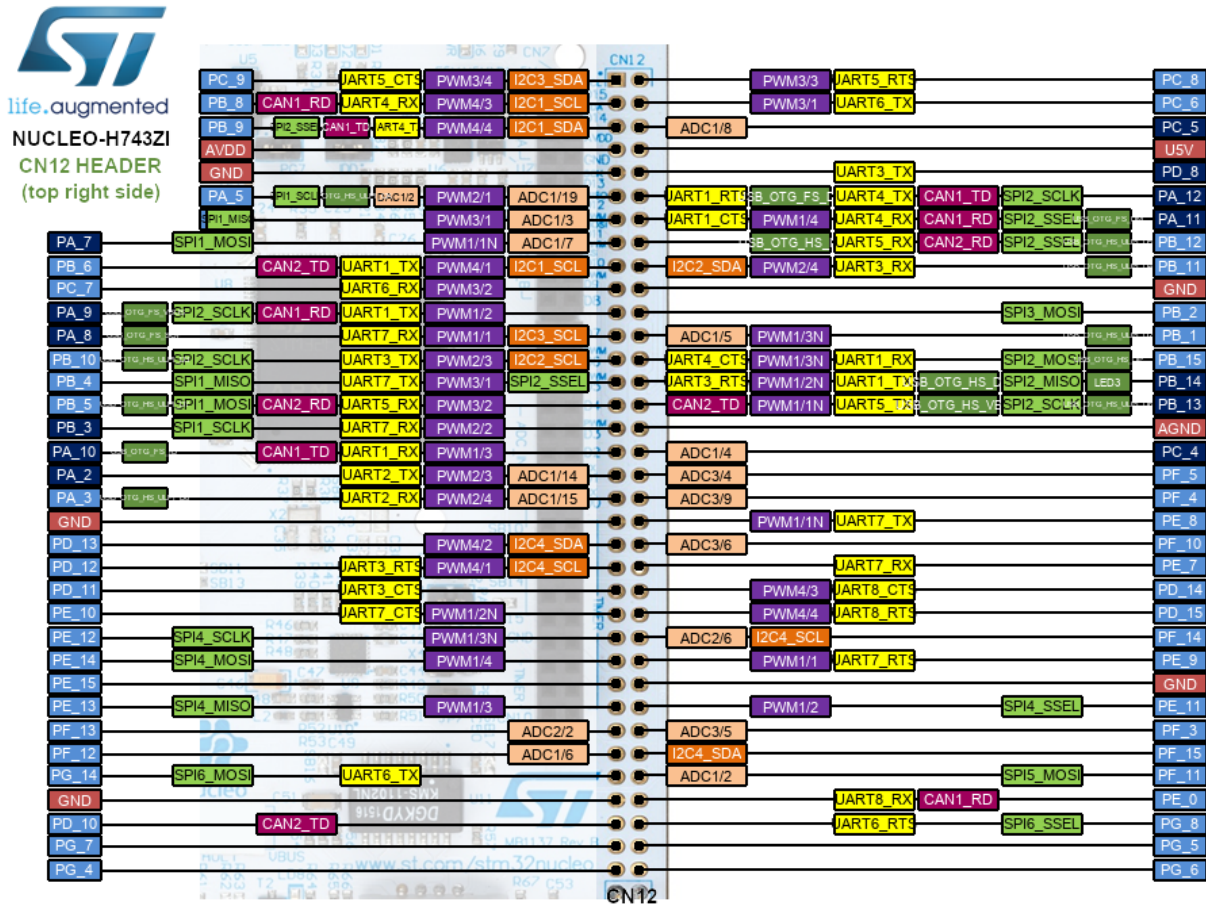
Εικόνα 5.1 Η αναπτυξιακή πλακέτα του NUCLEO-H743ZI [2]

## Προγραμματισμός μικροελεγκτή

Το συγκεκριμένο αναπτυξιακό κιτ περιέχει ενσωματωμένο προγραμματιστή - αποσφαλματωτή. Ο προγραμματιστής επιτρέπει την εγγραφή της εσωτερικής μνήμης του μικροελεγκτή (Internal Flash) με το πρόγραμμα της εκάστοτε εφαρμογής. Αντίστοιχα ο αποσφαλματωτής (debugger) ή εργαλείο αποσφαλμάτωσης (debugging tool) ονομάζεται ένα πρόγραμμα υπολογιστή το οποίο χρησιμοποιείται για την εξέταση και αποσφαλμάτωση άλλων προγραμμάτων (του προγράμματος "στόχου"). Η πλακέτα τροφοδοτείται από εξωτερική πηγή με +5V και με τη χρήση ενός γραμμικού σταθεροποιητή τάσης παρέχει +3.3V για την λειτουργία του μικροελεγκτή και των περιφερειακών συσκευών. Τρία LED και ένας διακόπτης (Push button) διατίθενται στον χρήστη για τις εφαρμογές. Όπως φαίνεται στις παρακάτω εικόνες η πλακέτα διαθέτει επίσης ακροδέκτες που συνδέονται στις πόρτες του μικροελεγκτή με σκοπό την σύνδεση εξωτερικών κυκλωμάτων με τα εσωτερικά περιφερειακά για επέκταση της εκάστοτε εφαρμογής όπως η παρούσα πτυχιακή.



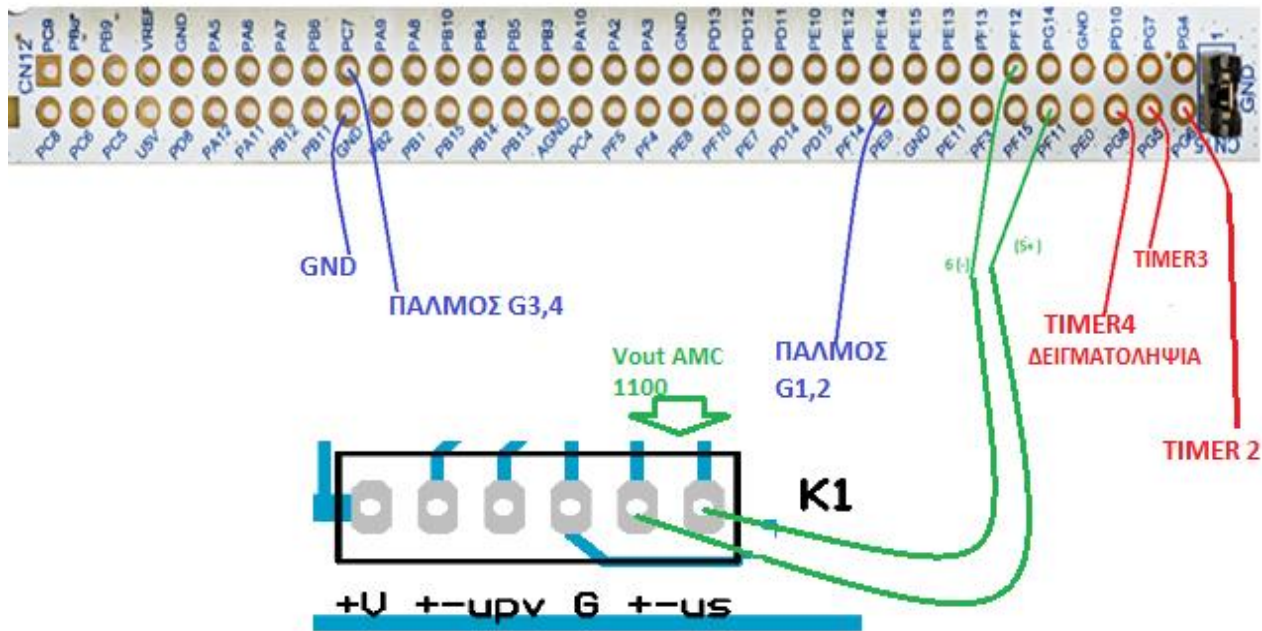
Εικόνα 5.2 Ο κωνέκτορας CN11



Εικόνα 5.3 Ο κωνέκτορας CN12

Να σημειωθεί επίσης πως ο προγραμματιστής – αποσφαλματωτής που όπως αναφέρθηκε παραπάνω διαθέτει ενσωματωμένο οδηγό VCP (virtual com port) έτσι ώστε με την χρήση του εσωτερικού περιφερειακού USART3 να είναι δυνατή η αποστολή, λήψη και απεικόνιση μηνυμάτων με τη βοήθεια οποιασδήποτε σειριακής κονσόλας (serial terminal) όπως Tera Term, PuTTY κλπ. Ο οδηγός αυτός αναλαμβάνει την μετατροπή σειριακών δεδομένων στάθμης TTL σε διαφορεικά σήματα τα οποία χρησιμοποιεί το πρωτόκολλο USB με τη βοήθεια περιφερειακών, που περιλαμβάνονται σε έναν δεύτερο μικροελεγκτή που όπως προαναφέρθηκε αποτελεί τον προγραμματιστή - αποσφαλματωτή. Η δυνατότητα αυτή μας απαλλάσσει από τη χρήση εξωτερικών κυκλωμάτων ( protocol translators ) για την μεταφορά δεδομένων από και προς τον Η/Υ. Για την σύνδεση της αναπτυξιακής πλακέτας με τον Η/Υ χρειάζεται μόνο ένα καλώδιο USB τύπου A σε micro B. Η ίδια θύρα χρησιμοποιείται και για τον προγραμματισμό της εσωτερικής μνήμης του μικροελεγκτή τύπου flash με την χρήση εξωτερικού λογισμικού MDK-ARM της εταιρείας KEIL και την αποσφαλμάτωση της εφαρμογής.

Οι συνδέσεις απεικονίζονται στο παρακάτω σχήμα:



Εικόνα 5.4 Κάτω όψη του CN 12 συνδέσεις

### 5.3. Η ψηφιακή λογική

Σε εφαρμογές πραγματικού χρόνου, όπως η ανίχνευση του μηδενός και η παραγωγή σημάτων μεγάλης ακρίβειας και επαναληψιμότητας, καθίσταται αναγκαία η χρήση ενός μικροελεγκτή εάν αναλογιστούμε την δυσκαμψία του υλικού (διακριτά εξαρτήματα) που απαιτεί στις περισσότερες των περιπτώσεων αλλαγή υλικών. Η αλλαγή των παραμέτρων και κατά συνέπεια η αλλαγή της συμπεριφοράς του συστήματος πραγματοποιείται μόνο με αλλαγή του κώδικα προγραμματισμού σε αντίθεση με κάποιο σταθερό σύστημα.

Η κύρια λειτουργία του μικροελεγκτή όπως αναλύθηκε σε προηγούμενο κεφάλαιο είναι η **ανίχνευση του μηδενός από τα σήματα εξόδου του διαφορικού ενισχυτή (AMC1100)**, που με τη βοήθεια ενός διαίρετη τάσης η τάση εισόδου υποβιβάζεται στο κατάλληλο εύρος λειτουργίας του ενισχυτή. Έτσι μπορούμε να πούμε ότι τα διαφορικά σήματα εξόδου αντιστοιχούν στην τάση εισόδου. Τα σήματα αυτά οδηγούνται στον εσωτερικό ADC (analog to digital converter) του μικροελεγκτή ο οποίος μάλιστα έχει τη δυνατότητα εισόδου διαφορικών σημάτων **με σκοπό την αποθρομβοποίηση** του ωφέλιμου σήματος. Η έξοδος του μετατροπέα είναι μια ψηφιακή λέξη μήκους 16bit η οποία παρέχει  $2^{16} = 65536$  στάθμες (απρόσημος αριθμός) που θα επεξεργαστούμε μέσω του λογισμικού **για την εύρεση του σημείου μηδέν που είναι και ο τελικός στόχος**. Εάν θέλουμε να υπολογίσουμε την τιμή της τάσης μπορούμε να χρησιμοποιήσουμε την παρακάτω συνάρτηση  $converted\ value = raw_{data} * \frac{V_{ref}}{2^{16}-1}$  όπου τάση αναφοράς ( $V_{ref}$ ) ισούται με +3.3V. Εφόσον το σημείο πόλωσης των διαφορικών σημάτων

είναι  $V_{ref}/2$ , το σημείο zero crossing θα αντιστοιχεί στην τιμή  $ADC\_Full\_Scale/2 = 32768$ . Αυτή η τιμή ορίζεται ως `ADC_TRIG_POINT` και κατ'επέκταση θεωρείται το σημείο μηδέν. Στον κώδικά μας αυτό δηλώνεται ως εξής:

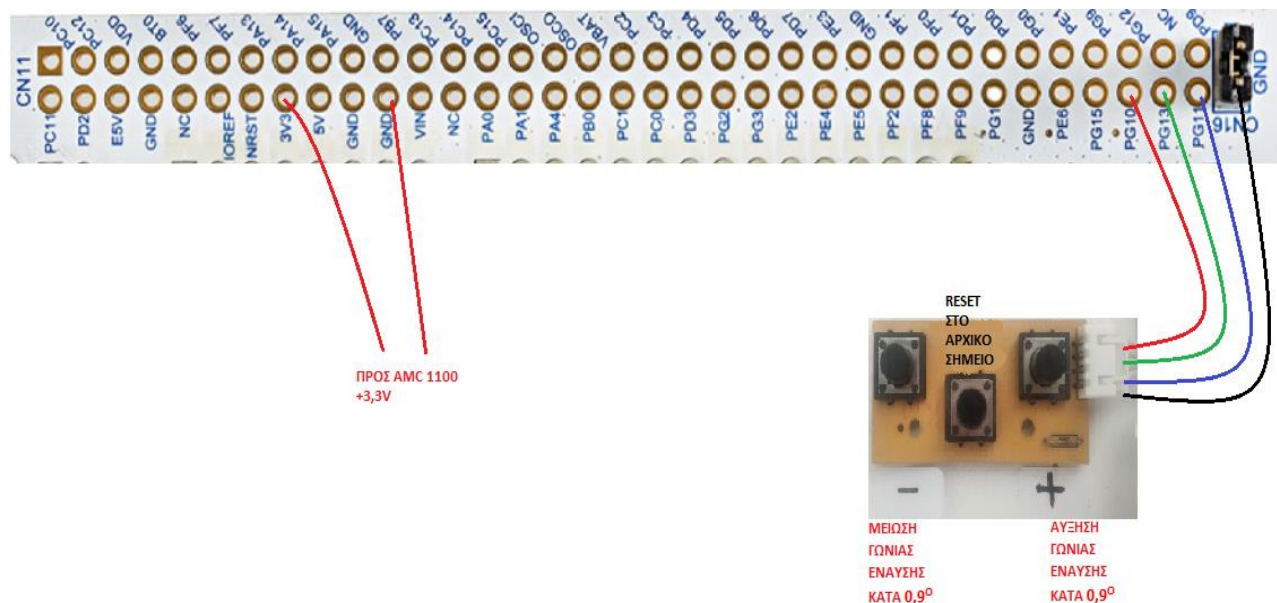
Πίνακας 5.1 Δήλωση του 'zero crossing point'

```

/* Δήλωση σταθερών ADC */
#define ADC_TRIG_POINT 32767
#define ADC_TRIG_OFFSET 200
    
```

Η συνθήκη αυτή χρησιμοποιείται για την αποστολή παλμών έναυσης εναλλάξ για τον σκανδαλισμό του ζεύγους των διακοπών.

Η χρήση δύο εξωτερικών διακοπών (push button) επιτρέπει στον χρήστη την μείωση και την αύξηση αντίστοιχα της καθυστέρησης αποστολής των παλμών έναυσης στους διακόπτες ρυθμίζοντας με αυτόν τον τρόπο την γωνία σκανδαλισμού των SCR άρα την τάση εξόδου και κατ'επέκταση την απολαβή ισχύος από το φωτοβολταϊκό.



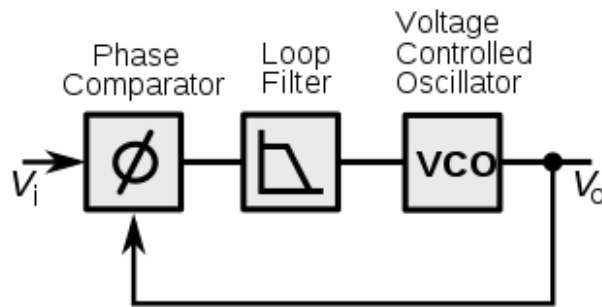
Εικόνα 5.5 Κάτω όψη του CN11 (συνδέσεις)

#### 5.4. Χαρακτηριστικά και παραμετροποίηση του μικροελεγκτή

Η παρούσα εφαρμογή λόγω της δειγματοληψίας σήματος και επεξεργασίας δεδομένων σε πραγματικό χρόνο, απαιτεί μεγάλη συχνότητα χρονισμού του μικροελεγκτή για μικρό χρόνο εκτέλεσης εντολών έτσι ώστε να ελαχιστοποιηθούν τα σφάλματα και η απόκριση του συστήματος. Η συχνότητα ορίστηκε στα 400MHz χρησιμοποιώντας το MCO (main clock output) του ST-LINK (ενσωματωμένου προγραμματιστή – αποσφαλματωτή) που έχει σταθερή τιμή στα 8MHz η οποία δεν μπορεί να αλλάξει. Για να πετύχουμε

τον χρονισμό του πυρήνα στα 400MHz χρησιμοποιούμε τον εσωτερικό πολλαπλασιαστή συχνότητας δίνοντας τις κατάλληλες παραμέτρους στους καταχωρητές λειτουργίας.

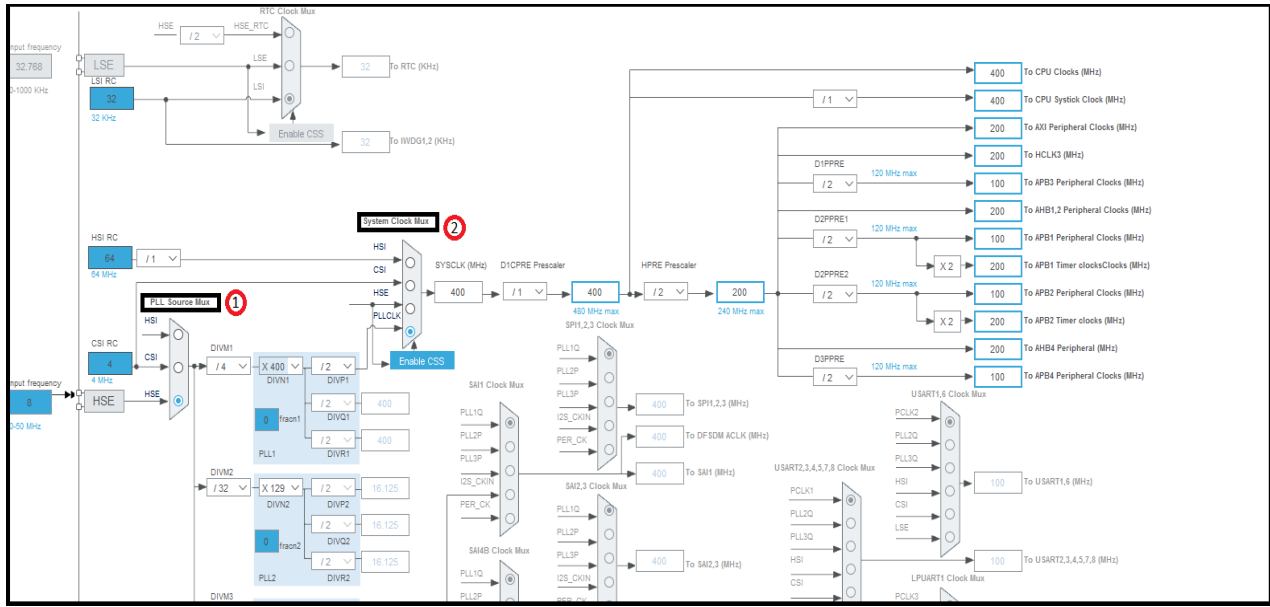
Το παρακάτω σχήμα απεικονίζει το βασικό διάγραμμα ενός PLL (Phase – Locked Loop) που χρησιμοποιείται από τα εσωτερικά κυκλώματα χρονισμού του μικροελεγκτή έτσι ώστε να δημιουργηθεί συχνότητα μεγαλύτερη από το σήμα χρονισμού. Αποτελείται από έναν ανιχνευτή φάσης (phase detector) που σκοπό έχει την σύγκριση δύο σημάτων ως προς την φάση. Ο ελεγχόμενος ταλαντωτής από τάση (Voltage Controlled Oscillator) που λειτουργεί σε μια περιοχή συχνοτήτων, ρυθμίζεται από την τάση εισόδου την οποία λαμβάνει από ένα χαμηλοπερατό φίλτρο. Η αναλογική τάση εξόδου του φίλτρου είναι ανάλογη με τη διαφορά φάσεων των σημάτων εισόδου του συγκριτή φάσης. Η αρνητική ανάδραση αποτελεί και το στοιχείο ρύθμισης του συστήματος έτσι ώστε στην έξοδο να πάρουμε σήμα με σταθερή συχνότητα. Η ανάδραση αυτή τροφοδοτεί έναν διαιρέτη συχνότητας προτού τον συγκριτή φάσης με σκοπό την επιτάχυνση και κατά συνέπεια τον πολλαπλασιασμό της συχνότητας εξόδου.



Εικόνα 5.6 Βρόγχος της κλειδωμένης φάσης

Όπως φαίνεται στο παρακάτω εικόνα 5.7 ως είσοδος παλμού ωρολογίου επιλέγεται με την βοήθεια του πολυπλέκτη 1 είσοδος από εξωτερικό σήμα που προέρχεται από το ST-LINK με συχνότητα 8MHz. Στη συνέχεια μέσω διαιρετών και πολλαπλασιαστή (PLL) η συχνότητα γίνεται 400MHz και τέλος επιλέγεται ως είσοδος σήματος με τη βοήθεια του πολυπλέκτη 2 η είσοδος PLLCLK. Το σήμα αυτό διοχετεύεται με επιπλέον διαιρέτες στον πυρήνα και στα περιφερειακά του μικροελεγκτή.

## Κεφάλαιο 5ο



Εικόνα 5.7 Το εσωτερικό κύκλωμα του χρονισμού

Παρακάτω παρατίθενται ένα μέρος των παραμετροποιήσεων των εσωτερικών χρονισμών των χροιστών.

Πίνακας 5.2 Εσωτερικοί χροισμοί

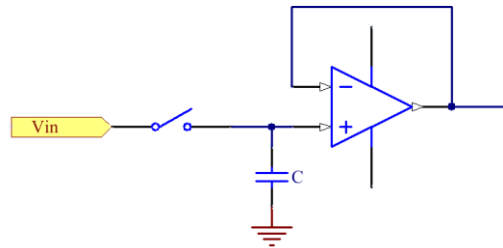
```

/**
 * @brief System Clock Configuration
 * The system Clock is configured as follow :
 * System Clock source = PLL (HSE BYPASS)
 * SYSCLK(Hz) = 400000000 (CPU Clock)
 * HCLK(Hz) = 200000000 (AXI and AHBs Clock)
 * AHB Prescaler = 2
 * D1 APB3 Prescaler = 2 (APB3 Clock 100MHz)
 * D2 APB1 Prescaler = 2 (APB1 Clock 100MHz)
 * D2 APB2 Prescaler = 2 (APB2 Clock 100MHz)
 * D3 APB4 Prescaler = 2 (APB4 Clock 100MHz)
 * HSE Frequency(Hz) = 8000000
 * PLL_M = 4
 * PLL_N = 400
 * PLL_P = 2
 * PLL_Q = 4
 * PLL_R = 2
 * VDD(V) = 3.3
 * Flash Latency(WS) = 4
 * @param None
 * @retval None
 */

```

## 5.5. Μετατροπέας αναλογικού σήματος σε ψηφιακό - ADC

Η δειγματοληψία και η συγκράτηση είναι απαραίτητη σε ένα μετατροπέα A/D για να παράγει ένα αριθμό ο οποίος αναπαριστά πιστά το σήμα εισόδου κατά την στιγμή της δειγματοληψίας. Το κύκλωμα δειγματοληψίας και συγκράτησης, εικόνα 5.8, είναι ένα αναλογικό κύκλωμα στο οποίο η τάση εισόδου που εφαρμόζεται, αποθηκεύεται σε έναν πυκνωτή μικρών απωλειών.



Εικόνα 5.8 Κύκλωμα της δειγματοληψίας – συγκράτησης (S&H)

Υπάρχουν δύο τρόποι λειτουργίας σε ένα κύκλωμα δειγματοληψίας και συγκράτησης, ο πρώτος τρόπος λειτουργίας (tracking mode) όταν ο διακόπτης είναι κλειστός τότε εφαρμόζεται το σήμα εισόδου, και ο δεύτερος τρόπος λειτουργίας (hold mode) κατά τον οποίο ο διακόπτης είναι ανοιχτός. Κατά τον πρώτο τρόπο λειτουργίας έχουμε φόρτιση του πυκνωτή με την τάση εισόδου, ενώ κατά τον δεύτερο τρόπο λειτουργίας έχουμε συγκράτηση της τάσης στον πυκνωτή για μια συγκεκριμένη χρονική περίοδο.

Ο παρακάτω πίνακας 5.1 δείχνει την μέγιστη συχνότητα χρονισμού του ADC με ανάλυση 16bit και  $T_{\text{sample}} = 2.5$  κύκλους. Η μέγιστη συχνότητα χρονισμού του ADC σύμφωνα με το φυλλάδιο δεδομένων του κατασκευαστή με ανάλυση 16bit είναι 32MHz.

Πίνακας 5.3 Μέγιστη συχνότητα της δειγματοληψίας

$f_s^{(3)}$	Sampling rate for Fast channels	Resolution = 16 bits, $V_{\text{DDA}} > 2.5 \text{ V}$	$T_J = 90 \text{ }^\circ\text{C}$	$f_{\text{ADC}} = 32 \text{ MHz}$	SMP = 2.5	-	-	2.90	MSps
		Resolution = 16 bits		$f_{\text{ADC}} = 31 \text{ MHz}$	SMP = 2.5	-	-	2.80	
		Resolution = 14 bits	$T_J = 125 \text{ }^\circ\text{C}$	$f_{\text{ADC}} = 33 \text{ MHz}$	SMP = 2.5	-	-	3.30	
		Resolution = 12 bits		$f_{\text{ADC}} = 39 \text{ MHz}$	SMP = 2.5	-	-	4.30	
		Resolution = 10 bits		$f_{\text{ADC}} = 48 \text{ MHz}$	SMP = 2.5	-	-	6.00	
		Resolution = 8 bits		$f_{\text{ADC}} = 50 \text{ MHz}$	SMP = 2.5	-	-	7.10	

Η μετατροπή των 16bit επιτυγχάνεται μέσα σε χρονικό διάστημα  $T_{\text{conversion}} = (T_{\text{sample}} + T_{\text{sar}}) * T_{\text{adc\_clk}}$ . Έτσι, η πιο γρήγορη μετατροπή γίνεται σε χρόνο  $T_{\text{conv}} = 2.5 + 8.5 * (1/32\text{MHz}) = 343.75 \text{ ns}$  και η μέγιστος ρυθμός δειγματοληψίας είναι τα 2.9Mbps. Η συχνότητα δειγματοληψίας του ADC έχει οριστεί στα 50 KHz (20μs) με τη βοήθεια του TIMER4.

Πίνακας 5.4 Η συχνότητα του ADC

RES	$T_{SAR}$ (ADC clock cycles)	$T_{SAR}$ (ns) at $F_{adc\_ker\_ck}=24$ MHz	$T_{adc\_ker\_ck}$ (ADC clock cycles) (with Sampling Time= 1.5 ADC clock cycles)	$T_{adc\_ker\_ck}$ (ns) at $F_{adc\_ker\_ck}=24$ MHz
16	8.5 ADC clock cycles	354.2	10 ADC clock cycles	416.7
14	7.5 ADC clock cycles	312.5	9 ADC clock cycles	375
12	6.5 ADC clock cycles	270.8	8 ADC clock cycles	333.3
10	5.5 ADC clock cycles	229.2	7 ADC clock cycles	291.7
8	4.5 ADC clock cycles	187.5	6 ADC clock cycles	250.0

## 5.6. Ο προγραμματισμός του μικροελεγκτή

Η διαδικασία του προγραμματισμού απαιτεί ένα σύνολο εργαλείων τα οποία χρησιμοποιούνται έτσι ώστε να εξαχθεί από τον πηγαίο κώδικα το αρχείο μηχανής που θα εγκατασταθεί στην εσωτερική μη πτητική μνήμη του μικροελεγκτή (Internal Flash). Αναφορικά τα εργαλεία είναι τα εξής:

- Compiler (Μεταγλωττιστής η μεταφραστής)
- Linker
- Assembler
- Programmer (προγραμματιστής)

**Μεταγλωττιστής ή μεταφραστής (compiler)** ονομάζεται ένα πρόγραμμα υπολογιστή που διαβάζει κώδικα γραμμένο σε μια γλώσσα προγραμματισμού (την πηγαία γλώσσα) και τον μεταφράζει σε ισοδύναμο κώδικα σε μια άλλη γλώσσα προγραμματισμού (τη γλώσσα στόχο). Το κείμενο της εισόδου ονομάζεται πηγαίος κώδικας (source code), ενώ η έξοδος του προγράμματος, η οποία συχνά έχει δυαδική μορφή, αντικειμενικός κώδικας (object code).

**Linker** στην ορολογία της πληροφορικής, ένας σύνδεσμος ή ένας επεξεργαστής συνδέσεων είναι ένα πρόγραμμα υπολογιστή που λαμβάνει ένα ή περισσότερα αρχεία αντικειμένων (object files) που παράγονται από έναν μεταγλωττιστή ή έναν assembler και τα συνδυάζει σε ένα μόνο εκτελέσιμο αρχείο, αρχείο βιβλιοθήκης ή άλλο αρχείο 'object'.

**Assembler** ένα πρόγραμμα υπολογιστή που μεταφράζει τη γλώσσα assembly η asm σε γλώσσα μηχανής.

**Programmer** πρόγραμμα υπολογιστή - οδηγός για συσκευή προγραμματισμού που τεμαχίζει το τελικό αρχείο μηχανής και το τοποθετεί στην ανάλογη περιοχή της μνήμης του μικροελεγκτή.

Το λογισμικό που χρησιμοποιήθηκε για την συγγραφή του πηγαίου κώδικα της εφαρμογής (source code) είναι το MDK-ARM της εταιρείας KEIL και ως γλώσσα υψηλού επιπέδου η C. Επιπλέον, αυτό το λογισμικό έχει την δυνατότητα να προγραμματίσει τον μικροελεγκτή με τους κατάλληλους οδηγούς (drivers) για τον ενσωματωμένο προγραμματιστή – αποσφαλματωτή (ST-LINK) που περιλαμβάνεται στο αναπτυξιακό κιτ. Να σημειωθεί επίσης πως το λογισμικό αυτό παρέχεται δωρεάν για περιορισμένο μέγεθος κώδικα (32KB) που είναι αρκετό για την συγκεκριμένη εφαρμογή.

## 5.7. Διάγραμμα ροής της εφαρμογής

Στο διάγραμμα ροής της εικόνας 5.9, απεικονίζεται ο κυρίως βρόγχος του προγράμματος σε απλουστευμένη μορφή ο οποίος είναι υπεύθυνος για την συνεχή λειτουργία της εφαρμογής. Αρχικά, ορίζουμε τις μεταβλητές-σταθερές του κώδικα και στη συνέχεια ξεκινά το κύριο πρόγραμμα.

Πίνακας 5.5 Δήλωση σταθερών για την διαχείριση των γωνιών έναυσης των SCR

```
/* Δήλωση σταθερών */  
#define CROSS_DELAY      100 /* 0.5ms */  
#define CROSS_DELAY_MIN 1500 /* 7.5 ms=135deg */  
#define CROSS_DELAY_MAX 1810 /* 9ms =170.1*/  
#define CROSS_DELAY_STEP 10 /* step 10 50us -> 0.9 degrees - step 1 5us for 0.09  
degrees */  
#define DEBOUNCE_DELAY   200 /* Switch debounce delay */
```

Ο βρόγχος αυτός εξυπηρετεί μόνο την εκτύπωση μέσω της εικονικής σειριακής πόρτας όπως αναφέρθηκε σε προηγούμενο κεφάλαιο σε οποιαδήποτε σειριακή κονσόλα την γωνία σκανδαλισμού των διακοπών, σε διαφορετική μορφή ανάλογα με την ακρίβεια που έχουμε ορίσει στην αρχή του προγράμματος.

Η αλλαγή της γωνίας συγκεκριμένα μπορεί να γίνει σε βήματα των 0.9 μοιρών η 0.09 μοιρών.

Με την δήλωση :

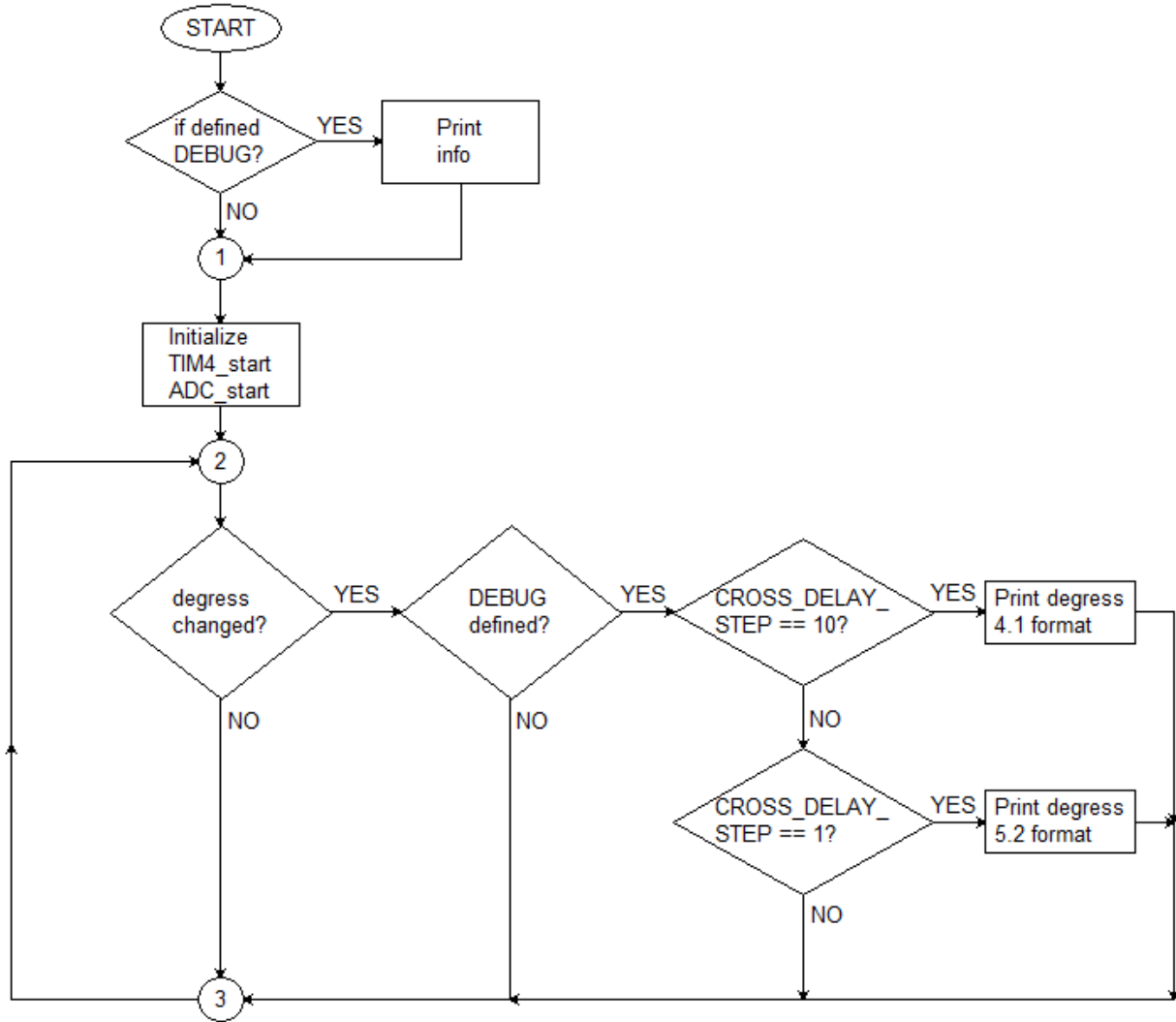
**Πίνακας 5.6 Ορισμός του βήματος αλλαγής της γωνίας έναυσης των SCR**

```
#define CROSS_DELAY_STEP 10 το βήμα ορίζεται σε 0.9 μοίρες
ενώ με την δήλωση
#define CROSS_DELAY_STEP 1 το βήμα ορίζεται σε 0.09 μοίρες.
```

Οι τιμές αυτές εξαρτώνται από την παραμετροποίηση των χρονιστών TIMER\_2 και TIMER\_3 όπως θα εξηγηθεί στη συνέχεια. Παρακάτω αποτυπώνεται ο τρόπος αλλαγής της γωνίας :

**Πίνακας 5.7 Εντολή μπουτόν για αλλαγή γωνίας & Σύγκριση με οριακές τιμές**

```
while (1)
{
  /* Allagi gonias */
  if(HAL_GPIO_ReadPin(DEGSW_GPIO_Port, DEGSW_Pin) == 0)
  {
    HAL_Delay(DEBOUNCE_DELAY);
    if(HAL_GPIO_ReadPin(DEGSW_GPIO_Port, DEGSW_Pin) != 0)
    {
      BSP_LED_Toggle(LED1);
      zcDelayOffset += CROSS_DELAY_STEP;
      if(zcDelayOffset >= (CROSS_DELAY_MAX - CROSS_DELAY)) zcDelayOffset = 0;
      if(CROSS_DELAY_STEP == 10)
      {
        ConsolePrint("Degrees offset %4.1f%c\n", (float)((0.09*(zcDelayOffset +
        CROSS_DELAY))), 248);
      }
      else if(CROSS_DELAY_STEP == 1)
      {
        ConsolePrint("Degrees offset %5.2f%c\n", (float)((0.09*(zcDelayOffset +
        CROSS_DELAY))), 248);
      }
    }
  }
}
```



**Εικόνα 5.9 Το διάγραμμα ροής του κυρίως προγράμματος(απλή μορφή)**

Η λειτουργία του κώδικα βασίζεται στην απλή αρχιτεκτονική προσκηνίου – υπόβαθρου ( foreground – background architecture ) που σημαίνει χωρίς κάποιο λειτουργικό σύστημα η αλλιώς στην ξένη ορολογία bare metal. Το προσκήνιο ( foreground ) αποτελείται από της διακοπές ( ISRs ) και το υπόβαθρο ( background ) από τον κυρίως βρόγχο ( main loop ) επικοινωνούν μεταξύ τους μέσω κοινών μεταβλητών.

Ο κώδικας υποβάθρου έχει την ευθύνη να προστατεύει αυτές τις κοινές μεταβλητές από την αλλοίωση από τα ασύγχρονα ISR ( ρουτίνες εξυπηρέτησης διακοπών ).

Ο μόνος μηχανισμός αμοιβαίου αποκλεισμού που είναι διαθέσιμος σε αυτή την απλή αρχιτεκτονική, είναι να κλειδώσει για λίγο τις διακοπές πριν την πρόσβαση στον κοινόχρηστο πόρο και να ξεκλειδώσει τις διακοπές μετά την απελευθέρωση του πόρου. Το τμήμα του κώδικα που εκτελείται ατομικά μεταξύ διακοπών κλειδώματος και ξεκλειδώματος, καλείται συχνά κρίσιμο τμήμα ή κρίσιμη περιοχή.

Φυσικά, θα πρέπει να κρατηθεί στο ελάχιστο ο χρόνος που αφιερώνεται σε κάθε κρίσιμη ενότητα, έτσι ώστε να μην επεκτείνεται η καθυστέρηση διακοπής του συστήματος.

Το παρακάτω σχήμα 5.10 δείχνει σε απλή μορφή το προσκήνιο ( foreground ) το οποίο είναι υπεύθυνο για την κύρια λειτουργία της εφαρμογής. Κατά την αρχικοποίηση παραμετροποιούνται οι χρονιστές και ο ADC για είσοδο διαφορικών σημάτων.

Ο TIMER 4 ενεργοποιείται πριν τον κύριο βρόγχο και έτσι σκανδαλίζει σε τακτά χρονικά διαστήματα τον ADC έτσι ώστε να πάρει δείγμα και να εξάγει την ψηφιακή λέξη για περαιτέρω επεξεργασία.

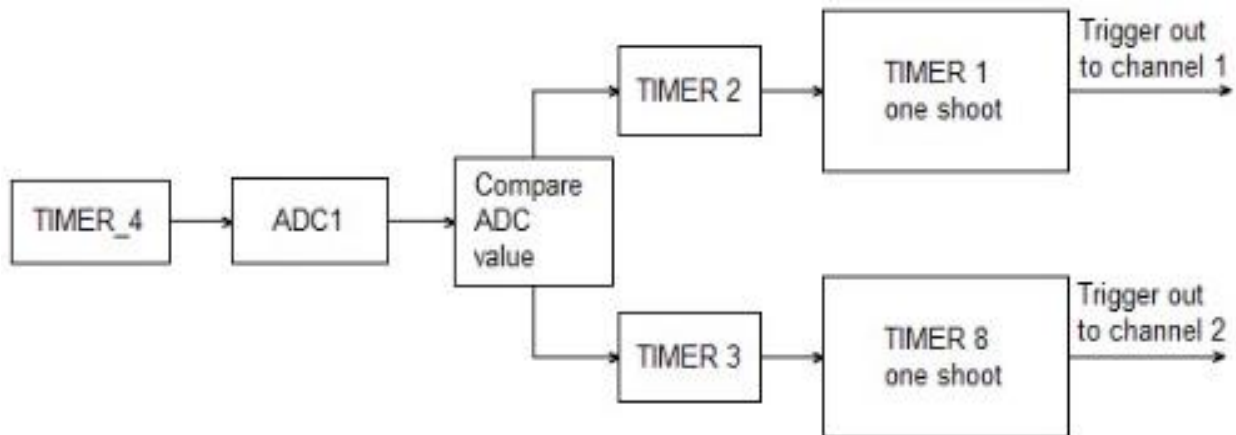
Μια επιπλέον ρουτίνα διακοπής, η υπό σύντμηση καλούμενη «**ADC\_ConvCpltCallback**» συγκρίνει την τιμή του ADC με μια προκαθορισμένη τιμή (32767), που προκύπτει από την ανάλυση των 16bit του ADC και έτσι εάν είναι μεγαλύτερη ενεργοποιεί τον TIMER 2 και στην αντίθετη περίπτωση τον TIMER 3.

### Πίνακας 5.8 Υπορουτίνα σύγκρισης και σκανδαλισμού των ζευγών SCR

```
void HAL_ADC_ConvCpltCallback(ADC_HandleTypeDef* hadc)
{
    HAL_GPIO_TogglePin(TP3_GPIO_Port,TP3_Pin);
    adcValue = HAL_ADC_GetValue(&hadc1);

    if((adcValue > ADC_TRIG_POINT) && (polarity == 0))
    {
        trigPositive = 1;
        trigNegative = 0;
        polarity = 1;
        TIM2->ARR = (zcDelayOffset + CROSS_DELAY);
        TIM2->DIER = TIM_IT_UPDATE;
        TIM2->CR1 |= (TIM_CR1_CEN);
    }
    else if((adcValue < ADC_TRIG_POINT) && (polarity == 1))
    {
        trigPositive = 0;
        trigNegative = 1;
        polarity = 0;
        TIM3->ARR = (zcDelayOffset + CROSS_DELAY);
        TIM3->DIER = TIM_IT_UPDATE;
        TIM3->CR1 |= (TIM_CR1_CEN);
    }
}
```

Οι δύο αυτοί χρονιστές στη συνέχεια σκανδαλίζουν αντίστοιχα τον TIMER 1 και TIMER 8 που μπορούν να λειτουργήσουν μια φορά (one shoot) εφόσον σκανδαλιστούν και επιπλέον με εσωτερικό μετρητή (repetition counter) να παράξουν στην έξοδο τους συγκεκριμένο αριθμό παλμών που είναι απαραίτητοι για τον μετασχηματιστή απομόνωσης όπως εξηγήθηκε σε προηγούμενο κεφάλαιο.



Εικόνα 5.10 Το προσκήνιο ( ISRs)

Ο Timer 4 είναι ο υπαίτιος για την συνεχή δειγματοληψία και άρα για την συνεχή εκτέλεση των υπολοίπων βημάτων.

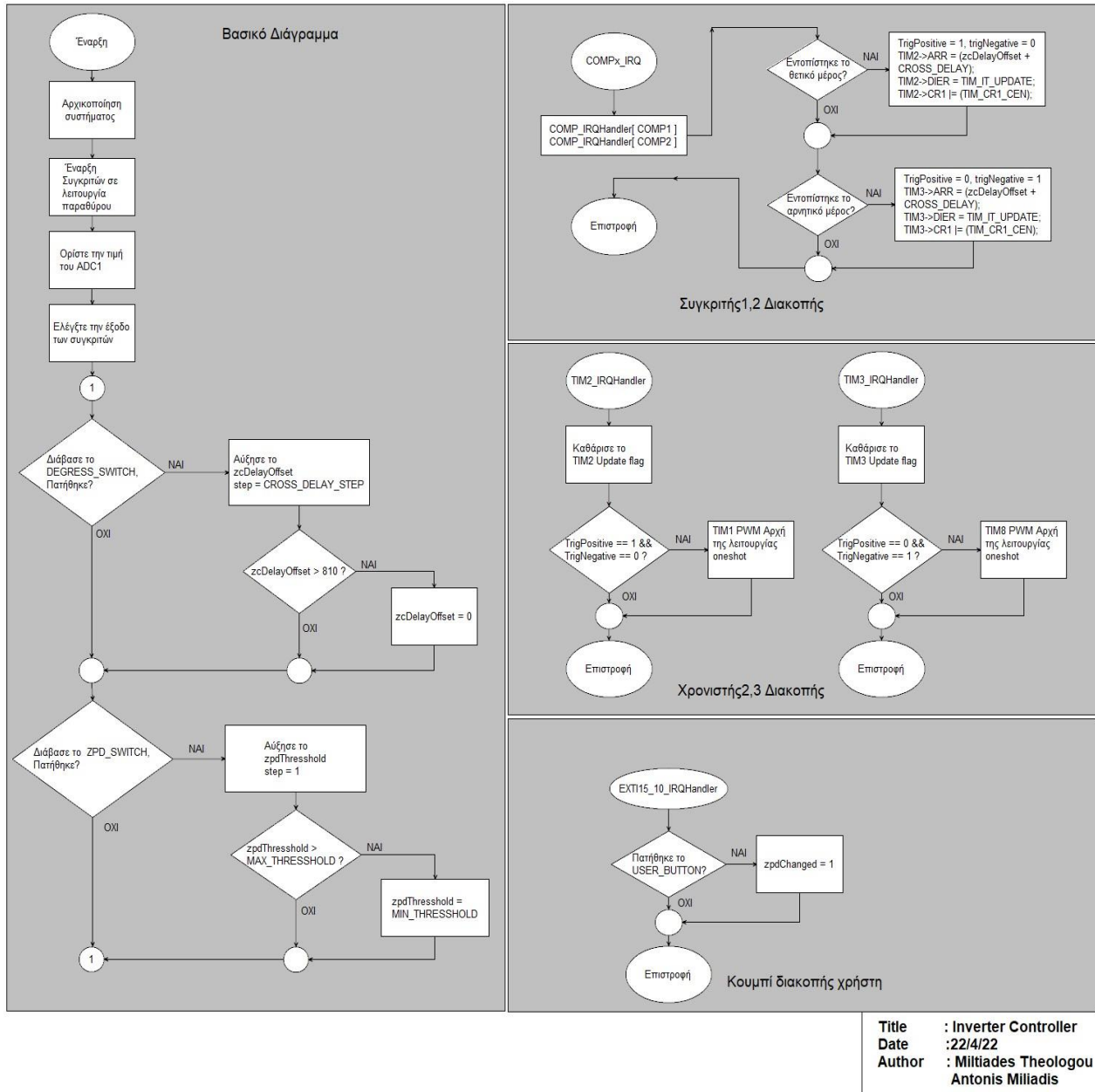
Στην εικόνα 5.11 παρουσιάζουμε το διάγραμμα ροής του κυρίως προγράμματος. Στο πρώτο βασικό διάγραμμα έχουμε μια ρουτίνα που εκτελείτε συνεχώς με αρχικοποίηση συστήματος, έναρξη συγκριτών σε λειτουργία παραθύρου, ορισμό της τιμής του μετατροπέα ADC και έλεγχο της εξόδου των συγκριτών. Κατόπιν το σύστημα διαβάζει συνεχώς εάν πατήθηκε κάποιο από τα δυο κουμπιά αλλαγής γωνίας έναυσης, (DEGRESS\_SWITCH) ή ( ZPD\_SWITCH) και πράττει ανάλογα.

Στο διάγραμμα ροής του συγκριτή 1 έχουμε μια ρουτίνα ελέγχου αλλαγής κατάστασης από το θετικό μέτωπο στο αρνητικό και το αντίστροφο. Εάν εντοπιστεί αλλαγή θέτει σε λειτουργία τον αντίστοιχο χρονιστή (TIMER 2-3).

Στο επόμενο διάγραμμα των χρονιστών 2,3 υπάρχει μια ρουτίνα που σκανδαλίζει τους χρονιστές 1-8 (TIMER 1-8) αντίστοιχα μέσω της μονάδας παραγωγής παλμών του μικροελεγκτή PWM (one shoot).

Τέλος βλέπουμε μια μικρή ρουτίνα ελέγχου η οποία διαβάζει εάν πατήθηκε το κουμπί διακοπής από τον χρήστη.

Στο παρασκήνιο εκτελείται ο παρακάτω αλγόριθμος :



Εικόνα 5.11 Το διάγραμμα ροής του κυρίως προγράμματος

## 5.8. Περίληψη

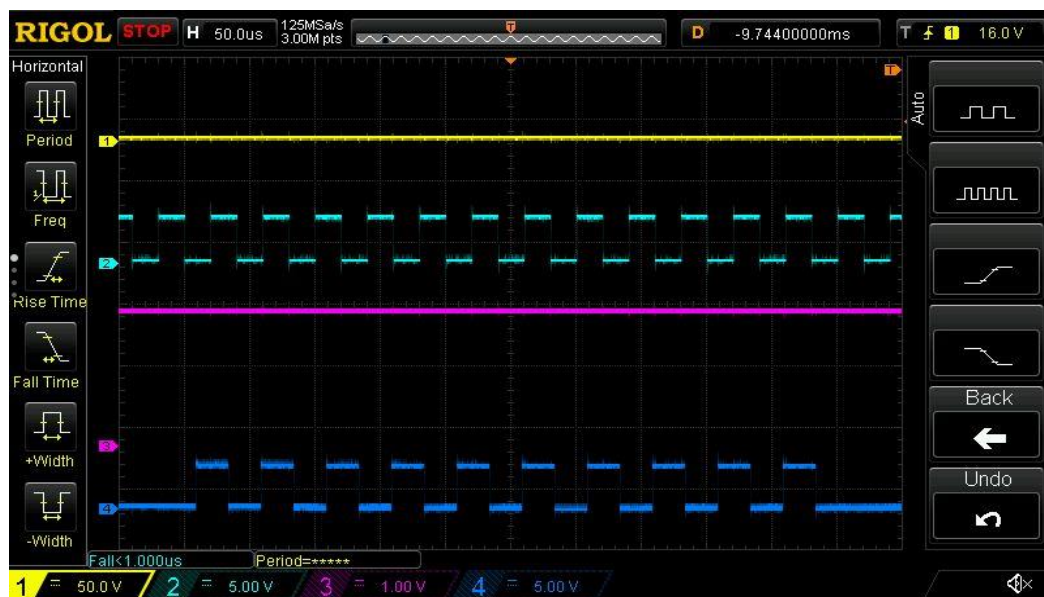
Στο πέμπτο κεφάλαιο αναλύσαμε σε γενικές γραμμές το αναπτυξιακό kit και τις δυνατότητες του μικροελεγκτή. Τα διαγράμματα ροής του προγράμματος και τους μετατροπέα αναλογικού σήματος σε ψηφιακού (ADC). Επίσης αναφερθήκαμε αναλυτικά στα εργαλεία που απαιτεί η διαδικασία του προγραμματισμού και στους βασικούς χρονιστές (TIMERS).

## Κεφάλαιο 6ο: Μετρήσεις

### 6.1. Εισαγωγή

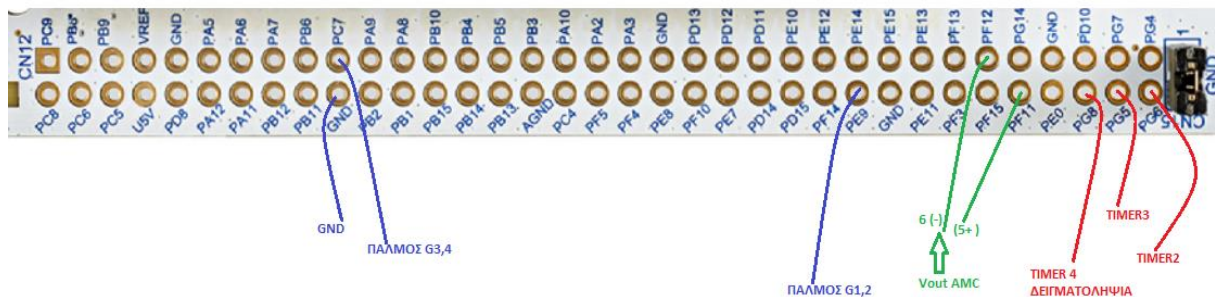
Στο έκτο κεφάλαιο παρουσιάζονται όλες οι δειγματοληψίες στα σημεία ελέγχου της πλακέτας ισχύος. Οι παλμοί εισόδου - εξόδου σε διαφορετικές μοίρες πάνω στον άξονα του χρόνου και οι παλμοί των χρονιστών (TIMER 2,3). Οι αλλαγές στις κυματομορφές του ρεύματος και οι παλμοί έναυσης των θυρίστωρ.

### 6.2. Δειγματοληψία στο σύστημα παραγωγής των παλμών ελέγχου για τα SCR



Εικόνα 6.1 Ρυθμός δειγματοληψίας και παλμοί

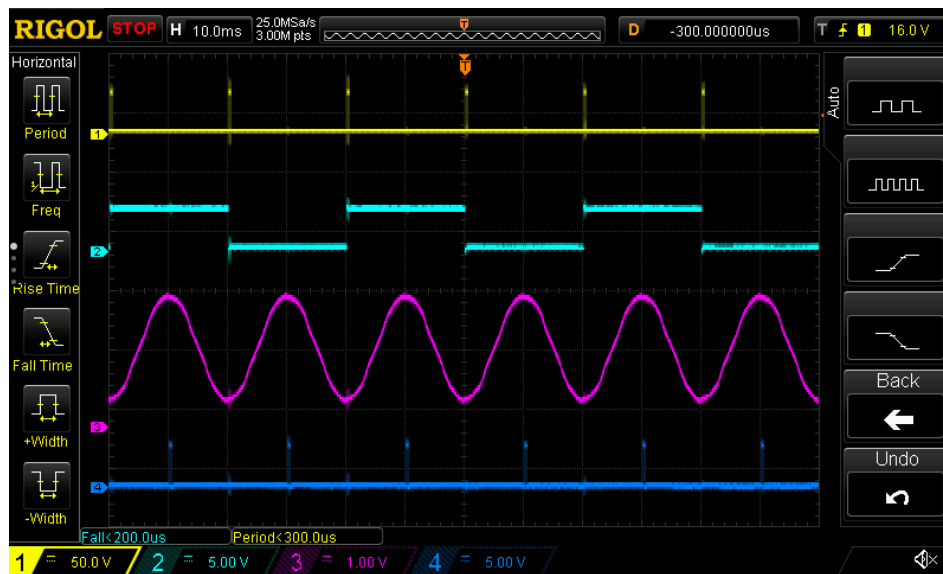
Δειγματοληψία του συστήματος από την πλακέτα . Τα probe είναι συνδεδεμένα στον ακροδέκτη PG8 του κοννεκτορα CN 11-12 από όπου γίνεται η καταγραφή της συχνότητας δειγματοληψίας του TIMER4.



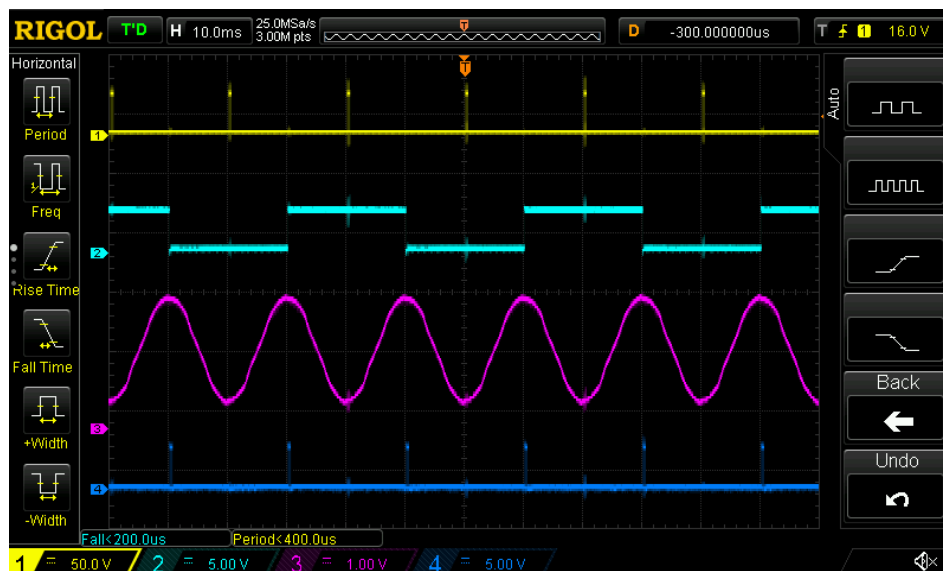
Εικόνα 6.2 Συνδέσεις των παλμών δειγματοληψίας και εισόδου από τον AMC

## Κεφάλαιο 6ο

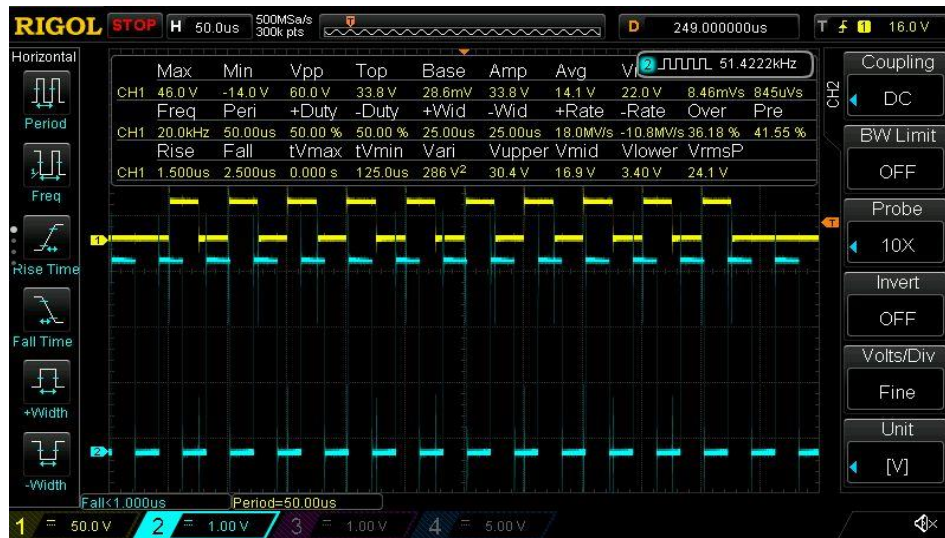
Ο TIMER 2 είναι στο PG6, Ο TIMER3 στο PG5. Η είσοδος από τον AMC1100 στο PF11 και PF12 ενώ ο παλμός G1,2 στο PE9 και ο παλμός G3,4 στο PC7.



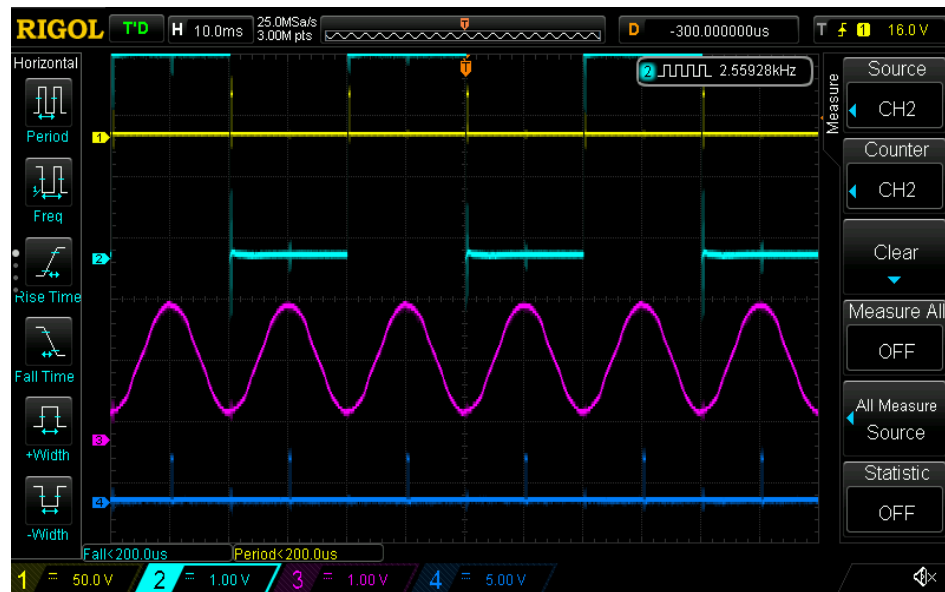
Εικόνα 6.3 Δειγματοληψία και TIMER 3



Εικόνα 6.4 Δειγματοληψία και TIMER 2

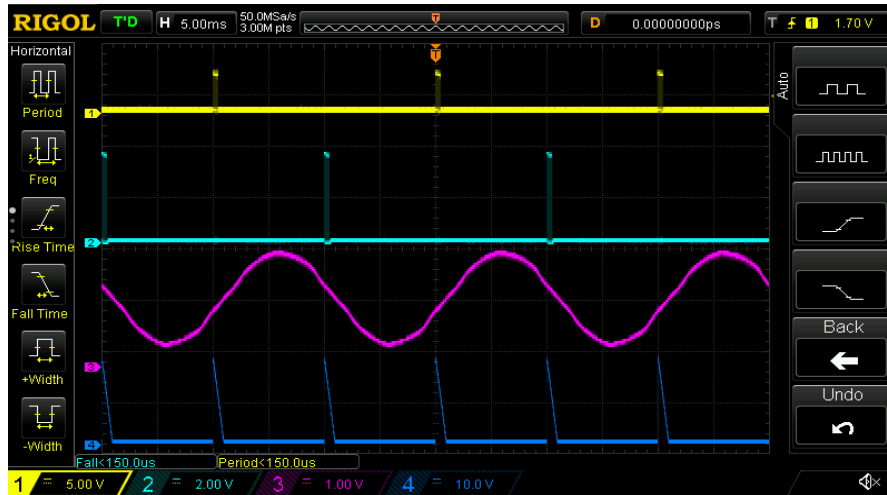


Εικόνα 6.5 Ρυθμός δειγματοληψίας και παλμός

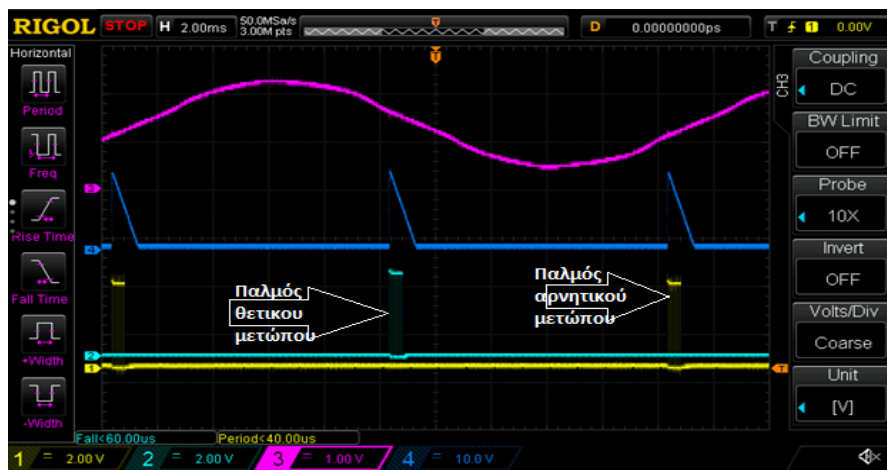


Εικόνα 6.6 Δειγματοληψία και TIMER 3 στα 2,55 KHZ

### 6.3. Παραγωγή των παλμών



Εικόνα 6.7 Οι παλμοί στο θετικό και στο αρνητικό μέτωπο



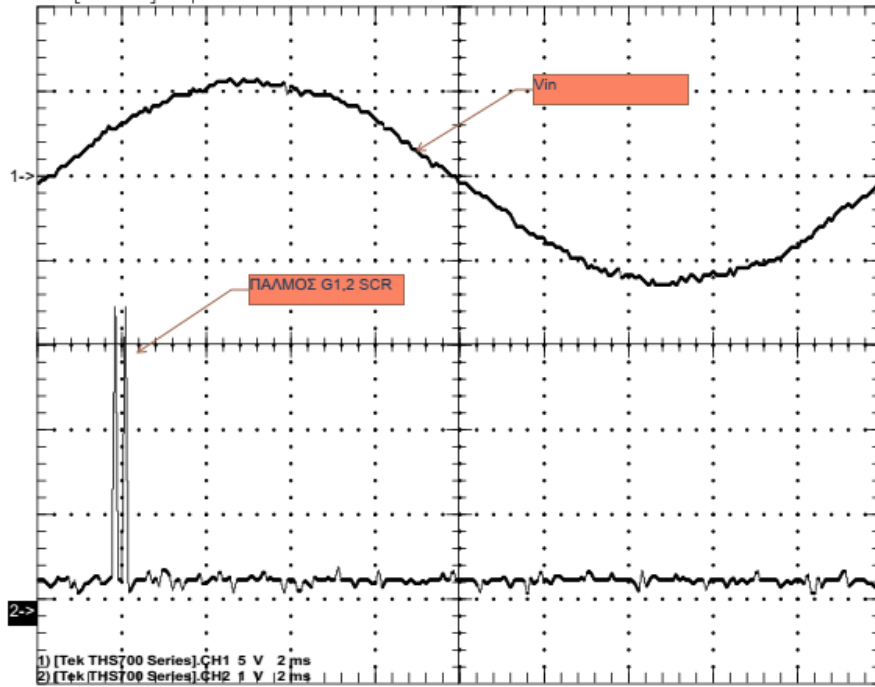
Εικόνα 6.8 Οι παλμοί στο θετικό και στο αρνητικό μέτωπο



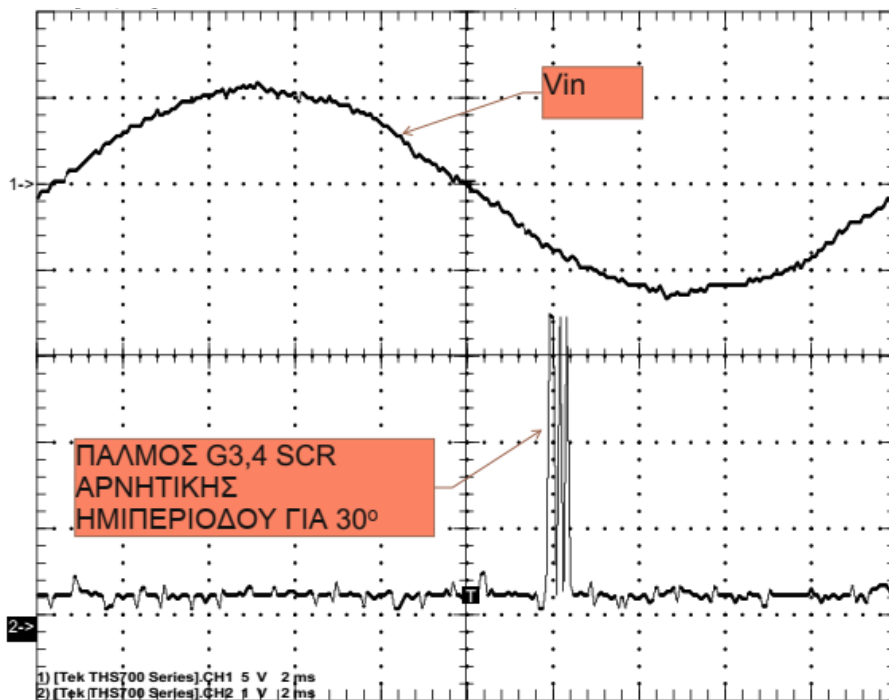
Εικόνα 6.9 Δειγματοληψία και TIMER 3

## 6.4. Χαρακτηριστικές μετρήσεις για σκανδαλισμό στις 30° της τάσης εισόδου – του παραγόμενου παλμού και της τάσης εξόδου

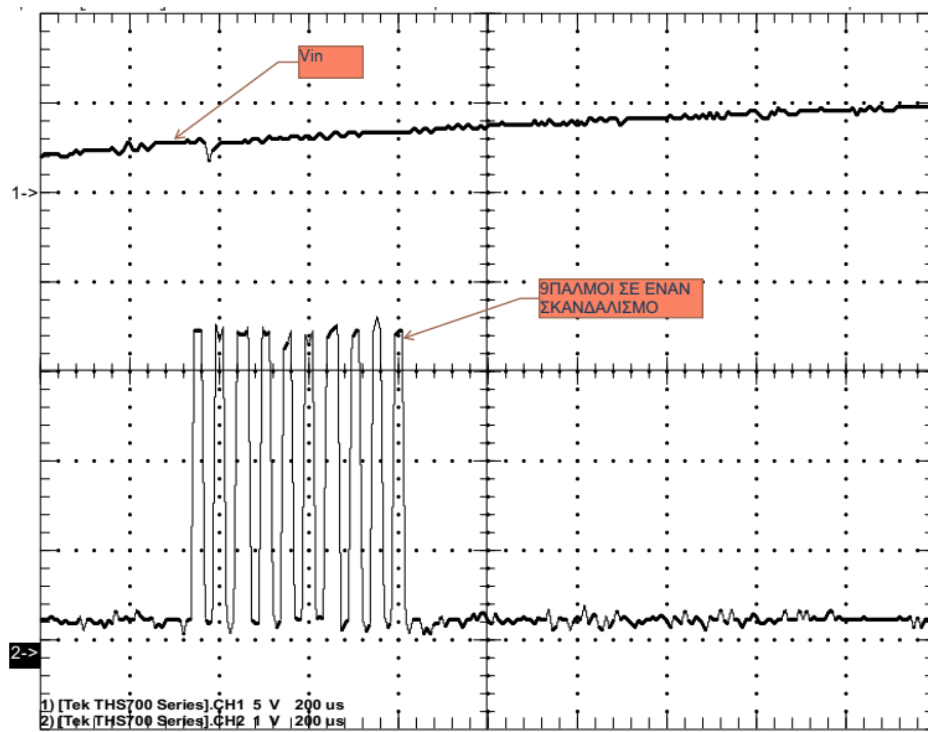
Οι μετρήσεις λήφθηκαν με τον παλμογράφο 2 ανεξαρτήτων καναλιών TEKTRONIX.



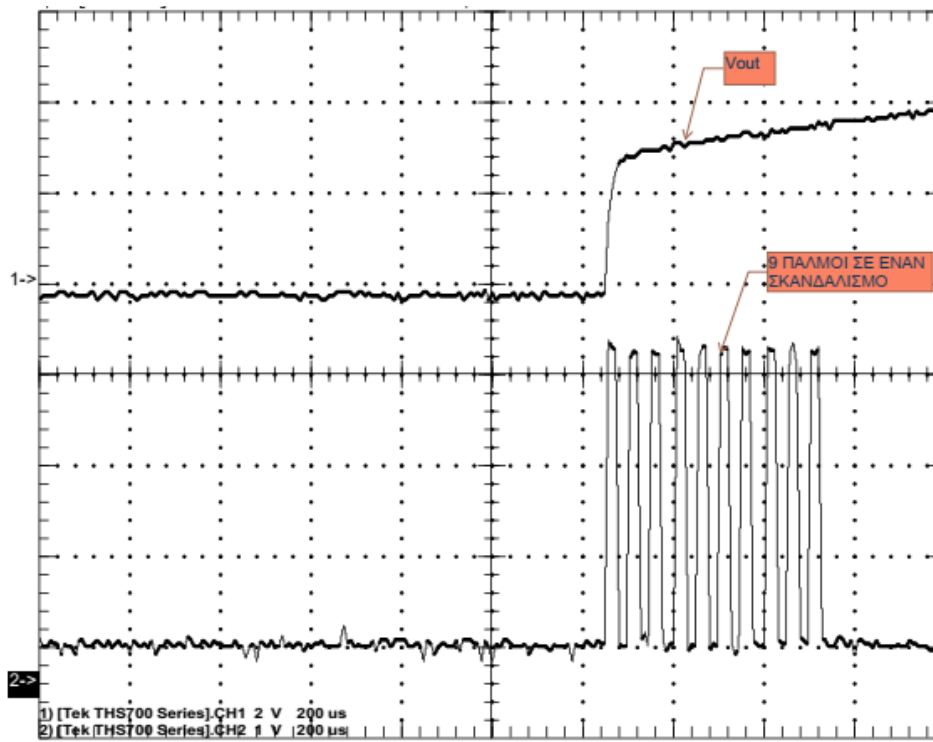
Εικόνα 6.10 Η τάση εισόδου και ο παλμός σκανδαλισμού 30°



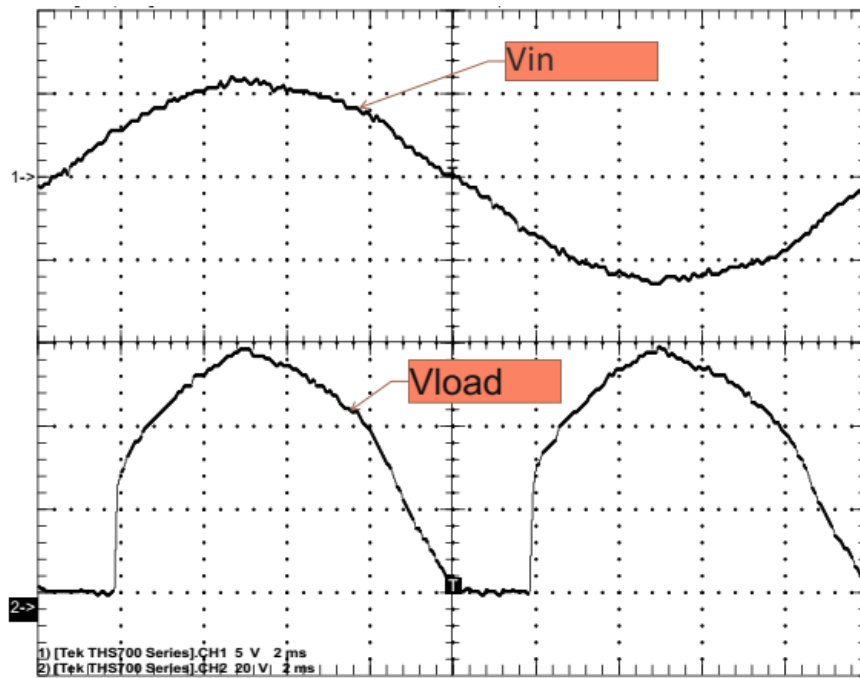
Εικόνα 6.11 Η τάση εισόδου και ο παλμός σκανδαλισμού 30°



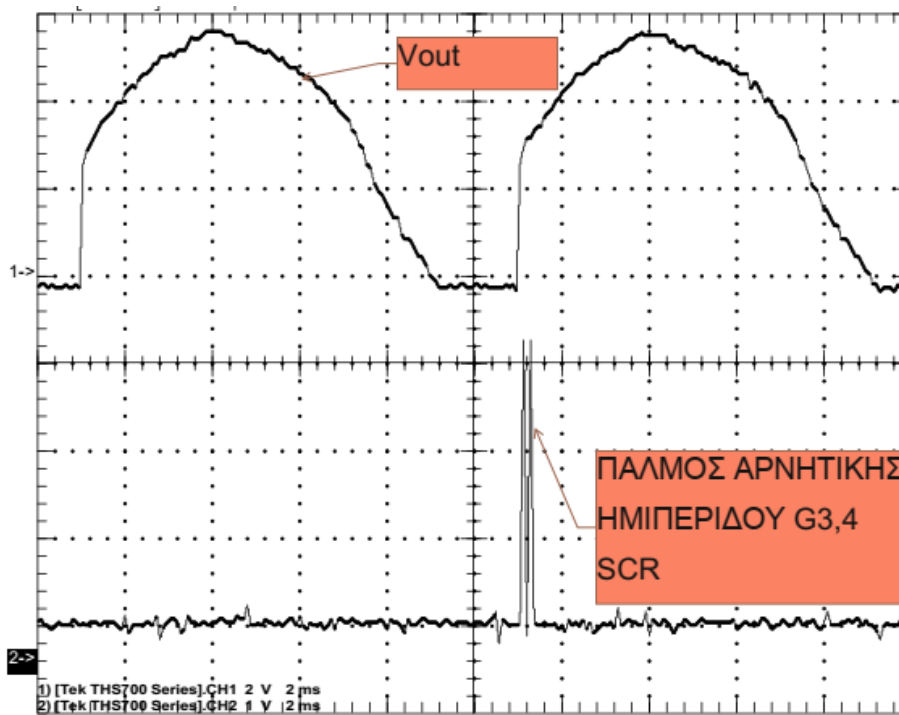
Εικόνα 6.12 10 παλμοί σε έναν σκανδαλισμό στις 30°



Εικόνα 6.13 Η τάση εξόδου στο φορτίο και οι παλμοί σκανδαλισμού 30°

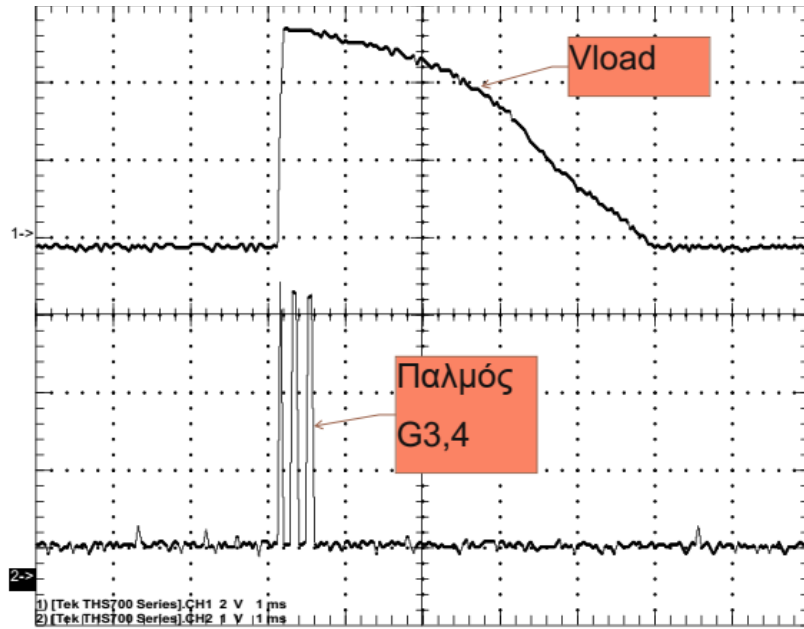


Εικόνα 6.14 Η τάση εισόδου και τάση εξόδου στο φορτίο 30°

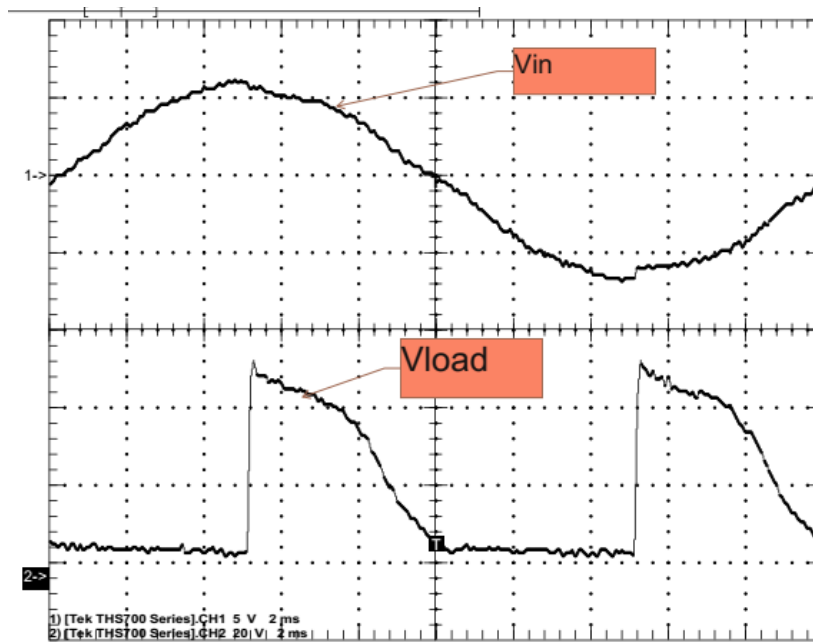


Εικόνα 6.15 Η έναυση SCR στις 30° θετική-αρνητική ημιπερίοδο

### 6.5. Χαρακτηριστικές μετρήσεις για σκανδαλισμό στις 90° της τάσης εισόδου – του παραγόμενου παλμού και της τάσης εξόδου

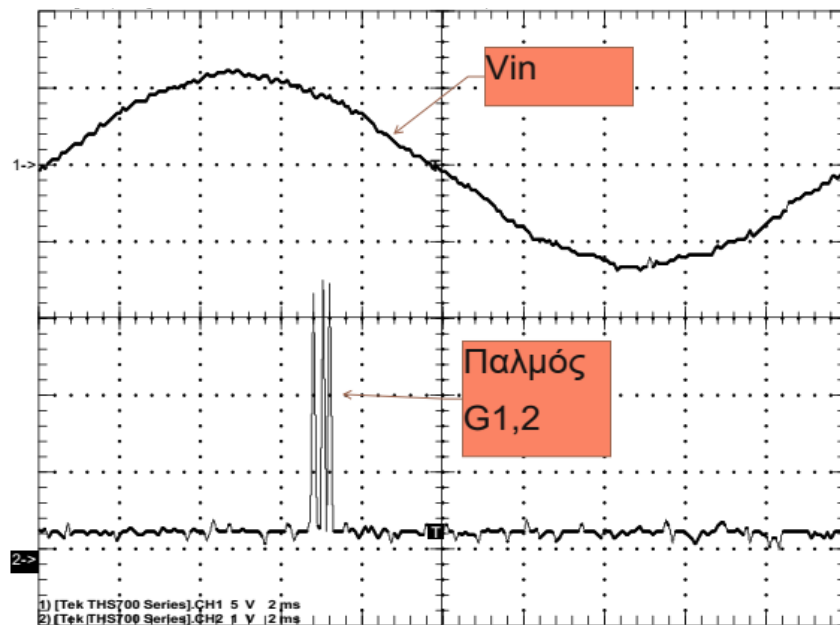


Εικόνα 6.16 Η έναυση SCR στις 90°

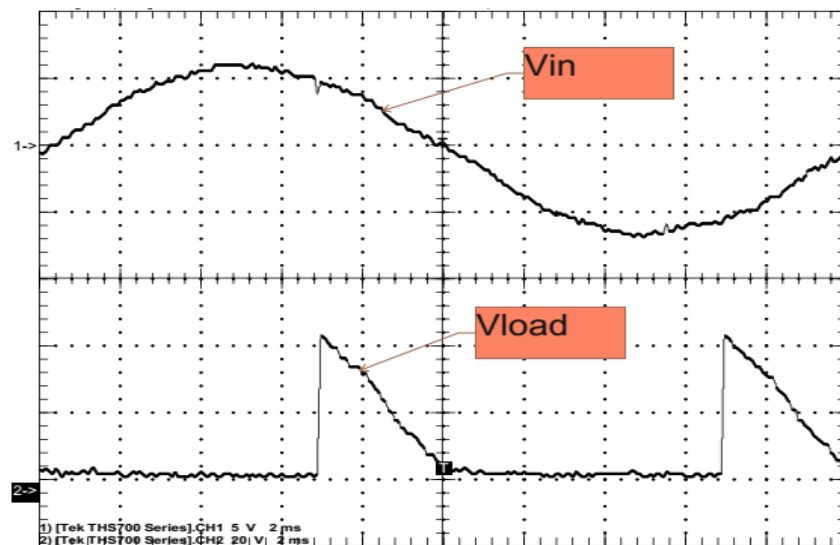


Εικόνα 6.17 Η έναυση SCR στις 90° θετική-αρνητική ημiperίοδο

## 6.6. Χαρακτηριστικές μετρήσεις για σκανδαλισμό στις 120° της τάσης εισόδου – του παραγόμενου παλμού και της τάσης εξόδου



Εικόνα 6.18 Η έναυση SCR στις 120°



Εικόνα 6.19 Η έναυση SCR στις 120° θετική-αρνητική ημπερίοδο

## 6.7. Περίληψη

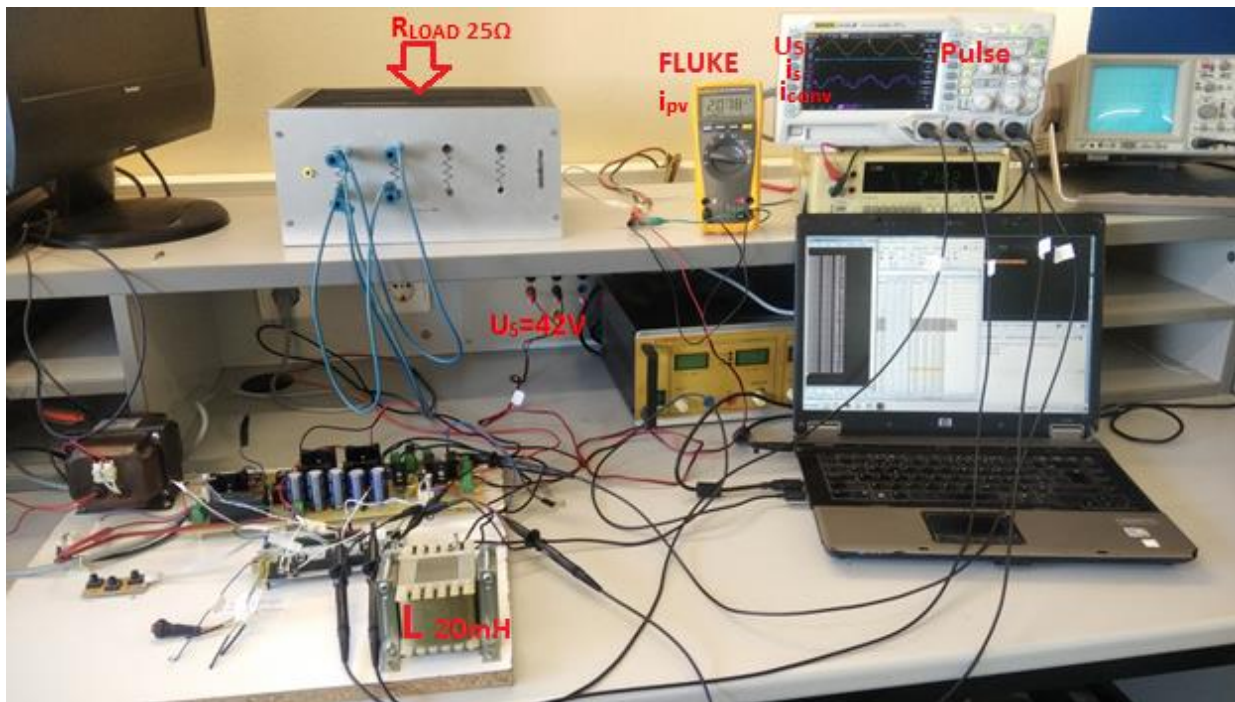
Στο έκτο κεφάλαιο παρουσιάστηκαν οι δειγματοληψίες στο σύστημα παραγωγής παλμών ελέγχου των θυρίστρον. Μελετήσαμε τις συνδέσεις των χρονιστών και τον ρυθμό δειγματοληψίας τους. Επίσης προβλήθηκαν και οι εικόνες από τις τάσεις εξόδου στο φορτίο και οι παλμοί σκανδαλισμού στις 30,90,120 μοίρες αντίστοιχα.

## Κεφάλαιο 7ο: Η μέτρηση εξόδου - Μετρήσεις με το φωτοβολταϊκό σύστημα- Περιγραφή

### 7.1. Εισαγωγή

Στο έβδομο κεφάλαιο περιγράφονται αναλυτικά τα ηλεκτρονικά όργανα που χρησιμοποιήθηκαν για τη μέτρηση και καταγραφή των αποτελεσμάτων της εργασίας. Ο τρόπος σύνδεσης και η απόδοση ισχύος του συστήματος φωτοβολταϊκών. Ως τελική μέτρηση για την επαλήθευση της λειτουργίας του κυκλώματος επιλέχθηκε να γίνει η σύγκριση της λαμβανόμενης από το δίκτυο πολιτικής εναλλασσόμενης τάσης των 42V ως τάση αναφοράς, να αποτυπωθεί ο παλμός σε μία από τις δύο ημιπεριόδους (π.χ. στην θετική), και τα ρεύματα  $i_s$  και  $i_{conv}$ , για να μπορούμε να δώσουμε την φορά της ισχύος (αν πρόκειται για αναστροφή δλδ). Τα τέσσερα αυτά μεγέθη αποτυπώνονται στον παλμογράφο, ενώ παράλληλα και ταυτόχρονα μετρώνται το ρεύμα και η τάση στα άκρα του φωτοβολταϊκού.

### 7.2. Τρόπος σύνδεσης του αμπερομέτρου και του βολτομέτρου στο φωτοβολταϊκό στοιχείο () – καταγραφή του ρεύματος και της τάσης και υπολογισμός της αποδιδόμενης ισχύος μέσα στο xcel.



Εικόνα 7.1 Σύστημα των μετρήσεων

Το παραγόμενο ρεύμα από την διάταξη του αντιστροφέα δεν έχει καθαρά ημιτονοειδή μορφή και η μέτρηση του παραγόμενου ρεύματος από το φωτοβολταϊκό γίνεται με όργανο της FLUKE που φέρει την ένδειξη True RMS [4, p. 8].

Το φορτίο (RLOAD) είναι το μεταλλικό κουτί το οποίο περιέχει δυο βατικές αντιστάσεις των 50 Ohm σε παράλληλη σύνδεση. Η συνολική αντίσταση (RLOAD) είναι 25 Ohm.

Ο παλμογράφος του εργαστηρίου (RIGOL DS1054), που χρησιμοποιήθηκε στις μετρήσεις της εργασίας μας, αποτελείται από τέσσερα κανάλια. Το κάθε κανάλι μας δίνει τις εξής ενδείξεις:

- CH1 ( $U_s$ ) Τάση δικτύου
- CH2 (10 shots) Παλμός έναυσης
- CH3 ( $i_s$ ) Ρεύμα στο δίκτυο
- CH4 ( $i_{conv}$ ) Ρεύμα στον αντιστροφέα

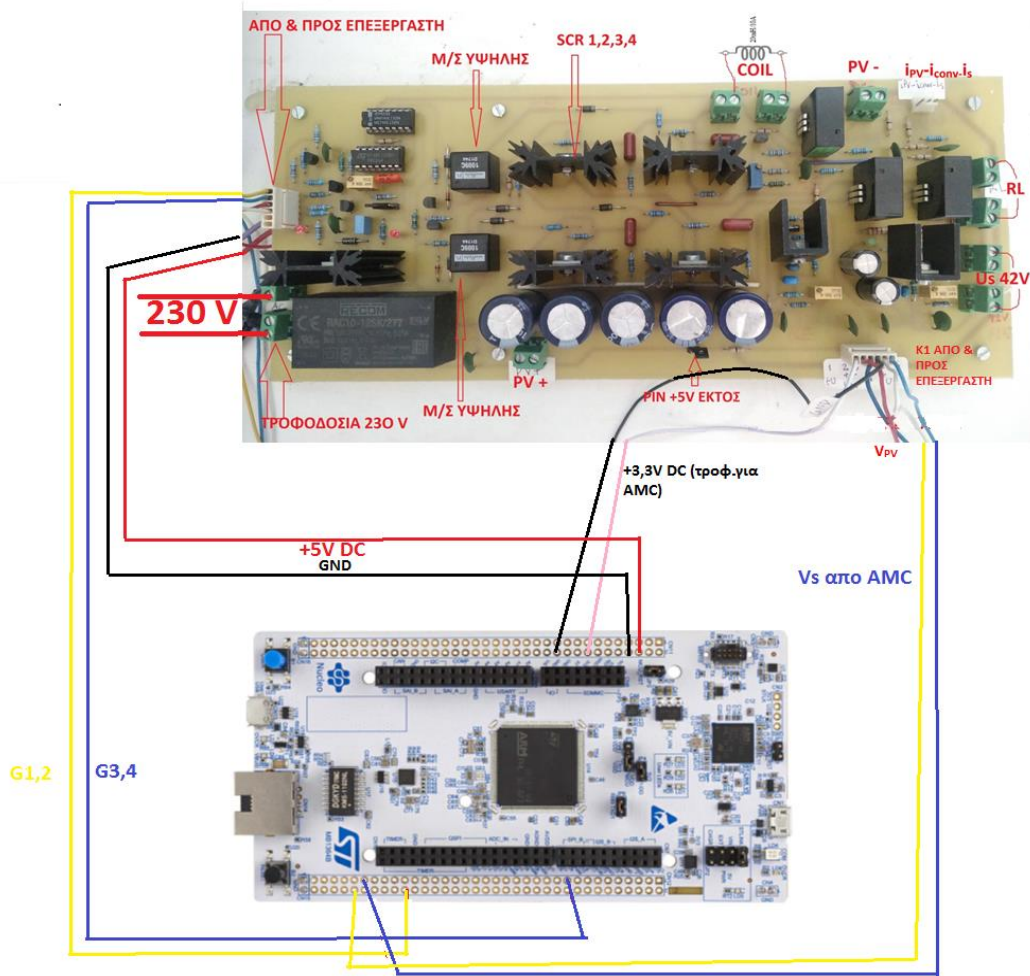
Το πολύμετρο πάγκου του εργαστηρίου χρησιμοποιήθηκε ως βολτόμετρο για την τάση του φωτοβολταϊκού στοιχείου.

Το αμπερόμετρο FLUKE του εργαστηρίου μετρά το ρεύμα ( $i_{pv}$ ) που μπορεί να παράξει το φωτοβολταϊκό στοιχείο. Συγκεκριμένα η κυματομορφή του ρεύματος στο δίκτυο  $i_s$ , η οποία είναι παραμορφωμένη ως προς την ημιτονοειδή, ενώ εμφανίζει και φασική καθυστέρηση.

Τα εξωτερικά μπουτόν στα οποία αναφερθήκαμε παραπάνω, αλλάζουν τη γωνιά του παλμού έναυσης με βήμα  $0,9^\circ$ . Η απεικόνιση αλλαγής κάθε βήματος γίνεται στον ηλεκτρονικό υπολογιστή μέσω του προγράμματος με το λογισμικό TeraTerm.

Τα αποτελέσματα που δόθηκαν ξεκινάνε από τις  $130^\circ$  περίπου και φτάνουν έως τις  $170^\circ$  σε συγκεκριμένες ώρες της ημέρας (10:00π.μ-12:00μ.μ-14:00μ.μ).

Παρακάτω στα γραφήματα (σελ.76) βλέπουμε το σύστημα, στις 12:00μ.μ, να φτάνει στο μέγιστο βαθμό απόδοσης ισχύος στις  $140,4^\circ$  με  $P_{max} = 142,5W$ .



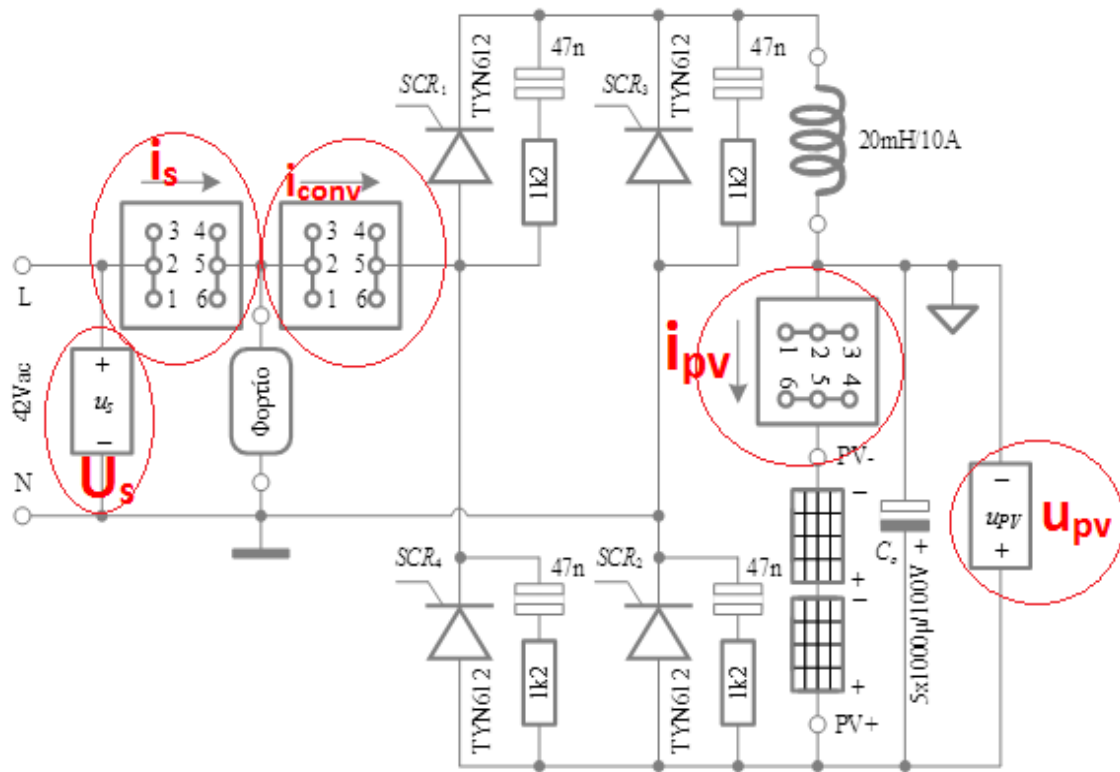
Εικόνα 7.2 Σημεία λήψης και συνδέσεις των μετρήσεων

### 7.3. Μετρήσεις μεγεθών - κυματομορφών

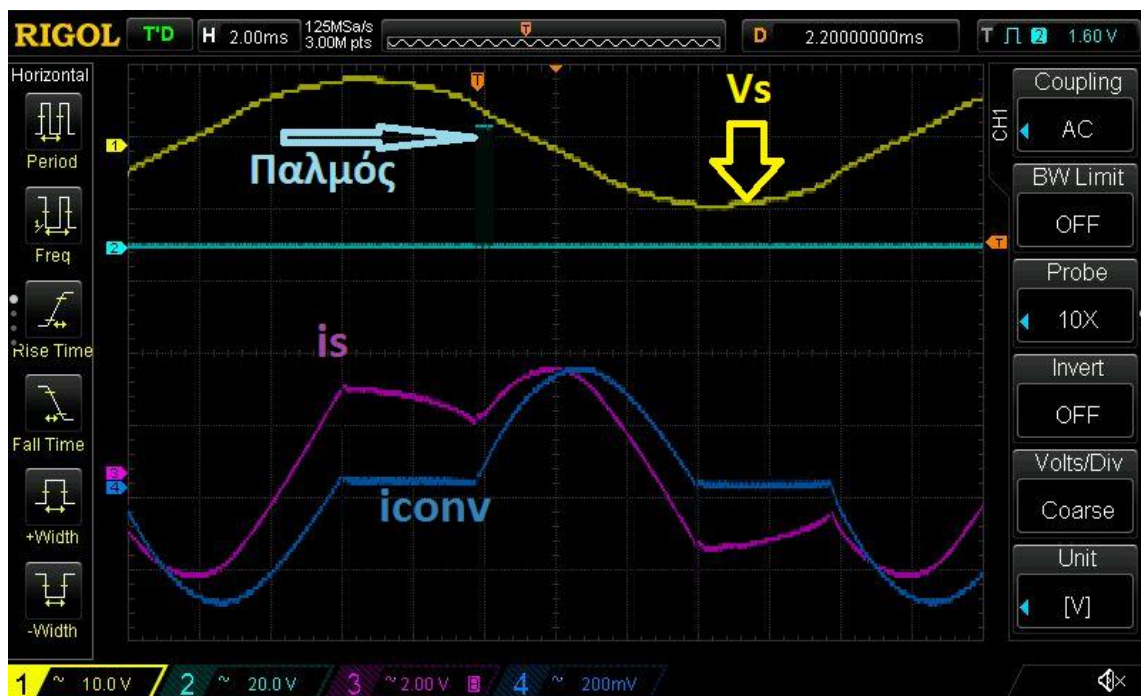
Τα μεγέθη που θα επιβεβαιώσουν την αντιστροφή ισχύος, και άρα την προσφορά ενέργειας από το φωτοβολταϊκό προς το δίκτυο είναι :

- Η τάση του δικτύου  $U_s$
- Τα ρεύματα  $i_s$  στο δίκτυο,  $i_{conv}$  στον αντιστροφέα
- Η καταγραφή του παλμού προς τα SCR
- Το ρεύμα που διέρχεται από το φωτοβολταϊκό  $i_{pv}$  και η τάση της φωτοβολταϊκής συστοιχίας  $U_{pv}$  η οποία αναμένεται να κινείται από λίγα Volts έως 42 V

## Η μέτρηση εξόδου - Μετρήσεις με το φωτοβολταϊκό σύστημα- Περιγραφή

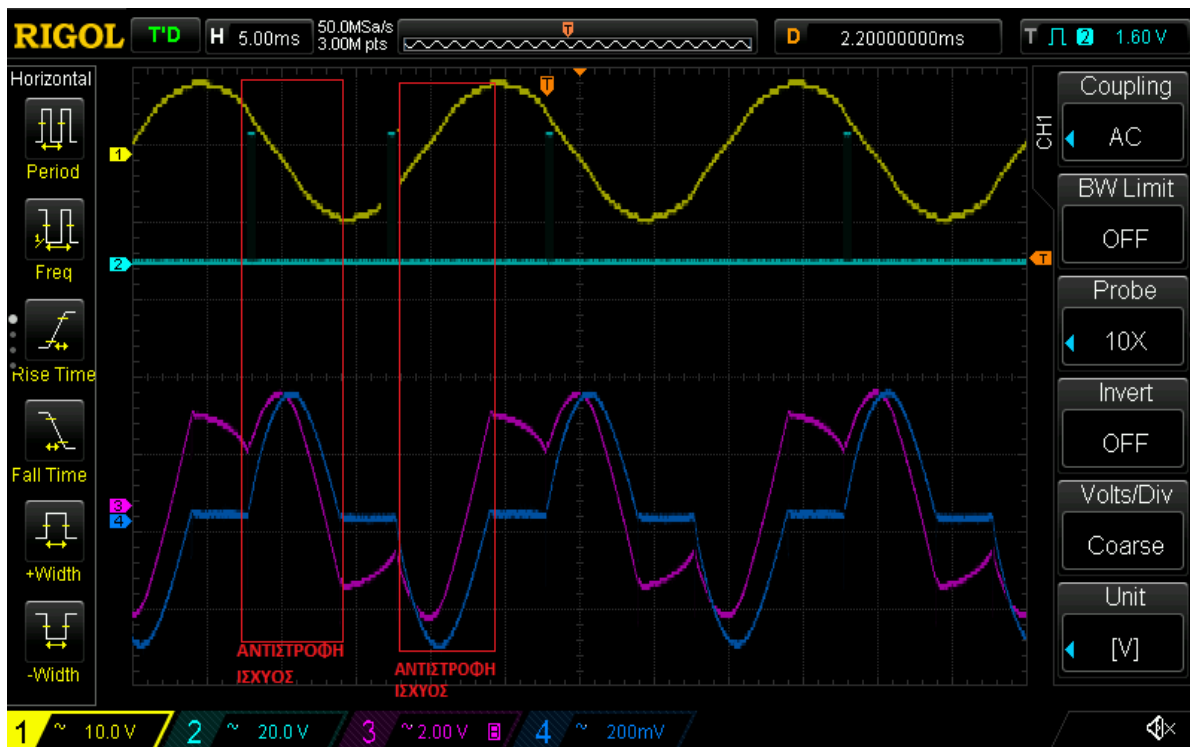


Εικόνα 7.3 Μετρήσεις των μεγεθών πάνω στην πλακέτα



Εικόνα 7.4 Η μέτρηση της εισόδου - εξόδου 144°

Παρατηρούμε στην περιοχή έναυσης των SCR ότι υπάρχει αντίθετη πολικότητα στο ρεύμα αγωγής, πράγμα που επιβεβαιώνει την αντιστροφή ισχύος και άρα την απόδοση ενέργειας από το φωτοβολταϊκό στοιχείο προς το δίκτυο. Στο πρώτο παράθυρο της εικόνας 7.6 εξαιτίας της αποθηκευμένης ενέργειας στο πηνίο των 20mH έχουμε θετικά ρεύματα  $i_{sv}$ ,  $i_{conv}$  και σε συνδυασμό με την αρνητική τιμή της τάσης εισόδου  $U_{sv}$  το συνολικό γινόμενο της ισχύος έχει αρνητικό πρόσημο, πράγμα που σημαίνει αντιστροφή ισχύος και φορά της από το φωτοβολταϊκό προς το δίκτυο των 230V. Αντίστοιχα στο παράθυρο και της αρνητικής περιόδου.

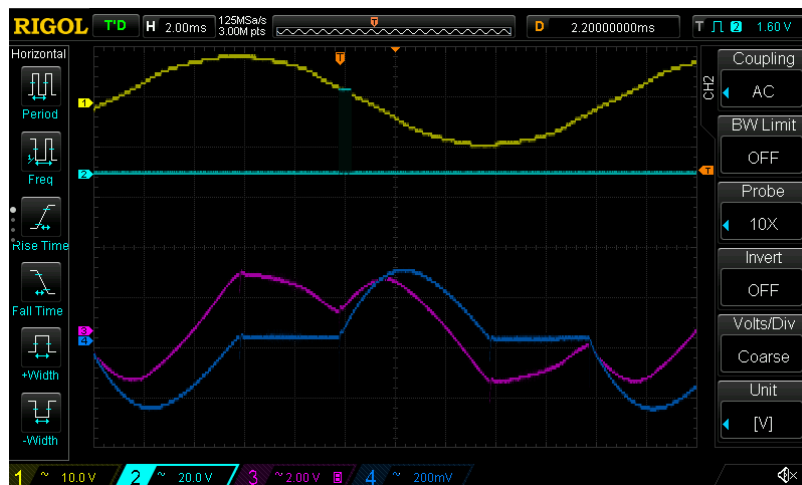


Εικόνα 7.5 4-3-2022 144° - Us - Pulse G1,2 - is (purple)- iconv (blue)

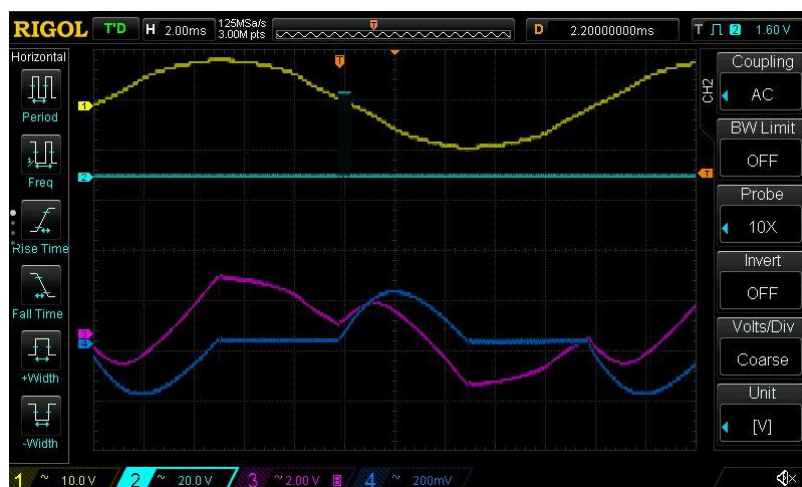
## 7.4. Μετρήσεις 4/3/2022 15:00



Εικόνα 7.6 4-3-2022 15\_11\_144° Us - Pulse G1,2 - is(purple)-iconv(blue)

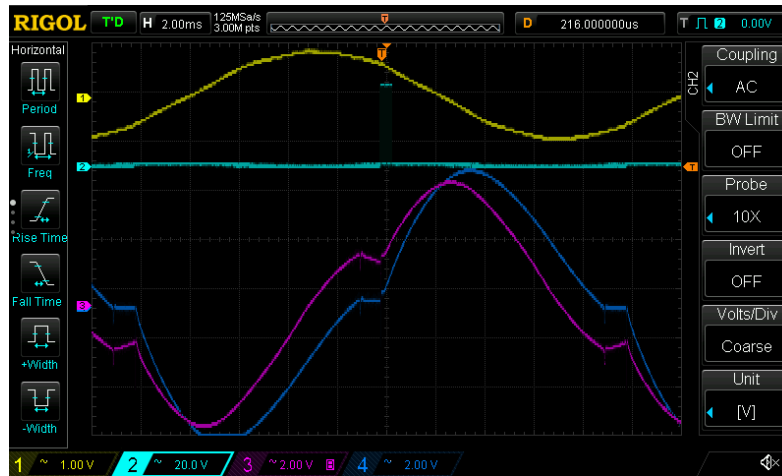


Εικόνα 7.7 4-3-2022 160° Us - Pulse G1,2 - is (purple)- iconv (blue)

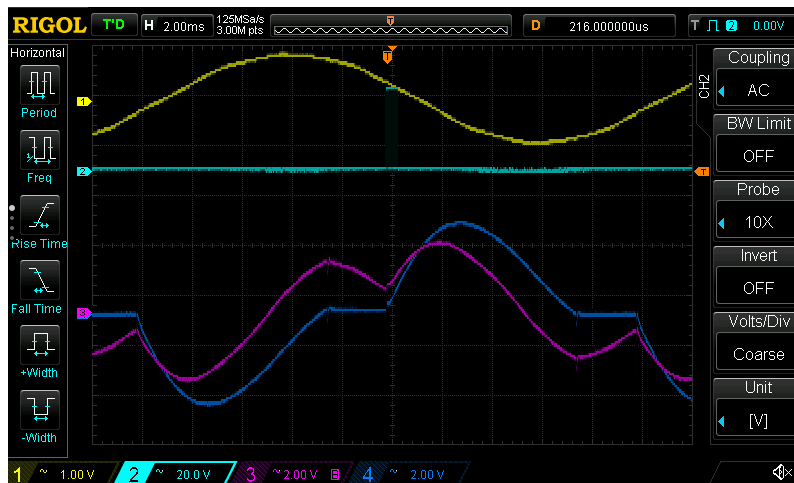


Εικόνα 7.8 4-3-2022 170,1° Us - Pulse G1,2 - is (purple)- iconv (blue)

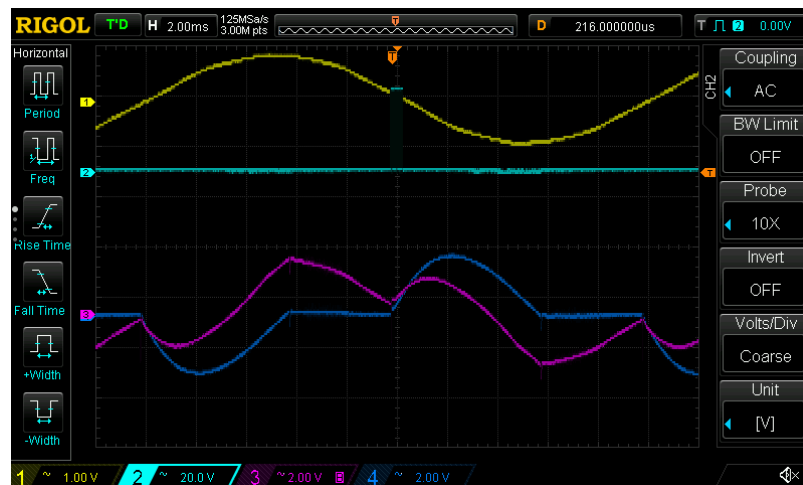
### 7.5. Μετρήσεις 12/3/2022 10:00



Εικόνα 7.9 12-3-2022 10.51 135° Us - Pulse G1,2 - is (purple)- iconv (blue)

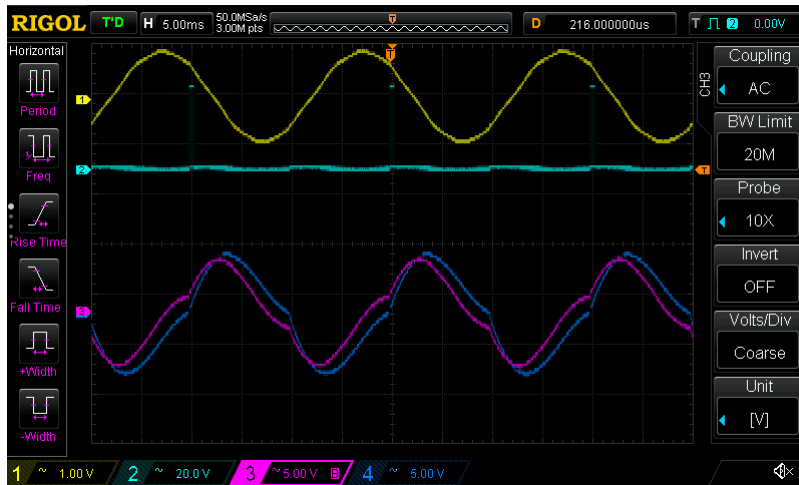


Εικόνα 7.10 12-3-2022 10.53 155° Us - Pulse G1,2 - is (purple)- iconv (blue)

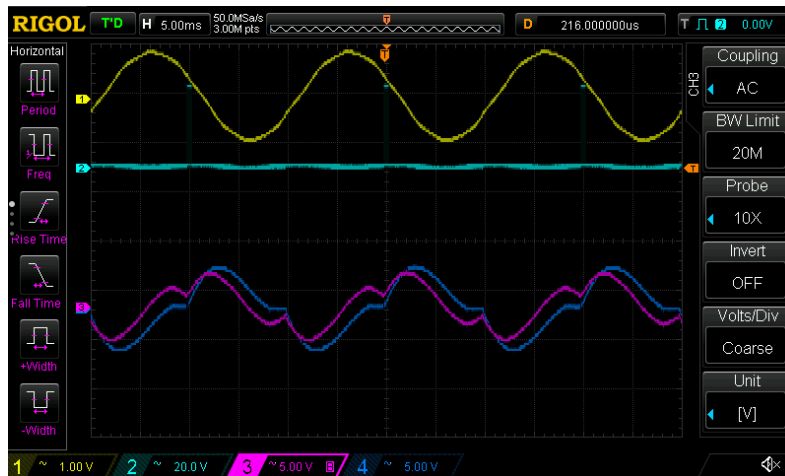


Εικόνα 7.11 12-3-2022 10.54 170° Us - Pulse G1,2 - is (purple)- iconv (blue)

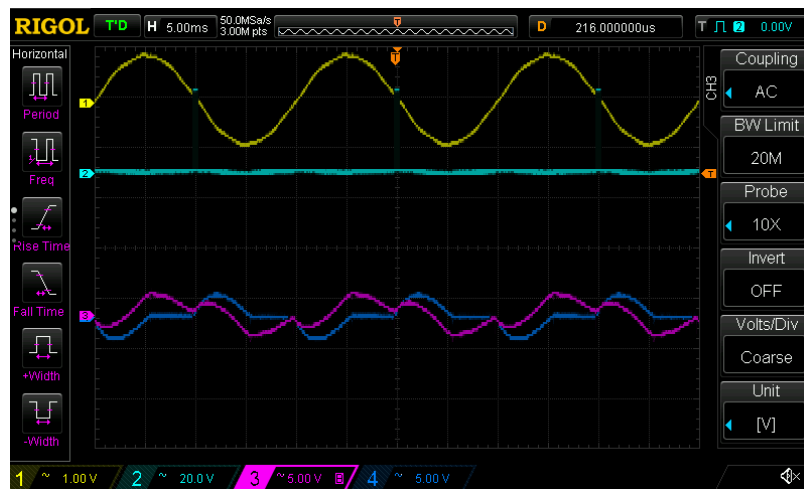
## 7.6. Μετρήσεις 12/3/2022 12:00



Εικόνα 7.12 12-3-2022 12.22 135° Us - Pulse G1,2 - is (purple)- iconv (blue)



Εικόνα 7.13 12-3-2022 12.23 150° Us - Pulse G1,2 - is (purple)- iconv (blue)

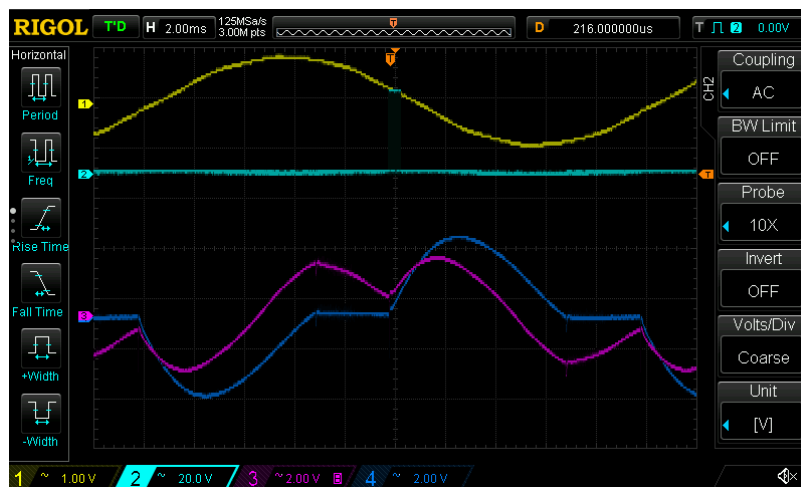


Εικόνα 7.14 12-3-2022 12.24 170° Us - Pulse G1,2 - is (purple)- iconv (blue)

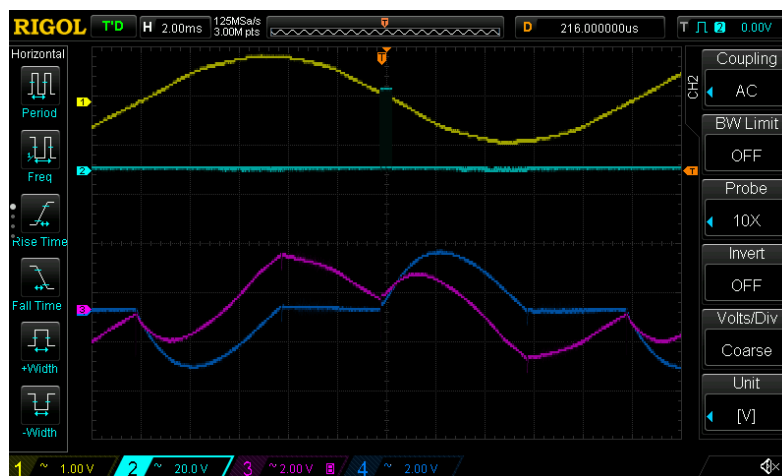
### 7.7. Μετρήσεις 12/3/2022 15:00



Εικόνα 7.15 12-3-2022 135° Us - Pulse G1,2 - is (purple)- iconv (blue)



Εικόνα 7.16 12-3-2022 160° Us - Pulse G1,2 - is (purple)- iconv (blue)

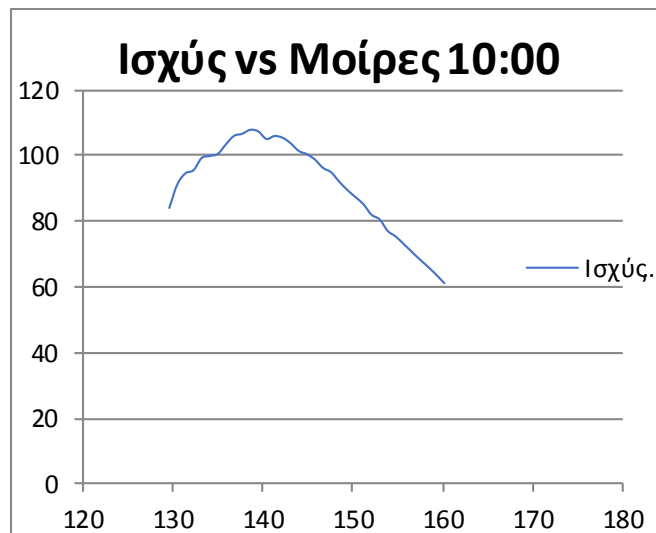


Εικόνα 7.17 12-3-2022 170° Us - Pulse G1,2 - is (purple)- iconv (blue)

## 7.8. Αριθμητικές μετρήσεις της ισχύος εξόδου των φωτοβολταϊκών

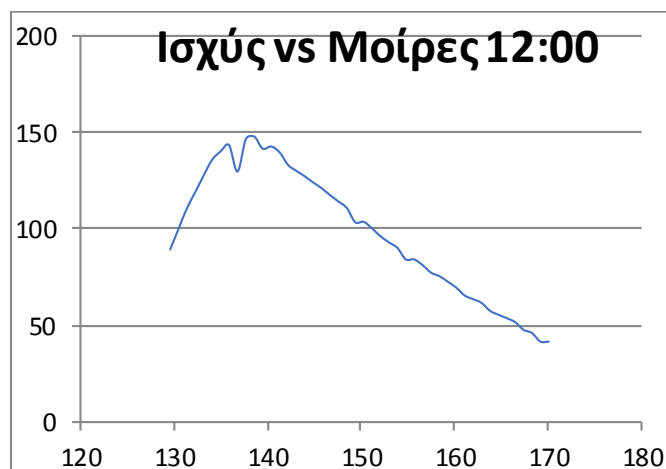
Αναμενόμενες τιμές ρεύματος και παραγόμενης τάσης που θα καθορίσουν και την παραγόμενη ισχύ του φωτοβολταϊκού σε σχέση με τις μοίρες ενεργοποίησης των SCR είναι η ακόλουθη:

Αρχικά να έχουμε χαμηλές τιμές ρεύματος και τάσης, στην συνέχεια να αυξάνονται και το ρεύμα και η τάση ως ένα σημείο, και στο τρίτο σκέλος ακόμα και με σταθερή τιμή τάσης να παρατηρείται μείωση του ρεύματος άρα και της αποδιδόμενης προς το δίκτυο ισχύος. Παρακάτω παρατίθενται αναλυτικές μετρήσεις της αποδιδόμενης προς το δίκτυο ισχύος σε σχέση με τις μοίρες έναυσης των SCR, σε διαφορετικές ώρες της ίδιας ημέρας.



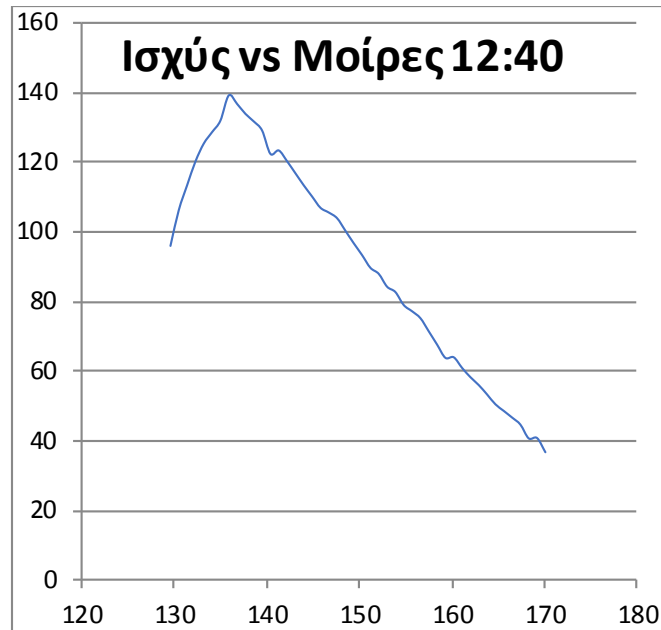
Εικόνα 7.18 Γραφική παράσταση της Ισχύος - Μοιρών σκανδαλισμού

Στην παραπάνω γραφική παράσταση το μέγιστο της προσδιδόμενης ισχύος προς το δίκτυο παρατηρείται στις 138,6° με  $P_{max} = 107W$



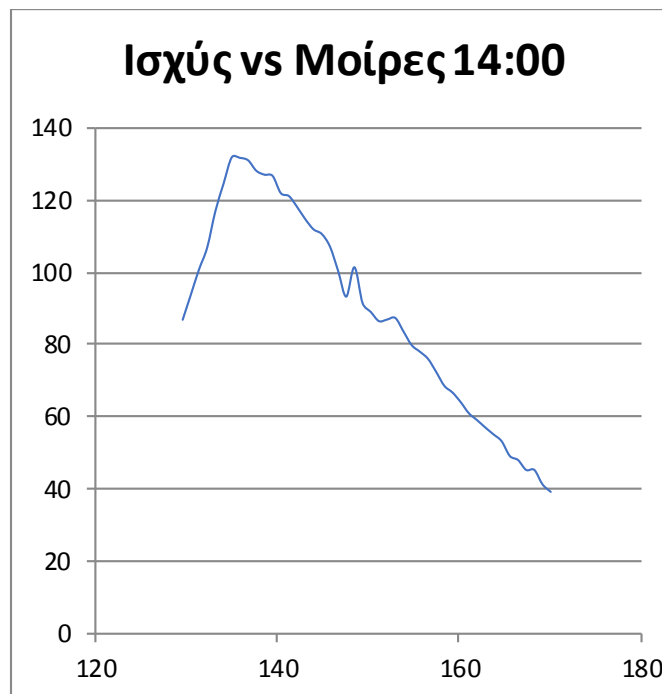
Εικόνα 7.19 Γραφική παράσταση της Ισχύος - Μοιρών σκανδαλισμού

Στην παραπάνω γραφική παράσταση το μέγιστο της προσδιδόμενης ισχύος προς το δίκτυο παρατηρείται στις 140,4° με  $P_{max} = 142,5W$ .



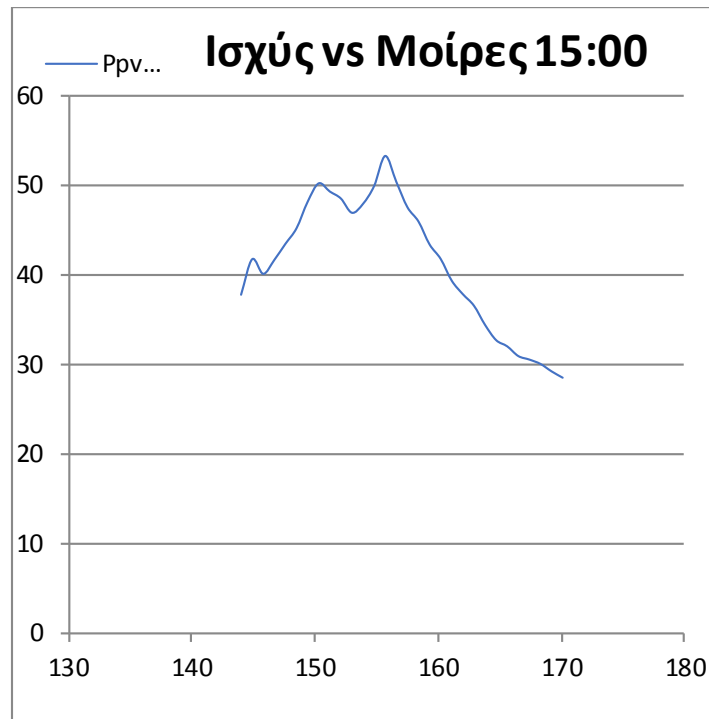
Εικόνα 7.20 Γραφική παράσταση της Ισχύος - Μοιρών σκανδαλισμού

Στην παραπάνω γραφική παράσταση το μέγιστο της προσδιδόμενης ισχύος προς το δίκτυο παρατηρείται στις  $141,3^\circ$  με  $P_{max} = 123,42W$ .



Εικόνα 7.21 Γραφική παράσταση της Ισχύος - Μοιρών σκανδαλισμού

Στην παραπάνω γραφική παράσταση το μέγιστο της προσδιδόμενης ισχύος προς το δίκτυο παρατηρείται στις  $135,9^\circ$  με  $P_{max} = 131,72W$ .



Εικόνα 7.22 Γραφική παράσταση της Ισχύος - Μοιρών σκανδαλισμού

Στην παραπάνω γραφική παράσταση το μέγιστο της προστιδόμενης ισχύος προς το δίκτυο παρατηρείται στις 155,7° με  $P_{max} = 53,265W$ .

## 7.9. Περίληψη

Στο έβδομο κεφάλαιο παρουσιάστηκαν τα όργανα μέτρησης τάσης, ρεύματος και παλμών του κυκλώματος. Ειδικότερα αναλύονται οι μετρήσεις απόδοσης ισχύος του κυκλώματος σε διαφορετικές ώρες και ημέρες της εβδομάδας. Τέλος γίνεται απεικόνιση των αποτελεσμάτων με γραφικές παραστάσεις.

## Κεφάλαιο 8ο: Συμπεράσματα – Συζήτηση

### 8.1. Εισαγωγή

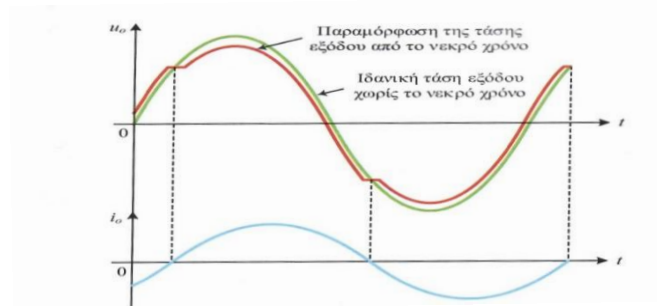
Στο όγδοο κεφάλαιο γίνεται μια γενική αναφορά στα συμπεράσματα της εργασίας, στο σημείο νεκρού χρόνου και στη παράκαμψη της βαθμίδας παραγωγής παλμών PWM.

### 8.2. Περί επιλογής του μικροεπεξεργαστή

Επιβεβαιώθηκε η σταθερότητα της επιλογής του μικροεπεξεργαστή. Λόγω της μεγάλης συχνότητας (MHz)- ταχύτητας χρονισμού του είναι πολύ ευαίσθητο στην ανίχνευση μεταβολών της τάσης του δικτύου και δεν επηρεάζεται από τον θόρυβο. Αυτό συμβαίνει γιατί το «παράθυρο» δειγματοληψίας του είναι σε κλίμακα της τάξεων των microsecond. Όπως γνωρίζουμε ο θόρυβος παίζει κυρίαρχο ρόλο στα μετρούμενα σήματα και εισφέρει σφάλματα για την ανίχνευση του σημείου «μηδέν», ειδικότερα αν ληφθεί υπόψη η απαίτηση για real time απόκριση των συστημάτων ελέγχου. Η σταθερότητα οφείλεται στη δυνατότητα του επεξεργαστή να χρονίζεται σε υψηλές συχνότητες και να μπορεί να εκτελεί το πρόγραμμα αφενός στο παρασκήνιο, αφετέρου χωρίς να διακόπτει την καταγραφή των εισερχόμενων σημάτων. Με την τακτική αυτή ο έλεγχος κλειστού βρόγχου αποδίδει το μέγιστο δυνατό.

### 8.3. Αναφορά στο σημείο νεκρού χρόνου

Σε αντιστροφείς πηγής τάσης μελετάται και η επίδραση του νεκρού χρόνου στην τάση εξόδου του αντιστροφέα όπως αυτή φαίνεται στην εικόνα 8.1. Όταν οι διακόπτες του αντιστροφέα είναι ιδανικοί, σε κάθε χρονική στιγμή άγει ένας διακόπτης από κάθε σκέλος και οι τάσεις εξόδου δεν εξαρτώνται από το ρεύμα του φορτίου. Στα πρακτικά κυκλώματα απαιτείται η εισαγωγή ενός χρονικού διαστήματος, του νεκρού χρόνου (blanking time, dead time), μεταξύ της σβέσης του ενός διακόπτη και της έναυσης του δεύτερου διακόπτη στο ίδιο σκέλος του αντιστροφέα. Η διάρκεια του νεκρού χρόνου εξαρτάται από την ταχύτητα μετάβασης των χρησιμοποιούμενων διακοπών (χρόνοι έναυσης και σβέσης). Ο νεκρός χρόνος πρέπει να είναι επαρκής, ώστε να αποφευχθεί η ταυτόχρονη αγωγή των δυο διακοπών ενός σκέλους, η οποία προκαλεί την καταστροφή τους από το υψηλό ρεύμα βραχυκύκλωσης της πηγής εισόδου (shoot through fault). [4]



**Εικόνα 8.1 Η παραμόρφωση της τάσης εξόδου στους μονοφασικούς αντιστροφείς εξαιτίας του νεκρού χρόνου**

#### **8.4. Μπορεί να παρακαμφθεί η βαθμίδα της πλακέτας ισχύος για την παραγωγή των PWM παλμών**

Η παράκαμψη της βαθμίδας παραγωγής παλμών έναυσης PWM μπορεί να πραγματοποιηθεί γιατί τη δυνατότητα παραγωγής παλμών μας τη δίνει η αναπτυξιακή πλακέτα του μικροελεγκτή. Η παράμετρος αυτή μας επιτρέπει να αποστέλλουμε παλμούς έναυσης στην πύλη (gate) του κάθε θυρίστορ για να μεταβεί σε κατάσταση αγωγής ρεύματος.

#### **8.5. Η μορφή των γραφημάτων**

Οι απότομες μεταβολές παρατηρούνται λόγω των απότομων αλλαγών ηλιοφάνειας που προσπίπτει στην επιφάνεια του φωτοβολταϊκού είτε λόγω συννεφιάς είτε λόγω σκίασης. Παρατηρούμε την μεταβολή της μέγιστης ισχύος να δείχνει αύξηση από μέχρι τις 12:00 πμ και αντίστοιχη πτώση μετά τις 12:00πμ. Η μορφή των γραφημάτων 7.23 συνάδει με την εμφάνιση τοπικών μεγίστων όπως περιγράφεται στην [4, ρ. 408] για τις περιπτώσεις μερικής σκίασης.

#### **8.6. Η γωνία της μέγιστης απόδοσης ισχύος:**

Παρατηρώντας τις καμπύλες ισχύος παρατηρούμε την γωνία μέγιστης απόδοσης ισχύος να μετακινείται κατά την διάρκεια της ημέρας από τις  $130^\circ$  προς τις  $160^\circ$ . Προέκταση της εργασίας θα μπορούσε να αποτελέσει η μελέτη των καμπυλών πρόσδοσης ενέργειας προς το δίκτυο ανάλογα με την μεταβολή της γωνίας και την ώρα σε διαφορετικές περιόδους του χρόνου. Επίσης θα πρέπει να μελετηθεί η δυνατότητα ώστε οι γυάλινες ασφάλειες του εργαστηριακού πάγκου να μην αποτελούν εμπόδιο στην πρόσδοση ισχύος προς το δίκτυο καθώς αποτελεί περιοριστικό παράγοντα (καίγεται η ασφάλεια σε άνω των 2 ή 5 A ρεύματος από το φωτοβολταϊκό). Σε δεύτερο χρόνο θα μπορούσε να αρχικοποιηθεί η γωνία έναυσης των SCR από τις  $90^\circ$  αντί των  $135^\circ$  που καθορίστηκε στην τρέχουσα εργασία.

## 8.7. Περίληψη

Στο όγδοο κεφάλαιο παρουσιάστηκαν οι λόγοι επιλογής του συγκεκριμένου μικροελεγκτή, το σημείο νεκρού χρόνου και η γωνία μέγιστης απόδοσης. Επίσης είδαμε τον τρόπο παράκαμψης της βαθμίδας παραγωγής παλμών PWM.

## Κεφάλαιο 9ο: Επεκτάσεις – Περαιτέρω βήματα

### 9.1. Απόδοση των φωτοβολταϊκών

Θα μπορούσε να γίνει μελέτη της απόδοσης των φωτοβολταϊκών σε σχέση με τα ονομαστικά τους μεγέθη. Θα μπορούσε να καταγραφούν τα στοιχεία του φωτοβολταϊκού στοιχείου και να μελετηθεί η απόδοση της διάταξης (MPPT) με ένα φάσμα μετρήσεων στην περίοδο ενός έτους και να γίνει οικονομοτεχνική επεξεργασία της ενεργειακής παραγωγής από την συγκεκριμένη διάταξη. Με τον τρόπο αυτό μπορεί σε βάθος χρόνου να μελετηθεί και ο βαθμός απόδοσης των φωτοβολταϊκών συστημάτων.

### 9.2. Να μελετηθούν οι αρμονικές που παράγονται από τον αντιστροφή λόγω των SCR [4, p. 33]

Εφόσον σύμφωνα με την βιβλιογραφία [4, p. 33] οι μετατροπείς με φυσική μετάβαση (π.χ. SCR ) προκαλούν ισχυρές αρμονικές θα μπορούσε να μελετηθεί διάταξη περιορισμού των αρμονικών αυτών στην είσοδο και στην έξοδο του συστήματος.

### 9.3. Μοντελοποίηση σε περιβάλλον Simulink

Θα μπορούσε να εξεταστούν συγκριτικά τα αποτελέσματα, σε σχέση με τη μοντελοποίηση του ανωτέρω κυκλώματος στο λογισμικό προσομοίωσης Simulink για περαιτέρω επεξεργασία και μελέτη των θεωρητικών στοιχείων του κυκλώματος. Η σύγκριση του μπορεί να γίνει με την βιβλιογραφική αναφορά [4, pp. 435-442] και [4, pp. 142-147].

## Βιβλιογραφία

- [1] Texas Instruments, *AMC1100 Fully-Differential Isolation Amplifier Datasheet*, Dallas: Texas Instruments, 2022.
- [2] STM ELECTRONICS, *User manual*, USA: ST, 2020.
- [3] Ι. Κιοσκερίδης, *Ηλεκτρονικά Ισχύος*, Θεσσαλονίκη: Τζιόλας, 2008.
- [4] Ι. Κιοσκερίδης, *Ανανεώσιμες πηγές ενέργειας*, Θεσσαλονίκη: Τζιόλα, 2019.
- [5] Γ. Πολίτης, *Ηλεκτρονικά Ισχύος*, Αθήνα: Υπουργείο Παιδείας ΙΕΠ, 2016, pp. 66-72.
- [6] J. R. Salil Chellappan, «Power topology Considerations for Solar Strings inverters and Energy Storage Systems,» TEXAS INSTRUMENTS, Dallas, OCT 2020.
- [7] Βρούτσος, Χωριανόπουλος - Βυλλιώτης, *Μονοφασική Γέφυρα ισχύος πλήρως ελεγχόμενη*, Πειραιάς: ΤΕΙ ΠΕΙΡΑΙΑ, 2012.
- [8] Χρήστος Λουκάς, Εμμανουήλ Τατάκης, *Μελέτη και κατασκευή αντιστροφέα τάσης για την σύνδεση ανεμογεννήτριας με το δίκτυο χαμηλής τάσης*, Πάτρα: Πανεπιστήμιο Πατρών, 2013.
- [9] Ιορδάνης Κιοσκερίδης, Κιολεΐδης Χαράλαμπος, Γραικός Θωμάς, *Υλοποίηση ανορθωτή ελεγχόμενου από μικροεπεξεργαστή*, Σίνδος Θεσσαλονίκη: Αλεξάνδρειο ΤΕΙ Θεσσαλονίκης, 2016.
- [10] Δ. Μ. Βασιλείος Μπιτζιώνης, *Εναλλακτικές μορφές ενέργειας*, Θεσσαλονίκη: Τζιόλας, 2015.
- [11] Κ. Χ. Γ. Θ. Ιορδάνης Κιοσκερίδης, *Υλοποίηση ανορθωτή ελεγχόμενου από μικροεπεξεργαστή*, Θεσσαλονίκη: ΑΤΕΙΘ, 2016.
- [12] Κ. Χ. , Δ. Σταθάτος Ηλίας, *Υλοποίηση αντιστροφέα (Inverter) για χαμηλής ισχύος φωτοβολταϊκά στοιχεία*, Πάτρα: ΤΕΙ Δυτικής Ελλάδας, 2015.
- [13] Γεώργιος Μαμώλης, Χάρης Δημουλιάς, *Σύγκριση common mode τάσεων σε διάφορους μονοφασικούς αντιστροφέες φωτοβολταϊκών συστημάτων*, Θεσσαλονίκη: ΑΠΘ ΤΗΜΜΥ, 2018.
- [14] Γ. Ν. Χ. Αλεξάνδρου Κωνσταντίνος, *Ενσωμάτωση των χαρακτηριστικών ενεργού φίλτρου σε ΦΒ αντιστροφέες*, Θεσσαλονίκη: ΑΠΘ ΤΗΜΜΥ, 2012.
- [15] Χ. Δ. Σίλβεστρος Βλαχόπουλος, *Σχεδίαση 3Φασικού αντιστροφέα για διασύνδεση φωτοβολταϊκών στο δίκτυο με δυνατότητα ρύθμισης άεργης ισχύος*, Θεσσαλονίκη: ΑΠΘ ΤΗΜΜΥ, 2010.
- [16] Μπακιρτζής, Εμμανουήλ, *Σχεδίαση και έλεγχος αυτόνομου ηλεκτρικού δικτύου με 100% διείσδυση Ανανεώσιμων Πηγών Ενέργειας*, Θεσσαλονίκη: ΑΠΘ ΤΗΜΜΥ, 2010.

Ο πηγαίος κώδικας της εφαρμογής ( source code )

## Παράρτημα Α: Ο πηγαίος κώδικας της εφαρμογής ( source code )

Ο πηγαίος κώδικας της εφαρμογής ( main.c ).

```
/**
*****
* @file      : main.c
* @brief     : Inverter Controller V1.0
* Project started : 02/02/2022
* Author      : Miltos Theologou-Antonis Miliadis
*****
**/

/* Includes ----- */
#include "main.h"

/* Συμπερίληψη βιβλιοθηκών */
#ifdef DEBUG /* αποστολή μηνυμάτων στην σειριακή κονσόλα */
#include <stdio.h>
#include <stdlib.h>
#include <string.h>
#endif

/* Δήλωση σταθερών */
#define CROSS_DELAY      100 /* 0.5ms */
#define CROSS_DELAY_MIN  1500 /* 7.5 ms=135deg */
#define CROSS_DELAY_MAX  1810 /* 9ms =170.1*/
#define CROSS_DELAY_STEP 10 /* step 10 50us -> 0.9 degrees - step 1 5us for 0.09 degrees
*/
#define DEBOUNCE_DELAY   200 /* Switch debounce delay */

/* Δήλωση σταθερών ADC */
#define ADC_TRIG_POINT   32767
#define ADC_TRIG_OFFSET  200

/* Δήλωση μεταβλητών - δομών */
TIM_HandleTypeDef htim1;
TIM_HandleTypeDef htim2;
TIM_HandleTypeDef htim3;
```

```

TIM_HandleTypeDef  htim4;
TIM_HandleTypeDef  htim6;
TIM_HandleTypeDef  htim8;
UART_HandleTypeDef  huart3;
ADC_HandleTypeDef  hadc1;
/* ADC channel configuration structure declaration */
/* Converted value declaration */
__IO uint32_t adcValue;
__IO uint32_t polarity = 0;
/* Input voltage declaration */
__IO int32_t  swInputVoltage,adcLast = 0,adcCurrent = 0,sampleCounter = 0;
__IO int32_t  posEdge = 0, negEdge = 0;
ADC_ChannelConfTypeDef  sConfig;
__IO uint32_t counter = 0, arrVal = 0, systemCoreClock = 0, perClock = 0, frequency = 0, rcrVal
= 0;
__IO uint32_t pscVal, updateEvent;
__IO uint32_t zpdThreshold = MIN_THRESHOLD;
__IO uint32_t zpdChanged = 0;
__IO uint32_t trigPositive = 0, trigNegative = 0;
__IO uint32_t zcDelayOffset = 0;

/* Πρωτότυπα συναρτήσεων */
static void SystemClock_Config(void);
static void MX_GPIO_Init(void);
static void MX_DAC1_Init(void);
static void COMP_Config(void);
static void MX_USART3_UART_Init(void);
static void InputVoltageLevel_Check(void);
static void MX_TIM1_Init(void);
static void MX_TIM2_Init(void);
static void MX_TIM3_Init(void);
static void MX_TIM4_Init(void);
static void MX_TIM8_Init(void);
static void MX_ADC1_Init(void);

/**
 * @brief The application entry point.
 * @retval int
 */
int main(void)
{

/* Enable I-Cache-----*/
SCB_EnableICache();

```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
/* Enable D-Cache-----*/
SCB_EnableDCache();

/* MCU Configuration-----*/

/* Reset of all peripherals, Initializes the Flash interface and the Systick. */
HAL_Init();

/* Configure the system clock */
SystemClock_Config();

/* Αρχικοποίηση των περιφερειακών */
MX_GPIO_Init();
MX_ADC1_Init();
MX_USART3_UART_Init();
MX_TIM1_Init();
MX_TIM2_Init();
MX_TIM3_Init();
MX_TIM4_Init();
MX_TIM8_Init();
BSP_LED_Init(LED1);
BSP_LED_Init(LED2);
BSP_LED_Init(LED3);

#ifdef DEBUG
xdev_out( PutCharacter );
ConsolePrint("**** INVERTER CONTROLLER ****\n\n");
ConsolePrint("Version: 1.0\nDate   : 02/05/2019\nAuthor  : Milto Theologou-Antonios
Miliadis\n\n*****\n\n");
SystemCoreClock= HAL_RCC_GetSysClockFreq();
perClock=      HAL_RCC_GetPCLK1Freq();
ConsolePrint("System clock frequency: %u MHz\nPeripheral clock   : %u
MHz\n",SystemCoreClock/1000000,perClock/1000000);
arrVal = TIM4->ARR;
pscVal = TIM4->PSC;
frequency = perClock / ((pscVal + 1) * (arrVal + 1) * (rcrVal + 1)); /* Actual frequency */
ConsolePrint("Timer4 Frequency   : %uHz\n\nInfo\n____\n\n",frequency);
#endif
if(HAL_TIM_Base_Start(&htim4) != HAL_OK)
{
    Error_Handler();
}
```

## Παράρτημα Α

```
if(HAL_ADC_Start_IT(&hadc1) != HAL_OK)
{
    Error_Handler();
}
```

```
while (1)
{
    /* Allagi gonias */
    if(HAL_GPIO_ReadPin(DEGSW_GPIO_Port, DEGSW_Pin) == 0)
    {
        HAL_Delay(DEBOUNCE_DELAY);
        if(HAL_GPIO_ReadPin(DEGSW_GPIO_Port, DEGSW_Pin) != 0)
        {
            BSP_LED_Toggle(LED1);
            zcDelayOffset += CROSS_DELAY_STEP;
            if(zcDelayOffset >= (CROSS_DELAY_MAX - CROSS_DELAY))zcDelayOffset = 0;
            if(CROSS_DELAY_STEP == 10)
            {
                ConsolePrint("Degrees offset %4.1f%c\n", (float)((0.09*(zcDelayOffset + CROSS_DELAY))), 248);
            }
            else if(CROSS_DELAY_STEP == 1)
            {
                ConsolePrint("Degrees offset %5.2f%c\n", (float)((0.09*(zcDelayOffset + CROSS_DELAY))), 248);
            }
        }
    }
}
```

```
/**
 * @brief System Clock Configuration
 * The system Clock is configured as follow :
 * System Clock source = PLL (HSE BYPASS)
 * SYSCLK(Hz) = 40000000 (CPU Clock)
 * HCLK(Hz) = 20000000 (AXI and AHBs Clock)
```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
*      AHB Prescaler           = 2
*      D1 APB3 Prescaler       = 2 (APB3 Clock 100MHz)
*      D2 APB1 Prescaler       = 2 (APB1 Clock 100MHz)
*      D2 APB2 Prescaler       = 2 (APB2 Clock 100MHz)
*      D3 APB4 Prescaler       = 2 (APB4 Clock 100MHz)
*      HSE Frequency(Hz)       = 8000000
*      PLL_M                    = 4
*      PLL_N                    = 400
*      PLL_P                    = 2
*      PLL_Q                    = 4
*      PLL_R                    = 2
*      VDD(V)                  = 3.3
*      Flash Latency(WS)       = 4
* @param None
* @retval None
*/
static void SystemClock_Config(void)
{
    RCC_ClkInitTypeDef RCC_ClkInitStruct;
    RCC_OscInitTypeDef RCC_OscInitStruct;
    HAL_StatusTypeDef ret = HAL_OK;

    /*!< Supply configuration update enable */
    MODIFY_REG(PWR->CR3, PWR_CR3_SCUEN, 0);

    /* The voltage scaling allows optimizing the power consumption when the device is
       clocked below the maximum system frequency, to update the voltage scaling value
       regarding system frequency refer to product datasheet. */
    __HAL_PWR_VOLTAGESCALING_CONFIG(PWR_REGULATOR_VOLTAGE_SCALE1);

    while(!__HAL_PWR_GET_FLAG(PWR_FLAG_VOSRDY)) {}

    /* Enable HSE Oscillator and activate PLL with HSE as source */
    RCC_OscInitStruct.OscillatorType = RCC_OSCILLATORTYPE_HSE;
    RCC_OscInitStruct.HSEState = RCC_HSE_BYPASS;
    RCC_OscInitStruct.HSISState = RCC_HSI_OFF;
    RCC_OscInitStruct.CSISState = RCC_CSI_OFF;
    RCC_OscInitStruct.PLL.PLLState = RCC_PLL_ON;
    RCC_OscInitStruct.PLL.PLLSource = RCC_PLLSOURCE_HSE;

    RCC_OscInitStruct.PLL.PLLM = 4;
    RCC_OscInitStruct.PLL.PLLN = 400;
    RCC_OscInitStruct.PLL.PLLP = 2;
    RCC_OscInitStruct.PLL.PLLR = 2;
```

## Παράρτημα Α

```
RCC_OscInitStruct.PLL.PLLQ = 4;
```

```
RCC_OscInitStruct.PLL.PLLVCOSEL = RCC_PLL1VCOWIDE;  
RCC_OscInitStruct.PLL.PLLRGE = RCC_PLL1VCIRANGE_2;  
ret = HAL_RCC_OscConfig(&RCC_OscInitStruct);  
if(ret != HAL_OK)  
{  
    Error_Handler();  
}
```

```
/* Select PLL as system clock source and configure bus clocks dividers */
```

```
RCC_ClkInitStruct.ClockType = (RCC_CLOCKTYPE_SYSCLK | RCC_CLOCKTYPE_HCLK |  
RCC_CLOCKTYPE_D1PCLK1 | RCC_CLOCKTYPE_PCLK1 | \  
RCC_CLOCKTYPE_PCLK2 | RCC_CLOCKTYPE_D3PCLK1);
```

```
RCC_ClkInitStruct.SYSCLKSource = RCC_SYSCLKSOURCE_PLLCLK;  
RCC_ClkInitStruct.SYSCLKDivider = RCC_SYSCLK_DIV1;  
RCC_ClkInitStruct.AHBCLKDivider = RCC_HCLK_DIV2;  
RCC_ClkInitStruct.APB3CLKDivider = RCC_APB3_DIV2;  
RCC_ClkInitStruct.APB1CLKDivider = RCC_APB1_DIV2;  
RCC_ClkInitStruct.APB2CLKDivider = RCC_APB2_DIV2;  
RCC_ClkInitStruct.APB4CLKDivider = RCC_APB4_DIV2;  
ret = HAL_RCC_ClockConfig(&RCC_ClkInitStruct, FLASH_LATENCY_4);  
if(ret != HAL_OK)  
{  
    Error_Handler();  
}  
}
```

```
/**
```

```
* @brief USART3 Initialization Function
```

```
* @param None
```

```
* @retval None
```

```
*/
```

```
static void MX_USART3_UART_Init(void)
```

```
{  
    huart3.Instance = USART3;  
    huart3.Init.BaudRate = 115200;  
    huart3.Init.WordLength = UART_WORDLENGTH_8B;  
    huart3.Init.StopBits = UART_STOP_BITS_1;  
    huart3.Init.Parity = UART_PARITY_NONE;  
    huart3.Init.Mode = UART_MODE_TX_RX;  
    huart3.Init.HwFlowCtl = UART_HWCONTROL_NONE;
```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
huart3.Init.OverSampling= UART_OVERSAMPLING_16;
huart3.Init.OneBitSampling=UART_ONE_BIT_SAMPLE_DISABLE;
huart3.Init.Prescaler= UART_PRESCALER_DIV1;
huart3.Init.FIFOMode = UART_FIFOMODE_DISABLE;
huart3.Init.TXFIFOThreshold = UART_TXFIFO_THRESHOLD_1_8;
huart3.Init.RXFIFOThreshold = UART_RXFIFO_THRESHOLD_1_8;
huart3.AdvancedInit.AdvFeatureInit = UART_ADVFEATURE_NO_INIT;
if (HAL_UART_Init(&huart3) != HAL_OK)
{
    Error_Handler();
}
}
```

```
/**
* @brief GPIO Initialization Function
* @param None
* @retval None
*/
static void MX_GPIO_Init(void)
{
    GPIO_InitTypeDef GPIO_InitStructure = {0};

/* GPIO Ports Clock Enable */
    __HAL_RCC_GPIOH_CLK_ENABLE();
    __HAL_RCC_GPIOA_CLK_ENABLE();
    __HAL_RCC_GPIOB_CLK_ENABLE();
    __HAL_RCC_GPIOD_CLK_ENABLE();
    __HAL_RCC_GPIOG_CLK_ENABLE();

/*Configure GPIO pin Output Level */
    HAL_GPIO_WritePin(GPIOG, TP1_Pin|TP2_Pin|TP3_Pin, GPIO_PIN_RESET);

/*Configure GPIO pins : TP1_Pin TP2_Pin TP3_Pin */
    GPIO_InitStructure.Pin = TP1_Pin|TP2_Pin|TP3_Pin;
    GPIO_InitStructure.Mode = GPIO_MODE_OUTPUT_PP;
    GPIO_InitStructure.Pull = GPIO_NOPULL;
    GPIO_InitStructure.Speed = GPIO_SPEED_FREQ_LOW;
```

## Παράρτημα Α

```
HAL_GPIO_Init(GPIOG, &GPIO_InitStruct);
```

```
/* Degrees change switch PD10 */  
/*Configure GPIO pin : DEGSW_Pin */  
GPIO_InitStruct.Pin = DEGSW_Pin;  
GPIO_InitStruct.Mode = GPIO_MODE_INPUT;  
GPIO_InitStruct.Pull = GPIO_PULLUP;  
HAL_GPIO_Init(DEGSW_GPIO_Port, &GPIO_InitStruct);  
}
```

```
void HAL_ADC_ConvCpltCallback(ADC_HandleTypeDef* hadc)  
{  
    HAL_GPIO_TogglePin(TP3_GPIO_Port,TP3_Pin);  
    adcValue = HAL_ADC_GetValue(&hadc1);  
  
    if((adcValue > ADC_TRIG_POINT) && (polarity == 0))  
    {  
        trigPositive = 1;  
        trigNegative = 0;  
        polarity = 1;  
        TIM2->ARR = (zcDelayOffset + CROSS_DELAY);  
        TIM2->DIER = TIM_IT_UPDATE;  
        TIM2->CR1 |= (TIM_CR1_CEN);  
    }  
    else if((adcValue < ADC_TRIG_POINT) && (polarity == 1))  
    {  
        trigPositive = 0;  
        trigNegative = 1;  
        polarity = 0;  
        TIM3->ARR = (zcDelayOffset + CROSS_DELAY);  
        TIM3->DIER = TIM_IT_UPDATE;  
        TIM3->CR1 |= (TIM_CR1_CEN);  
    }  
}
```

```
/**  
* @brief TIM1 Initialization Function  
* @param None
```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
* @retval None
*/
static void MX_TIM1_Init(void)
{
    TIM_ClockConfigTypeDef sClockSourceConfig = {0};
    TIM_MasterConfigTypeDef sMasterConfig = {0};
    TIM_OC_InitTypeDef sConfigOC = {0};
    TIM_BreakDeadTimeConfigTypeDef sBreakDeadTimeConfig = {0};
    htim1.Instance = TIM1;
    htim1.Init.Prescaler = 9;
    htim1.Init.CounterMode = TIM_COUNTERMODE_UP;
    htim1.Init.Period = 999;
    htim1.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
    htim1.Init.RepetitionCounter = 9;
    htim1.Init.AutoReloadPreload = TIM_AUTORELOAD_PRELOAD_DISABLE;
    if (HAL_TIM_Base_Init(&htim1) != HAL_OK)
    {
        Error_Handler();
    }
    sClockSourceConfig.ClockSource = TIM_CLOCKSOURCE_INTERNAL;
    if (HAL_TIM_ConfigClockSource(&htim1, &sClockSourceConfig) != HAL_OK)
    {
        Error_Handler();
    }
    if (HAL_TIM_PWM_Init(&htim1) != HAL_OK)
    {
        Error_Handler();
    }
    if (HAL_TIM_OnePulse_Init(&htim1, TIM_OPMODE_SINGLE) != HAL_OK)
    {
        Error_Handler();
    }
    sMasterConfig.MasterOutputTrigger = TIM_TRGO_RESET;
    sMasterConfig.MasterOutputTrigger2 = TIM_TRGO2_RESET;
    sMasterConfig.MasterSlaveMode = TIM_MASTERSLAVEMODE_DISABLE;
    if (HAL_TIMEx_MasterConfigSynchronization(&htim1, &sMasterConfig) != HAL_OK)
    {
        Error_Handler();
    }
    sConfigOC.OCMode = TIM_OCMODE_PWM1;
    sConfigOC.Pulse = 500;
    sConfigOC.OCpolarity = TIM_OCPOLARITY_LOW;
    sConfigOC.OCNPolarity = TIM_OCNPOLARITY_HIGH;
```

```

sConfigOC.OCFastMode = TIM_OCFAST_DISABLE;
sConfigOC.OCIdleState = TIM_OCIDLESTATE_RESET;
sConfigOC.OCNIdleState = TIM_OCNIDLESTATE_RESET;
if (HAL_TIM_PWM_ConfigChannel(&htim1, &sConfigOC, TIM_CHANNEL_1) != HAL_OK)
{
    Error_Handler();
}
sBreakDeadTimeConfig.OffStateRunMode = TIM_OSSR_DISABLE;
sBreakDeadTimeConfig.OffStateIDLEMode = TIM_OSSI_DISABLE;
sBreakDeadTimeConfig.LockLevel = TIM_LOCKLEVEL_OFF;
sBreakDeadTimeConfig.DeadTime = 0;
sBreakDeadTimeConfig.BreakState = TIM_BREAK_DISABLE;
sBreakDeadTimeConfig.BreakPolarity = TIM_BREAKPOLARITY_HIGH;
sBreakDeadTimeConfig.BreakFilter = 0;
sBreakDeadTimeConfig.Break2State = TIM_BREAK2_DISABLE;
sBreakDeadTimeConfig.Break2Polarity = TIM_BREAK2POLARITY_HIGH;
sBreakDeadTimeConfig.Break2Filter = 0;
sBreakDeadTimeConfig.AutomaticOutput = TIM_AUTOMATICOUTPUT_DISABLE;
if (HAL_TIMEx_ConfigBreakDeadTime(&htim1, &sBreakDeadTimeConfig) != HAL_OK)
{
    Error_Handler();
}
HAL_TIM_MspPostInit(&htim1);

}

/**
 * @brief TIM2 Initialization Function
 * @param None
 * @retval None
 */
static void MX_TIM2_Init(void)
{
    TIM_ClockConfigTypeDef sClockSourceConfig = {0};
    TIM_MasterConfigTypeDef sMasterConfig = {0};
    htim2.Instance = TIM2;
    htim2.Init.Prescaler = 999;
    htim2.Init.CounterMode = TIM_COUNTERMODE_UP;
    htim2.Init.Period = CROSS_DELAY;
    htim2.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
    htim2.Init.AutoReloadPreload = TIM_AUTORELOAD_PRELOAD_ENABLE;
    if (HAL_TIM_Base_Init(&htim2) != HAL_OK)
    {

```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
    Error_Handler();
}
sClockSourceConfig.ClockSource = TIM_CLOCKSOURCE_INTERNAL;
if (HAL_TIM_ConfigClockSource(&htim2, &sClockSourceConfig) != HAL_OK)
{
    Error_Handler();
}
if (HAL_TIM_OnePulse_Init(&htim2, TIM_OPMODE_SINGLE) != HAL_OK)
{
    Error_Handler();
}
sMasterConfig.MasterOutputTrigger = TIM_TRGO_RESET;
sMasterConfig.MasterSlaveMode = TIM_MASTERSLAVEMODE_DISABLE;
if (HAL_TIMEx_MasterConfigSynchronization(&htim2, &sMasterConfig) != HAL_OK)
{
    Error_Handler();
}
}

/**
 * @brief TIM3 Initialization Function
 * @param None
 * @retval None
 */
static void MX_TIM3_Init(void)
{

    TIM_ClockConfigTypeDef sClockSourceConfig = {0};
    TIM_MasterConfigTypeDef sMasterConfig = {0};
    htim3.Instance = TIM3;
    htim3.Init.Prescaler = 999;
    htim3.Init.CounterMode = TIM_COUNTERMODE_UP;
    htim3.Init.Period = CROSS_DELAY;
    htim3.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
    htim3.Init.AutoReloadPreload = TIM_AUTORELOAD_PRELOAD_ENABLE;
    if (HAL_TIM_Base_Init(&htim3) != HAL_OK)
    {
        Error_Handler();
    }
    sClockSourceConfig.ClockSource = TIM_CLOCKSOURCE_INTERNAL;
    if (HAL_TIM_ConfigClockSource(&htim3, &sClockSourceConfig) != HAL_OK)
    {
        Error_Handler();
    }
}
```

```

if (HAL_TIM_OnePulse_Init(&htim3, TIM_OPMODE_SINGLE) != HAL_OK)
{
    Error_Handler();
}
sMasterConfig.MasterOutputTrigger = TIM_TRGO_RESET;
sMasterConfig.MasterSlaveMode = TIM_MASTERSLAVEMODE_DISABLE;
if (HAL_TIMEx_MasterConfigSynchronization(&htim3, &sMasterConfig) != HAL_OK)
{
    Error_Handler();
}
}

/**
 * @brief TIM4 Initialization Function
 * @param None
 * @retval None
 */
static void MX_TIM4_Init(void)
{

    TIM_ClockConfigTypeDef sClockSourceConfig = {0};
    TIM_MasterConfigTypeDef sMasterConfig = {0};

    htim4.Instance = TIM4;
    htim4.Init.Prescaler = 1;
    htim4.Init.CounterMode = TIM_COUNTERMODE_UP;
    htim4.Init.Period = 2000;
    htim4.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
    htim4.Init.AutoReloadPreload = TIM_AUTORELOAD_PRELOAD_ENABLE;
    if (HAL_TIM_Base_Init(&htim4) != HAL_OK)
    {
        Error_Handler();
    }
    sClockSourceConfig.ClockSource = TIM_CLOCKSOURCE_INTERNAL;
    if (HAL_TIM_ConfigClockSource(&htim4, &sClockSourceConfig) != HAL_OK)
    {
        Error_Handler();
    }
    sMasterConfig.MasterOutputTrigger = TIM_TRGO_UPDATE;
    sMasterConfig.MasterSlaveMode = TIM_MASTERSLAVEMODE_DISABLE;
    if (HAL_TIMEx_MasterConfigSynchronization(&htim4, &sMasterConfig) != HAL_OK)
    {
        Error_Handler();
    }
}

```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
}

/**
 * @brief TIM8 Initialization Function
 * @param None
 * @retval None
 */
static void MX_TIM8_Init(void)
{

    TIM_ClockConfigTypeDef sClockSourceConfig = {0};
    TIM_MasterConfigTypeDef sMasterConfig = {0};
    TIM_OC_InitTypeDef sConfigOC = {0};
    TIM_BreakDeadTimeConfigTypeDef sBreakDeadTimeConfig = {0};
    htim8.Instance = TIM8;
    htim8.Init.Prescaler = 9;
    htim8.Init.CounterMode = TIM_COUNTERMODE_UP;
    htim8.Init.Period = 999;
    htim8.Init.ClockDivision = TIM_CLOCKDIVISION_DIV1;
    htim8.Init.RepetitionCounter = 9;
    htim8.Init.AutoReloadPreload = TIM_AUTORELOAD_PRELOAD_DISABLE;
    if (HAL_TIM_Base_Init(&htim8) != HAL_OK)
    {
        Error_Handler();
    }
    sClockSourceConfig.ClockSource = TIM_CLOCKSOURCE_INTERNAL;
    if (HAL_TIM_ConfigClockSource(&htim8, &sClockSourceConfig) != HAL_OK)
    {
        Error_Handler();
    }
    if (HAL_TIM_PWM_Init(&htim8) != HAL_OK)
    {
        Error_Handler();
    }
    if (HAL_TIM_OnePulse_Init(&htim8, TIM_OPMODE_SINGLE) != HAL_OK)
    {
        Error_Handler();
    }
    sMasterConfig.MasterOutputTrigger = TIM_TRGO_RESET;
    sMasterConfig.MasterOutputTrigger2 = TIM_TRGO2_RESET;
    sMasterConfig.MasterSlaveMode = TIM_MASTERSLAVEMODE_DISABLE;
    if (HAL_TIMEx_MasterConfigSynchronization(&htim8, &sMasterConfig) != HAL_OK)
    {
        Error_Handler();
    }
}
```

## Παράρτημα Α

```
}
sConfigOC.OCMode = TIM_OCMODE_PWM1;
sConfigOC.Pulse = 500;
sConfigOC.OCpolarity = TIM_OCPOLARITY_LOW;
sConfigOC.OCNPolarity = TIM_OCNPOLARITY_HIGH;
sConfigOC.OCFastMode = TIM_OCFAST_DISABLE;
sConfigOC.OCIdleState = TIM_OCIDLESTATE_RESET;
sConfigOC.OCNIdleState = TIM_OCNIDLESTATE_RESET;
if (HAL_TIM_PWM_ConfigChannel(&htim8, &sConfigOC, TIM_CHANNEL_2) != HAL_OK)
{
    Error_Handler();
}
sBreakDeadTimeConfig.OffStateRunMode = TIM_OSSR_DISABLE;
sBreakDeadTimeConfig.OffStateIDLEMode = TIM_OSSI_DISABLE;
sBreakDeadTimeConfig.LockLevel = TIM_LOCKLEVEL_OFF;
sBreakDeadTimeConfig.DeadTime = 0;
sBreakDeadTimeConfig.BreakState = TIM_BREAK_DISABLE;
sBreakDeadTimeConfig.BreakPolarity = TIM_BREAKPOLARITY_HIGH;
sBreakDeadTimeConfig.BreakFilter = 0;
sBreakDeadTimeConfig.Break2State = TIM_BREAK2_DISABLE;
sBreakDeadTimeConfig.Break2Polarity = TIM_BREAK2POLARITY_HIGH;
sBreakDeadTimeConfig.Break2Filter = 0;
sBreakDeadTimeConfig.AutomaticOutput = TIM_AUTOMATICOUTPUT_DISABLE;
if (HAL_TIMEx_ConfigBreakDeadTime(&htim8, &sBreakDeadTimeConfig) != HAL_OK)
{
    Error_Handler();
}
HAL_TIM_MspPostInit(&htim8);

}

static void MX_ADC1_Init(void)
{
    /* ### - 1 - Initialize ADC peripheral ##### */
    hadc1.Instance = ADC1;

    if (HAL_ADC_DeInit(&hadc1) != HAL_OK)
    {
        /* ADC de-initialization Error */
        Error_Handler();
    }

    hadc1.Init.ClockPrescaler = ADC_CLOCK_SYNC_PCLK_DIV4; /* Synchronous clock mode,
input ADC clock divided by 4*/
}
```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
hadc1.Init.Resolution      = ADC_RESOLUTION_16B; /* 16-bit resolution for converted
data */
hadc1.Init.ScanConvMode    = DISABLE; /* Sequencer disabled (ADC conversion on only
1 channel: channel set on rank 1) */
hadc1.Init.EOCSelection    = ADC_EOC_SINGLE_CONV; /* EOC flag picked-up to
indicate conversion end */
hadc1.Init.LowPowerAutoWait = DISABLE; /* Auto-delayed conversion feature disabled
*/
hadc1.Init.ContinuousConvMode = DISABLE; /* Continuous mode enabled (automatic
conversion restart after each conversion) */
hadc1.Init.NbrOfConversion = 1; /* Parameter discarded because sequencer is disabled
*/
hadc1.Init.DiscontinuousConvMode = DISABLE; /* Parameter discarded because sequencer
is disabled */
hadc1.Init.NbrOfDiscConversion = 1; /* Parameter discarded because sequencer is
disabled */
hadc1.Init.ExternalTrigConv = ADC_EXTERNALTRIG_T4_TRGO; /* Software start to trig the
1st conversion manually, without external event */
hadc1.Init.ExternalTrigConvEdge = ADC_EXTERNALTRIGCONVEDGE_RISING; /* Parameter
discarded because software trigger chosen */
hadc1.Init.ConversionDataManagement = ADC_CONVERSIONDATA_DR; /* DR register used as
output (DMA mode disabled) */
hadc1.Init.LeftBitShift    = ADC_LEFTBITSHIFT_NONE; /* Left shift of final results */
hadc1.Init.BoostMode       = ENABLE; /* Enable Boost mode as ADC clock frequency is
bigger than 20 MHz */
hadc1.Init.Overrun         = ADC_OVR_DATA_OVERWRITTEN; /* DR register is overwritten
with the last conversion result in case of overrun */
hadc1.Init.OversamplingMode = DISABLE; /* Oversampling disable */

/* Initialize ADC peripheral according to the passed parameters */
if (HAL_ADC_Init(&hadc1) != HAL_OK)
{
    Error_Handler();
}

/* ### - 2 - Start calibration ##### */
if (HAL_ADCEx_Calibration_Start(&hadc1, ADC_CALIB_OFFSET, ADC_DIFFERENTIAL_ENDED) !=
HAL_OK)
{
    Error_Handler();
}

/* ### - 3 - Channel configuration ##### */
```

## Παράρτημα Α

```
sConfig.Channel      = ADC_CHANNEL_2;      /* Sampled channel number */
sConfig.Rank         = ADC_REGULAR_RANK_1; /* Rank of sampled channel number
ADCx_CHANNEL */
sConfig.SamplingTime = ADC_SAMPLETIME_1CYCLE_5; /* Sampling time (number of
clock cycles unit) */
sConfig.SingleDiff   = ADC_DIFFERENTIAL_ENDED; /* Differential input channel */
sConfig.OffsetNumber = ADC_OFFSET_NONE;      /* No offset subtraction */
sConfig.Offset       = 0;                    /* Parameter discarded because offset correction is
disabled */
sConfig.OffsetRightShift = DISABLE;          /* No Right Offset Shift */
sConfig.OffsetSignedSaturation = DISABLE;    /* No Signed Saturation */
if (HAL_ADC_ConfigChannel(&hadc1, &sConfig) != HAL_OK)
{
    Error_Handler();
}
}
/* USER CODE END 4 */

/**
 * @brief This function is executed in case of error occurrence.
 * @retval None
 */
void Error_Handler(void)
{
    while (1)
    {
        BSP_LED_Toggle(LED3);
        HAL_Delay(200);
    }
}

#ifdef USE_FULL_ASSERT
/**
 * @brief Reports the name of the source file and the source line number
 * where the assert_param error has occurred.
 * @param file: pointer to the source file name
 * @param line: assert_param error line source number
 * @retval None
 */
#endif
```

Ο πηγαίος κώδικας της εφαρμογής ( source code )

```
void assert_failed(uint8_t *file, uint32_t line)
{

}
#endif /* USE_FULL_ASSERT */

/* Τέλος προγράμματος */
```

Παράρτημα Β

**Παράρτημα Β: Εγχειρίδιο χρήστη του UM2407 - User manual STM32H7 Nucleo - 144 boards (MB1364)**

**Παράρτημα Β: Εγχειρίδιο χρήστη του UM2407 - User manual STM32H7 Nucleo -  
144 boards (MB1364)**

### Introduction

The STM32H7 Nucleo-144 boards based on the MB1364 reference board (NUCLEO-H723ZG, NUCLEO-H743ZI (Order code NUCLEO-H743ZI2), and NUCLEO-H753ZI) provide an affordable and flexible way for users to try out new concepts and build prototypes, by choosing from the various combinations of performance and power consumption features provided by the STM32H7 Series microcontroller. The ST Zio connector, which extends the ARDUINO® Uno V3 connectivity, and the ST morpho headers provide an easy means of expanding the functionality of the Nucleo open development platform with a wide choice of specialized shields. The STM32H7 Nucleo-144 boards do not require any separate probe as they integrate the STLINK-V3 debugger/programmer. The STM32H7 Nucleo-144 boards come with the comprehensive free software libraries and examples available with the STM32Cube MCU Package.

Figure 1. Nucleo-144 board (top view)

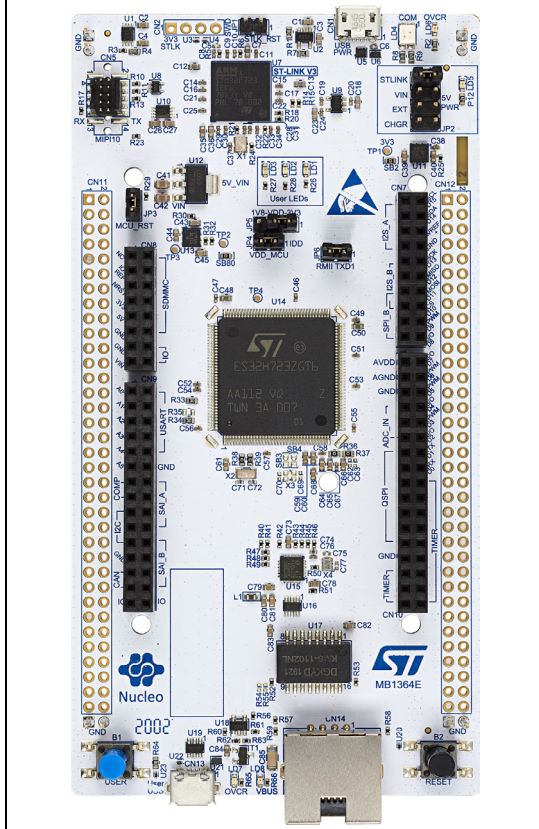
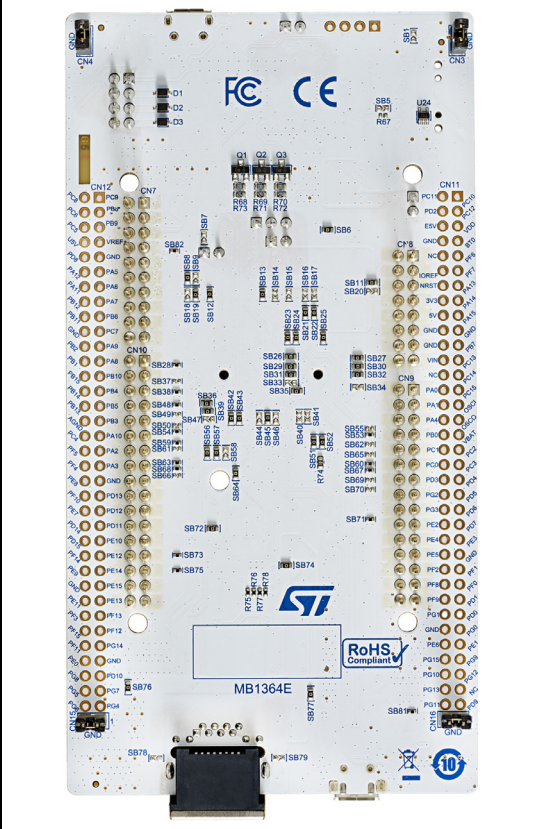


Figure 2. Nucleo-144 board (bottom view)



Pictures are not contractual.

# Contents

<b>1</b>	<b>Features</b> .....	<b>6</b>
<b>2</b>	<b>Ordering information</b> .....	<b>7</b>
2.1	Codification .....	7
<b>3</b>	<b>Development environment</b> .....	<b>8</b>
3.1	Development toolchains .....	8
3.2	System requirements .....	8
3.3	Demonstration software .....	8
<b>4</b>	<b>Conventions</b> .....	<b>9</b>
<b>5</b>	<b>Quick start</b> .....	<b>10</b>
5.1	Getting started .....	10
<b>6</b>	<b>Hardware layout and configuration</b> .....	<b>11</b>
6.1	Nucleo-144 board layout .....	12
6.2	Mechanical drawing .....	14
6.3	Embedded STLINK-V3E .....	16
6.3.1	Drivers .....	16
6.3.2	STLINK-V3E firmware upgrade .....	17
6.3.3	Using an external debug tool to program and debug the on-boards STM32H7 .....	17
6.4	Power supply .....	19
6.4.1	Power supply input from STLINK-V3E USB connector (default setting)	19
6.4.2	External power supply input from VIN (7 V to 12 V, 800 mA max) .....	20
6.4.3	External power supply input 5V_EXT (5 V, 500 mA max) .....	21
6.4.4	External power supply input from USB CHARGER (5 V) .....	22
6.4.5	External power supply input from 3V3_EXT (3.3 V) .....	22
6.4.6	Debugging while using VIN or EXT as an external power supply .....	23
6.5	Clock sources .....	24
6.5.1	HSE clock (high-speed external clock) .....	24
6.5.2	LSE clock (low-speed external clock) - 32.768 kHz .....	24
6.6	Board functions .....	25

6.6.1	LEDs	25
6.6.2	Push-buttons	26
6.6.3	MCU voltage selection: 1V8/3V3	26
6.6.4	Current consumption measurement (IDD)	26
6.6.5	Virtual COM port (VCP): LPUART/USART	26
6.6.6	USB OTG FS	27
6.6.7	Ethernet	28
6.7	Solder bridges and jumpers	29
<b>7</b>	<b>Board connectors</b>	<b>34</b>
7.1	STLINK-V3 USB Micro-B connector CN1	34
7.2	USB OTG FS connector CN13	35
7.3	Ethernet RJ45 connector CN14	35
<b>8</b>	<b>Extension connectors</b>	<b>37</b>
8.1	ST Zio connectors	37
8.2	ST morpho connector	42
<b>9</b>	<b>Nucleo-144 boards information</b>	<b>44</b>
9.1	Product marking	44
9.2	Board revision history	44
9.3	Known limitations	45
<b>Appendix A</b>	<b>Federal Communications Commission (FCC) and ISED Canada (IC) Compliance Statements</b>	<b>46</b>
A.1	FCC Compliance Statement	46
A.2	ISED Compliance Statement	46
<b>Appendix B</b>	<b>CE conformity</b>	<b>48</b>
B.1	Warning	48
	<b>Revision history</b>	<b>49</b>

## List of tables

Table 1.	Ordering information . . . . .	7
Table 2.	Codification explanation . . . . .	7
Table 3.	ON/OFF conventions . . . . .	9
Table 4.	Jumper configuration . . . . .	10
Table 5.	MIPI-10 debug connector (CN5) . . . . .	18
Table 6.	External power sources: VIN (7 V to 12 V) . . . . .	21
Table 7.	External power sources: 5V_EXT . . . . .	21
Table 8.	External power sources: CHGR (5 V) . . . . .	22
Table 9.	External power sources: 3V3_EXT (3.3 V) . . . . .	23
Table 10.	USART3 connection . . . . .	27
Table 11.	LPUART1 connection . . . . .	27
Table 12.	USB pin configuration . . . . .	28
Table 13.	Ethernet pin configuration . . . . .	28
Table 14.	Solder bridge and jumper configuration . . . . .	29
Table 15.	USB Micro-B connector pinout . . . . .	34
Table 16.	USB OTG FS Micro-AB connector pinout . . . . .	35
Table 17.	Ethernet connector pinout . . . . .	36
Table 18.	CN7 ZIO connector pinout . . . . .	39
Table 19.	CN8 ZIO connector pinout . . . . .	39
Table 20.	CN9 ZIO connector pinout . . . . .	40
Table 21.	CN10 ZIO connector pinout . . . . .	41
Table 22.	ST morpho connector pin assignment . . . . .	42
Table 23.	Document revision history . . . . .	49

## List of figures

Figure 1.	Nucleo-144 board (top view).	1
Figure 2.	Nucleo-144 board (bottom view).	1
Figure 3.	Hardware block diagram.	11
Figure 4.	Nucleo-144 board top layout.	12
Figure 5.	Nucleo-144 bottom layout.	13
Figure 6.	Nucleo-144 board mechanical drawing in millimeter	14
Figure 7.	Nucleo-144 board mechanical drawing in mil.	15
Figure 8.	USB composite device	17
Figure 9.	Connecting an external debug tool to program the on-board STM32H7	18
Figure 10.	Power supply input from STLINK-V3E USB connector with PC (5 V, 500 mA max)	20
Figure 11.	Power supply input from VIN (7 V to 12 V, 800 mA max)	21
Figure 12.	Power supply input from 5V_EXT (5 V, 500 mA max)	22
Figure 13.	Power supply input from STLINK-V3E USB connector with a USB charger (5 V)	22
Figure 14.	Power supply input from 3V3_EXT (3.3 V)	23
Figure 15.	USB Micro-B connector CN1 (front view)	34
Figure 16.	USB OTG FS Micro-AB connector CN13 (front view)	35
Figure 17.	Ethernet RJ45 connector CN14 (front view)	36
Figure 18.	NUCLEOH7 Nucleo-144 board.	37

# 1 Features

The STM32H7 Nucleo-144 boards offer the following features:

- STM32H7 Arm<sup>®(a)</sup> Cortex<sup>®</sup> core-based microcontroller in LQFP144 package
- Ethernet compliant with IEEE-802.3-2002 (depending on STM32H7 support)
- USB OTG full-speed
- 3 user LEDs
- 2 push-buttons: USER and RESET
- LSE crystal:
  - 32.768 kHz crystal oscillator
- Board connectors:
  - USB with Micro-AB
  - Ethernet RJ45
  - MIP110
- Board expansion connectors:
  - ST Zio including ARDUINO<sup>®</sup> Uno V3
  - ST morpho
- Flexible power-supply options: ST-LINK USB  $V_{BUS}$  or external sources
- On-board STLINK-V3 debugger/programmer with SWD connector:
  - USB re-enumeration capability: virtual COM port, mass storage, debug port
  - STLINK-V3 standalone kit capability
- Comprehensive free software libraries and examples available with the STM32Cube package
- Support of a wide choice of Integrated Development Environments (IDEs) including IAR Embedded Workbench<sup>®</sup>, MDK-ARM, and STM32CubeIDE



---

a. Arm is a registered trademark of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

## 2 Ordering information

To order the Nucleo-144 board corresponding to the targeted STM32, use the order code given below in [Table 1](#):

**Table 1. Ordering information**

Order code	Board reference	Target STM32H7	Differentiating feature
NUCLEO-H723ZG	MB1364	STM32H723ZGT6U	-
NUCLEO-H743ZI2		STM32H743ZIT6U	-
NUCLEO-H753ZI		STM32H753ZIT6U	Cryptography

### 2.1 Codification

The meaning of the codification is explained in [Table 2](#). The order code is mentioned on a sticker placed on the top or bottom side of the board.

**Table 2. Codification explanation**

NUCLEO-XXYYZTN	Description	Example: NUCLEO-H743ZI2
XX	MCU series in STM32 32-bit Arm Cortex MCUs	STM32H7 Series
YY	MCU product line in the series	STM32H743
Z	STM32 package pin count	144 pins
T	STM32H7 Flash memory size: -G for 1 Mbyte -I for 2 Mbytes	2 Mbytes
N	Board version: void or 2	STLINK-V3E

## 3 Development environment

### 3.1 Development toolchains

- IAR Systems - IAR Embedded Workbench<sup>®(a)</sup>
- Keil<sup>®</sup> - MDK-ARM<sup>(a)</sup>
- STMicroelectronics - STM32CubeIDE

### 3.2 System requirements

- Windows<sup>®</sup> OS (7, 8 and 10), Linux<sup>®</sup> or macOS<sup>®(b)</sup>
- USB Type-A to Micro-B cable

### 3.3 Demonstration software

The demonstration software, included in the STM32Cube package, is preloaded in the STM32H7 Flash memory for easy demonstration of the device peripherals in standalone mode. The latest versions of the demonstration source code and associated documentation can be downloaded from the [www.st.com/stm32nucleo](http://www.st.com/stm32nucleo) web page.

---

a. On Windows only.

b. macOS is a trademark of Apple Inc., registered in the U.S. and other countries.

## 4 Conventions

[Table 3](#) provides the conventions used for the ON and OFF settings in the present document.

**Table 3. ON/OFF conventions**

Convention	Definition
Jumper JPx ON	Jumper fitted
Jumper JPx OFF	Jumper not fitted
Solder bridge SBx ON	SBx connections closed by solder or 0-ohm resistor
Solder bridge SBx OFF	SBx connections left open

In this document, for any information that is common to all sales types, the references are noted “STM32H7 Nucleo-144 board” and “STM32H7 Nucleo-144 boards”.

## 5 Quick start

The STM32H7 Nucleo-144 board is a low-cost and easy-to-use development kit, used to evaluate and start development quickly with an STM32H7 Series microcontroller in LQFP144 package.

Before installing and using the product, accept the Evaluation Product License Agreement from the [www.st.com/epla](http://www.st.com/epla) web page. For more information on the STM32H7 Nucleo-144 and for demonstration software, visit the [www.st.com/stm32nucleo](http://www.st.com/stm32nucleo) web page.

### 5.1 Getting started

Follow the sequence below to configure the Nucleo-144 board and launch the demonstration application (for components location, refer to [Figure 4](#)):

1. Check jumper position on the board:

**Table 4. Jumper configuration**

Jumper	Definition	Position	Comment
JP1	STLK_RST	OFF	-
JP3	T_NRST	ON	-
JP5	VDD_MCU power selection	ON [1-2] ( <b>default</b> )	VDD_MCU supplied with 3V3_VDD
		ON [2-3] (optional)	VDD_MCU supplied with 1V8_VDD
JP4	IDM measurement	ON	MCU current measurement
JP2	Power source selection	ON [1-2]	5V_USB_STLK (from ST-LINK)

2. For the correct identification of the device interfaces from the host PC and before connecting the board, install the Nucleo USB driver available on the [www.st.com/stm32nucleo](http://www.st.com/stm32nucleo) website.
3. Power the board by connecting the STM32H7 Nucleo-144 board to a PC with a USB cable 'Type-A to Micro-B' through the USB connector CN1 on the ST-LINK. As a result, the green LED LD6 (PWR) and LD4 (COM) light up and the red LED LD3 blinks.
4. Press button B1 (left button).
5. Observe the blinking frequency of the three LEDs LD1 to LD3 changes, by clicking on the button B1.
6. The software demonstration and the several software examples, that allow the user to use the Nucleo features, are available at the [www.st.com/stm32nucleo](http://www.st.com/stm32nucleo) web page.
7. Develop an application, using the available examples.

## 6 Hardware layout and configuration

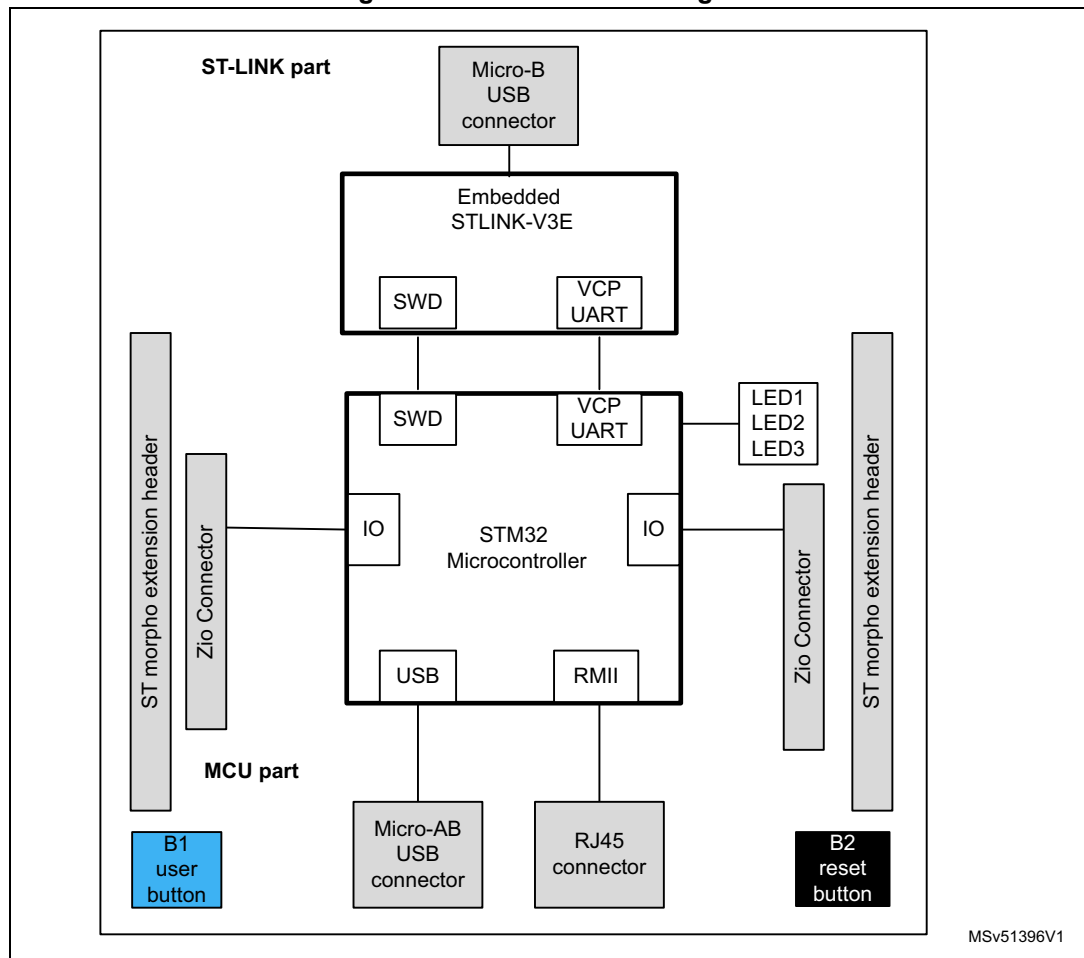
The STM32H7 Nucleo-144 board is designed around the STM32H7 Series microcontrollers in a 144-pin LQFP package.

*Figure 3* shows the connections between the STM32H7 and its peripherals (STLINK-V3E, push-buttons, LEDs, USB, Ethernet, ST Zio connectors, and ST morpho headers).

*Figure 4* and *Figure 5* show the location of these features on the STM32H7 Nucleo-144 board.

The mechanical dimensions of the board are shown in *Figure 6* and *Figure 7*.

**Figure 3. Hardware block diagram**



## 6.1 Nucleo-144 board layout

Figure 4. Nucleo-144 board top layout

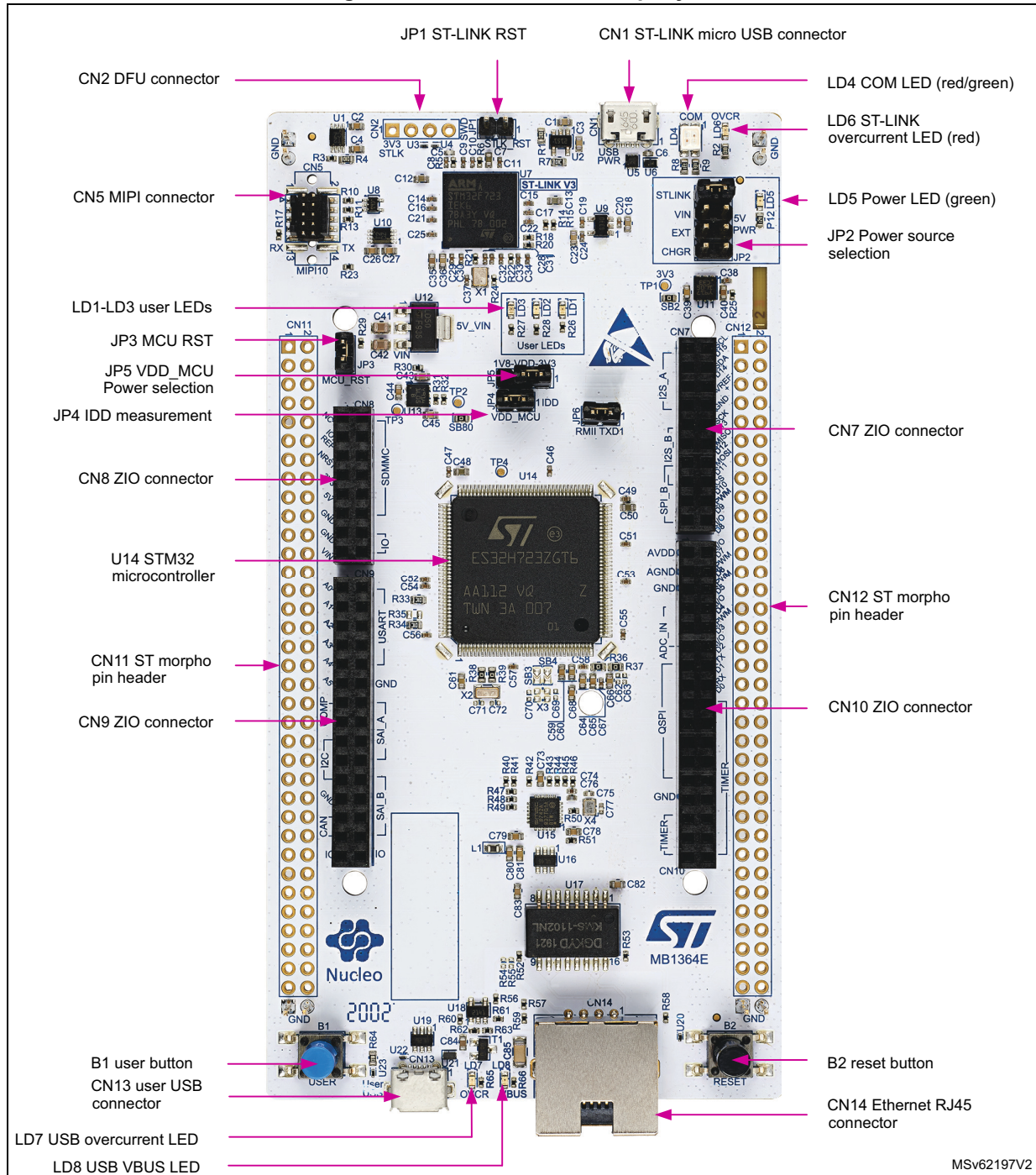
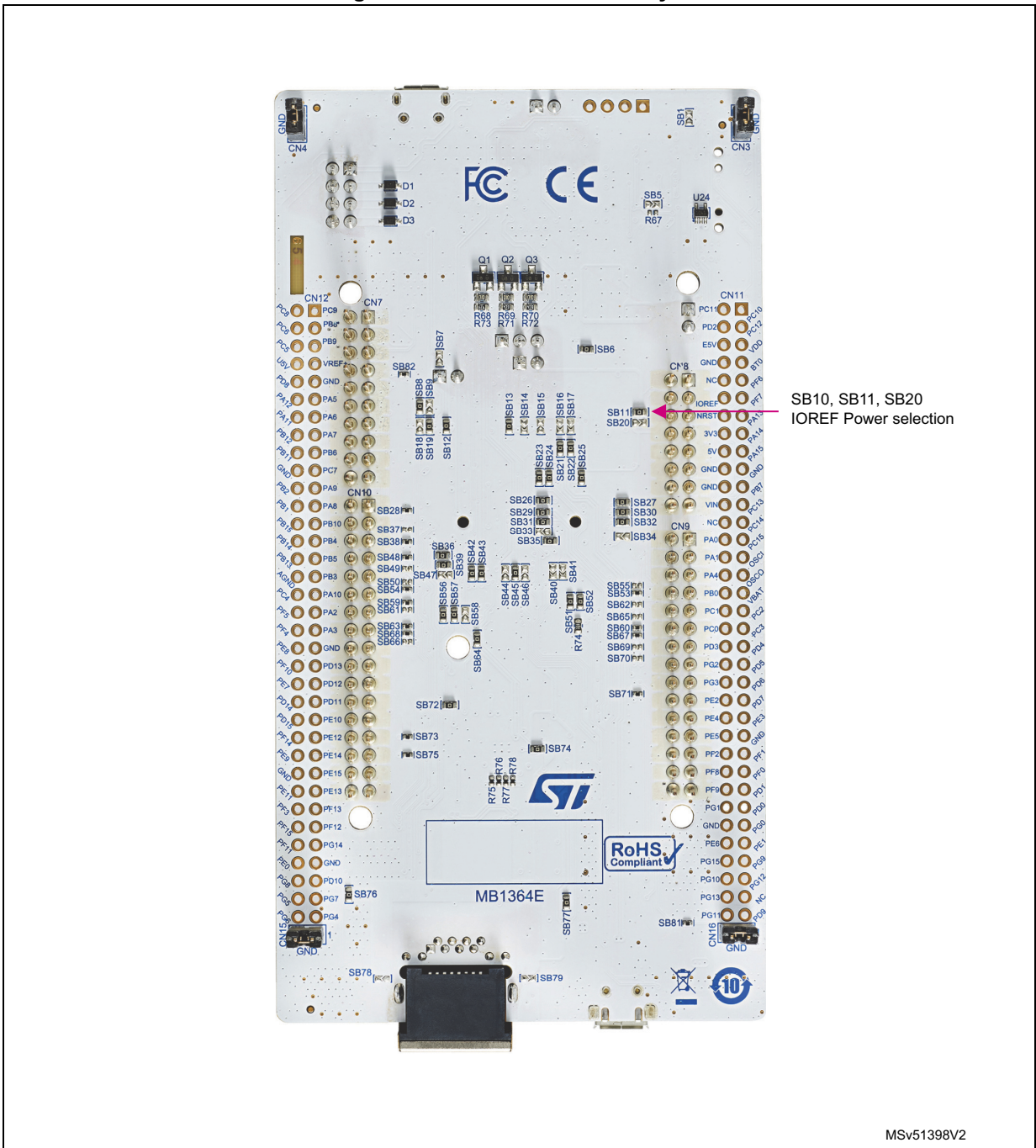


Figure 5. Nucleo-144 bottom layout



## 6.2 Mechanical drawing

Figure 6. Nucleo-144 board mechanical drawing in millimeter

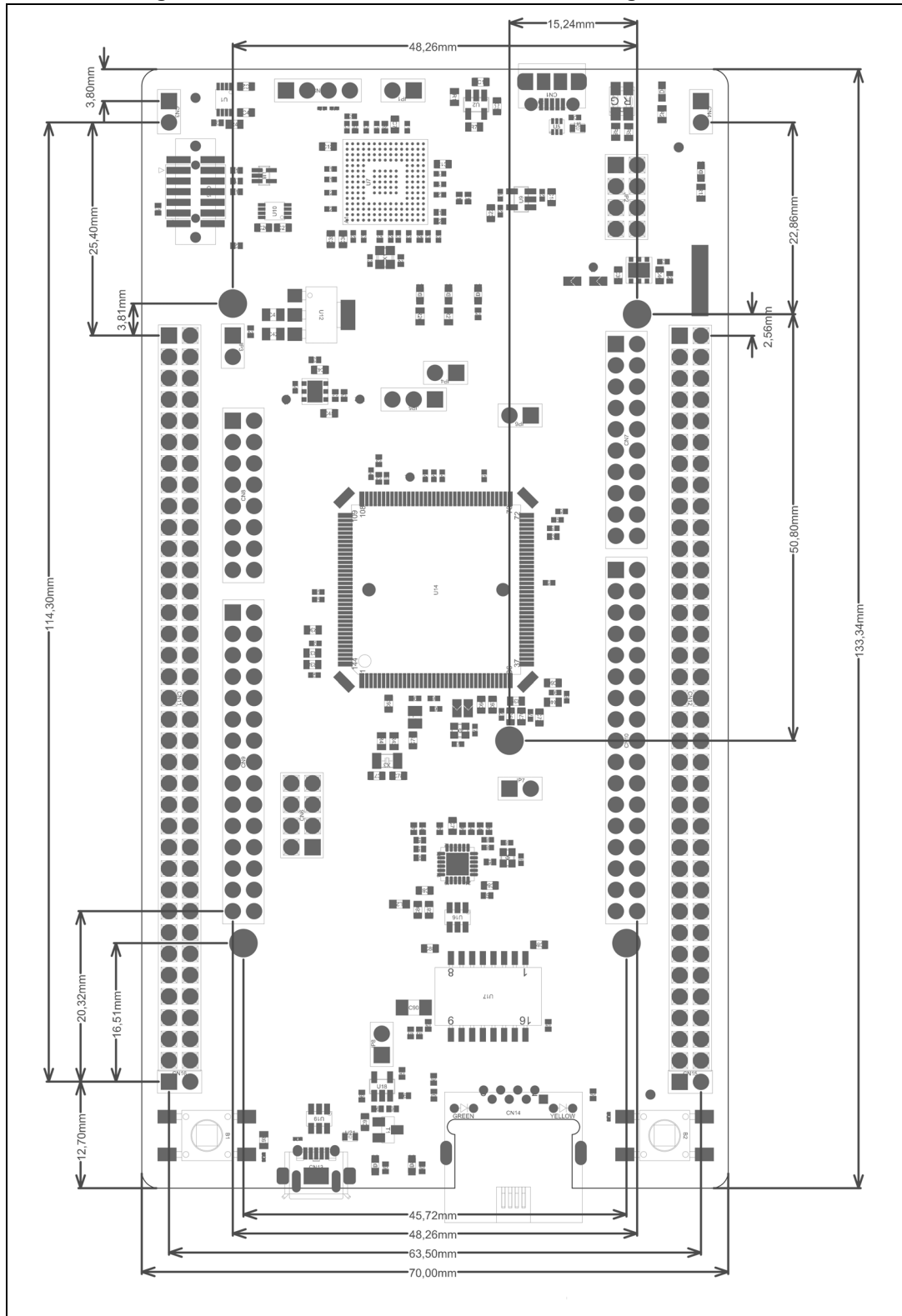
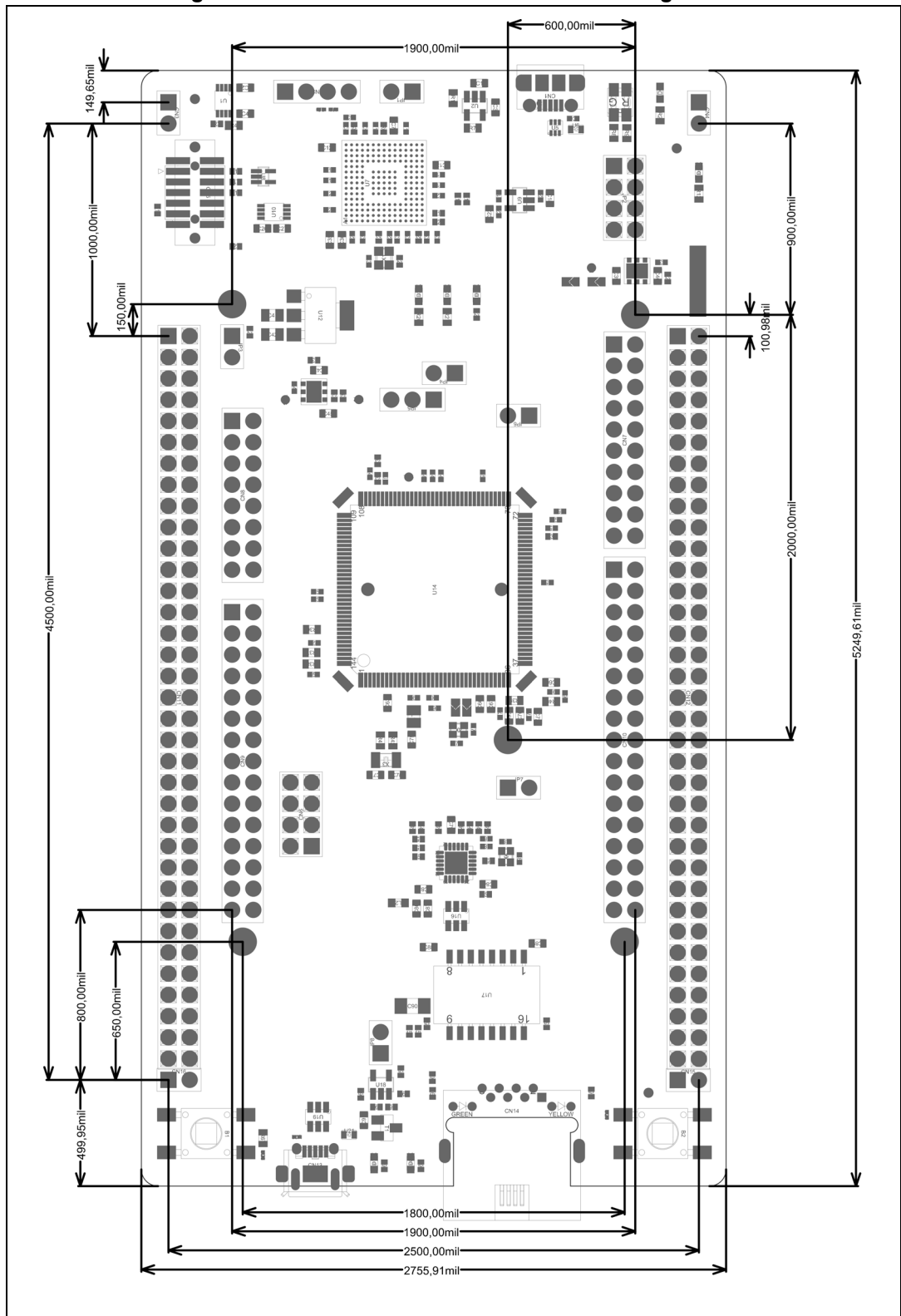


Figure 7. Nucleo-144 board mechanical drawing in mil



## 6.3 Embedded STLINK-V3E

There are two different ways to program or debug the on-board STM32H7 MCU:

- Using the embedded STLINK-V3E
- Using an external debug tool connected to the CN5 MIPI-10 connector.

The STLINK-V3E programming and debugging tool is integrated into the STM32H7 Nucleo-144 board.

The STLINK-V3E makes the STM32H7 Nucleo-144 board Mbed enable.

The embedded STLINK-V3E supports only SWD and VCP for STM32H7 devices. For information about debugging and programming features, refer to *Overview of ST-LINK derivatives*, Technical note (TN1235), which describes in detail all the STLINK/V3 features.

Features supported on STLINK--V3E:

- 5 V power supplied by USB connector (CN1)
- USB 2.0 high-speed-compatible interface
- JTAG/serial wire debugging (SWD) specific features:
  - 3 V to 3.6 V application voltage on the JTAG/SWD interface and 5V tolerant inputs
  - JTAG
  - SWD and serial viewer (SWV) communication
- Direct firmware update feature (DFU) (CN2)
- STDC14 (MIPI10) compatible connector (CN5)
- Status COM LED (LD4) which blinks during communication with the PC
- Fault red LED (LD6) alerting on USB overcurrent request
- 5 V/300 mA output power supply capability (U2) with current limitation and LED
- Green LED ON: 5V enabled (LD5)

### 6.3.1 Drivers

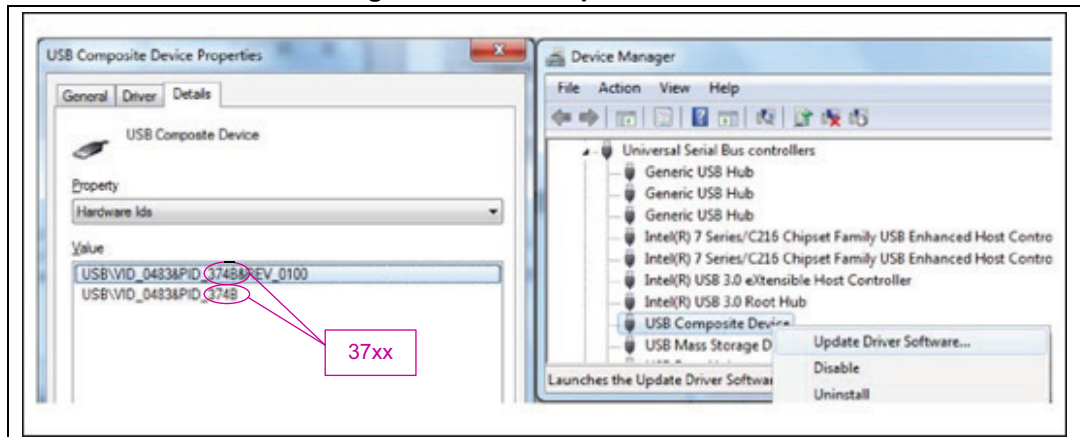
Before connecting the Nucleo-144 board to a Windows® 7 or Windows® 8 PC via USB, a driver for STLINK-V3E must be installed (not required for Windows® 10). The driver is automatically installed by the toolset supporting ST-LINK. It is also available from the [www.st.com](http://www.st.com) website.

In case the STM32H7 Nucleo-144 board is connected to the PC before installing the driver, the PC device manager may report some Nucleo interfaces as “Unknown”.

To recover from this situation, after installing the dedicated driver, the association of “Unknown” USB devices found on the STM32H7 Nucleo-144 board to this dedicated driver, must be updated in the device manager manually.

*Note:* It is recommended to proceed using a USB composite device, as shown in [Figure 8](#).

Figure 8. USB composite device



Note: 37xx = 374E for STLINK-V3E without bridges functions  
 374F for STLINK-V3E with bridges functions

### 6.3.2 STLINK-V3E firmware upgrade

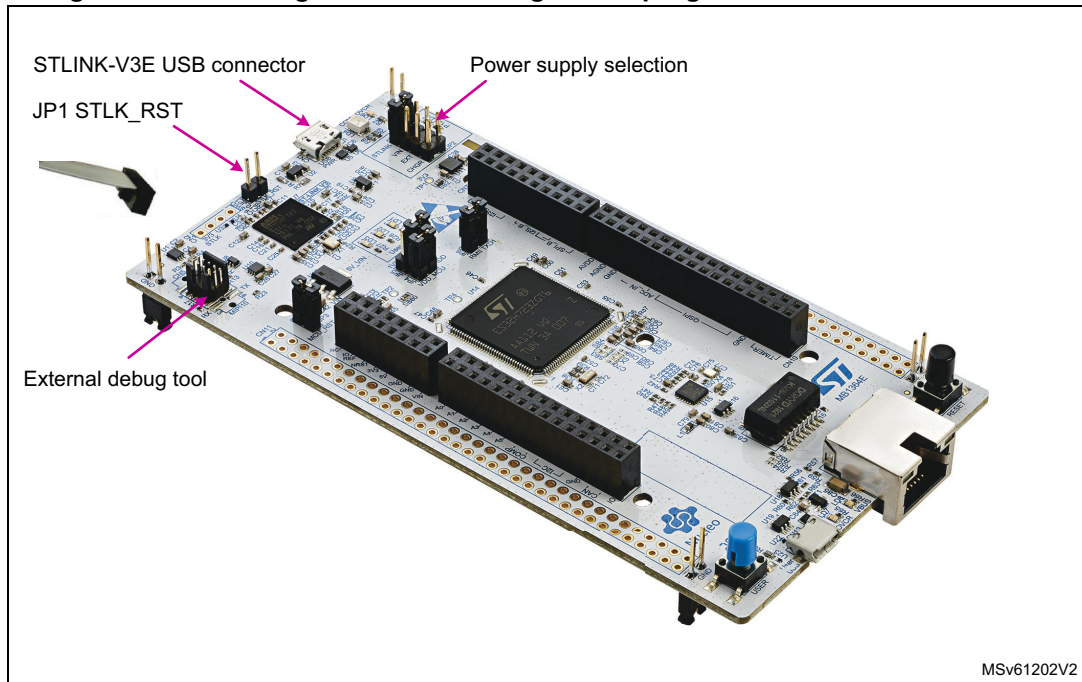
The STLINK-V3E embeds a firmware upgrade mechanism for an in-situ upgrade through the USB port. As the firmware may evolve during the lifetime of the STLINK-V3E product (for example new functionalities, bug fixes, support for new microcontroller families), it is recommended to keep the STLINK-V3E firmware up to date before starting to use the STM32H7 Nucleo-144 board. The latest version of this firmware is available from the [www.st.com](http://www.st.com) website.

### 6.3.3 Using an external debug tool to program and debug the on-boards STM32H7

There are two basic ways to support an external debug tool:

1. Keep the embedded STLINK-V3E running.  
 Power on the STLINK-V3E at first until the COM LED lights RED. Then connect your external debug tool through CN5 MIPI-10 debug connector.
2. Set the embedded STLINK-V3E in the high-impedance state:  
 When you state the jumper JP1 (STLK\_RST) ON, the embedded STLINK-V3E is in RESET state and all GPIOs are in high impedance, then you can connect your external Debug tool on the debug connector CN5.

Figure 9. Connecting an external debug tool to program the on-board STM32H7



MSv61202V2

Table 5. MIPI-10 debug connector (CN5)

MIPI-10 Pin	STDC14 Pin	CN5	Designation
-	1	NC	Reserved
-	2	NC	Reserved
1	3	T_VCC	Target VCC
2	4	T_SWDIO	Target SWDIO using SWD protocol or Target JTMS (T_JTMS) using JTAG protocol
3	5	GND	Ground
4	6	T_SWCLK	Target SWCLK using SWD protocol or Target JCLK (T_JCLK) using JTAG protocol
5	7	GND	Ground
6	8	T_SWO	Target SWO using SWD protocol or Target JTDO (T_JTMS) using JTAG protocol
7	9	T_JRCLK	Not used by SWD protocol, Target JRCLK (T_JRCLK) using JTAG protocol, only for specific use
8	10	T_JTDI	Not used by SWD protocol, Target JTDI (T_JTDI) using JTAG protocol, only for external tools
9	11	GNDDetect	GND detect for plug indicator, used on SWD and JTAG neither
10	12	T_NRST	Target NRST using SWD protocol or Target JTMS (T_JTMS) using JTAG protocol

Table 5. MIPI-10 debug connector (CN5) (continued)

MIPI-10 Pin	STDC14 Pin	CN5	Designation
-	13	T_VCP_RX	Target RX used for VCP (must be UART dedicated to bootloader)
-	14	T_VCP_TX	Target TX used for VCP (must be UART dedicated to bootloader)

## 6.4 Power supply

The power supply can be provided by five different sources:

- A host PC connected to CN1 through a USB cable (default setting)
- An external 7 V to 12 V power supply connected to CN8 pin 15 or CN11 pin 24
- An external 5 V power supply connected to CN11 pin 6
- An external 5 V USB charger (5V\_USB\_CHGR) connected to CN1
- An external 3.3 V power supply (3V3) connected to CN8 pin 7 or CN11 pin 16

The power supply is provided either by the host PC through the USB cable or by an external source:  $V_{IN}$  (7 V to 12 V), E5V (5 V), or +3.3 V power supply pins on CN8 or CN11. In case  $V_{IN}$ , E5V, or +3.3 V is used to power the Nucleo-144 board, this power source must comply with the standard EN-60950-1: 2006+A11/2009 and must be Safety Extra Low Voltage (SELV) with limited power capability.

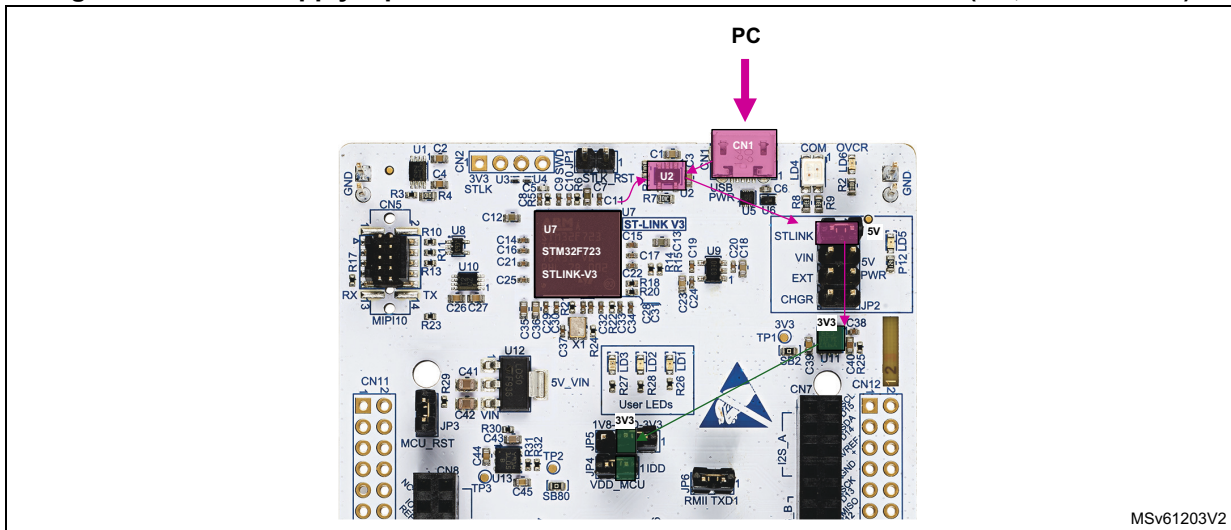
In case the power supply is +3.3 V, the STLINK-V3E is not powered and cannot be used.

### 6.4.1 Power supply input from STLINK-V3E USB connector (default setting)

The STM32H7 Nucleo-144 board and shield can be powered from the STLINK-V3E USB connector CN1 (5 V), by placing a jumper between the pins 1-2 of JP2 'STLINK' (Refer to [Figure 10](#)).

**This is the default setting.**

Figure 10. Power supply input from STLINK-V3E USB connector with PC (5 V, 500 mA max)



If the USB enumeration succeeds, the 5V\_ST\_LINK power is enabled, by asserting the PWR\_ENn signal from STM32F723IEK6 ‘STLINK-V3E’ (U7). This pin is connected to a power switch STMP2151STR (U2), which powers the board. The power switch STMP2151STR (U2) features also a current limitation to protect the PC in case of short-circuit onboard. If an overcurrent (more than 500 mA) happens onboard, the red LED LD6 is lit.

Nucleo board and its shield on it can be powered from STLINK-V3E USB connector CN1, but only the STLINK-V3E circuit gets power before USB enumeration because the host PC only provides 100 mA to the board at that time.

During the USB enumeration, the Nucleo board asks for the 500 mA power to the host PC.

- If the host is able to provide the required power, the enumeration finishes by a *SetConfiguration* command and then, the power switch STMP2151STR is switched ON, the Green LED LD5 is turned ON, thus Nucleo board and its shield on it can consume 500 mA current, but no more.
- If the host is not able to provide the requested current, the enumeration fails. Therefore, the STMP2151STR power switch (U2) remains OFF and the MCU part including the extension board is not powered. As a consequence, the GREEN LED LD5 remains turned OFF. In this case, it is mandatory to use an external power supply.

---

**Warning:** In case the maximum current consumption of the STM32H7 Nucleo-144 board and its shield boards exceed 300 mA, it is mandatory to power the STM32H7 Nucleo-144 board, using an external power supply connected to E5V, V<sub>IN</sub> or +3.3 V.

---

### 6.4.2 External power supply input from VIN (7 V to 12 V, 800 mA max)

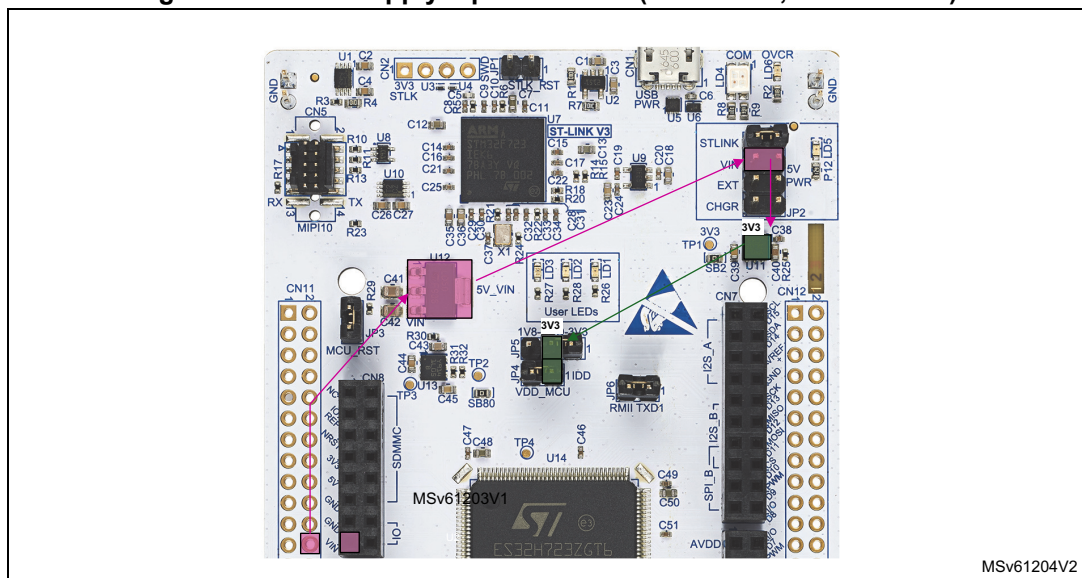
When STM32H7 Nucleo-144 board is power supplied by VIN (Refer to [Table 6](#) and [Figure 11](#)), the jumper configuration must be the following: Jumper JP2 on pin 3-4 ‘VIN’

The Nucleo-144 board and its shield boards can be powered in three different ways from an external power supply, depending on the voltage used. The three power sources are summarized in [Table 6](#).

**Table 6. External power sources: VIN (7 V to 12 V)**

Input power name	Connector pins	Voltage range	Max current	Limitation
V <sub>IN</sub>	CN8 pin 15 CN11 pin 24	7 V to 12 V	800 mA	From 7 V to 12 V only and input current capability is linked to input voltage: – 800 mA input current when V <sub>IN</sub> =7 V – 450 mA input current when 7 V<V <sub>IN</sub> <9 V – 250 mA input current when 9 V<V <sub>IN</sub> <12 V

**Figure 11. Power supply input from VIN (7 V to 12 V, 800 mA max)**



Note: Refer to [Section 6.4.6](#) about debugging when using an external power supply.

### 6.4.3 External power supply input 5V\_EXT (5 V, 500 mA max)

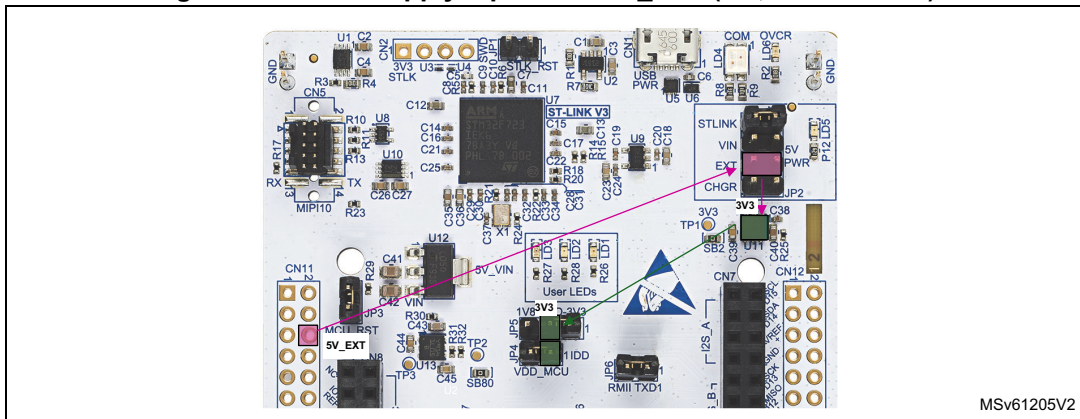
When STM32H7 Nucleo-144 board is power supplied by EXT (Refer to [Table 7](#) and [Figure 12](#)), the jumper configuration must be the following: Jumper JP2 on pin 5-6 'EXT'

**Table 7. External power sources: 5V\_EXT**

Input power name	Connector pins	Voltage range	Max current
EXT	CN11 pin 6	4.75 V to 5.25 V	500 mA

Note: Refer to [Section 6.4.6](#) about debugging when using an external power supply.

Figure 12. Power supply input from 5V\_EXT (5 V, 500 mA max)



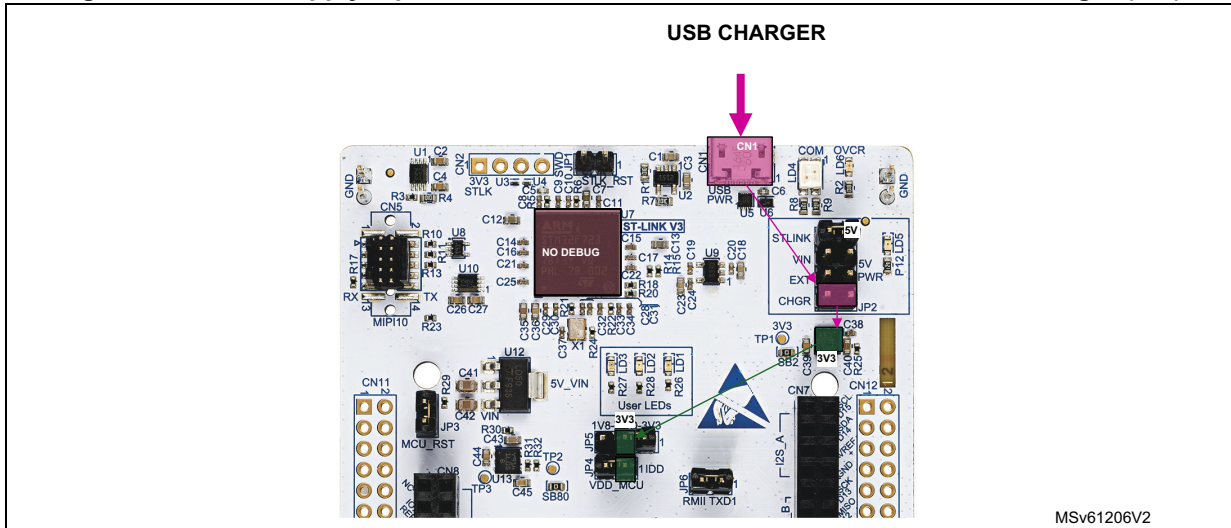
### 6.4.4 External power supply input from USB CHARGER (5 V)

When STM32H7 Nucleo-144 board is power supplied by a USB charger on CN1 (Refer to [Table 8](#) and [Table 13](#)), the jumper configuration must be the following: Jumper JP2 on pin 7-8 'CHGR'.

Table 8. External power sources: CHGR (5 V)

Input power name	Connector pins	Voltage range	Max current
CHGR	CN1	5 V	-

Figure 13. Power supply input from STLINK-V3E USB connector with a USB charger (5 V)



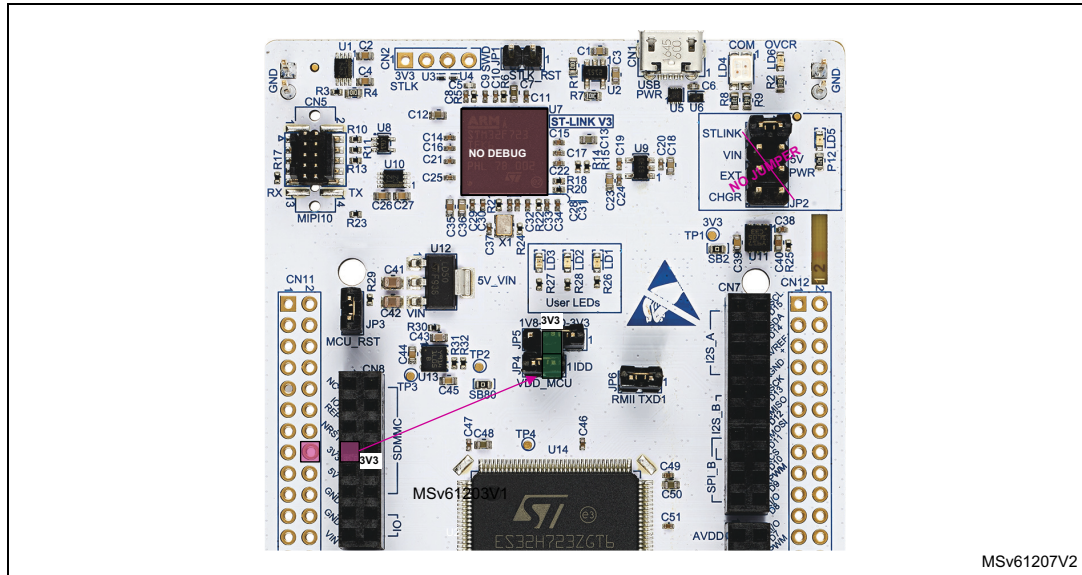
### 6.4.5 External power supply input from 3V3\_EXT (3.3 V)

When the 3.3 V is provided by a shield board, it is interesting to use the 3V3 (CN8 pin 7 or CN11 pin 16) directly as power input (Refer to [Table 9](#) and [Figure 14](#)). In this case, programming and debugging features are not available, since the STLINK-V3E is not powered.

**Table 9. External power sources: 3V3\_EXT (3.3 V)**

Input power name	Connector pins	Voltage range	Max current
3V3	CN8 pin 7 CN11 pin 16	3 V to 3.6 V	1.3 A

**Figure 14. Power supply input from 3V3\_EXT (3.3 V)**



### 6.4.6 Debugging while using VIN or EXT as an external power supply

When powered by VIN or EXT, it is still possible to use the STLINK-V3E for programming or debugging only, but it is mandatory to power the board first using VIN or EXT, then to connect the USB cable to the PC. In this way, the enumeration succeeds, thanks to the external power source.

The following power-sequence procedure must be respected:

1. Connect jumper JP2 between pin 5 and pin 6 for EXT or between pin 3 and pin 4 for VIN
2. Connect the external power source to VIN or EXT
3. Power on the external power supply  $7\text{ V} < \text{VIN} < 12\text{ V}$  to VIN, or 5 V for EXT
4. Check that the green LED LD5 is turned ON
5. Connect the PC to the USB connector CN1

If this order is not respected, the board may be powered by USB (U5V) first, then by VIN or EXT as the following risks may be encountered:

1. If more than 300 mA current is needed by the board, the PC may be damaged or the current supplied can be limited by the PC. As a consequence, the board is not powered correctly.
2. 300 mA is requested at enumeration so there is a risk that the request is rejected and the enumeration does not succeed if the PC cannot provide such current. Consequently, the board is not power supplied (LED LD5 remains OFF).

## 6.5 Clock sources

### 6.5.1 HSE clock (high-speed external clock)

There are four ways to configure the pins corresponding to the external high-speed clock (HSE):

- **MCO from STLINK-V3E (default):** MCO output of ST-LINK is used as an input clock. This frequency cannot be changed, it is fixed at 8 MHz and connected to the PF0/PH0-OSC\_IN of STM32H7 Series microcontroller. The configuration must be:
  - SB44 and SB46 OFF
  - SB45 ON
  - SB3 and SB4 OFF
- **HSE on-board oscillator from X3 crystal (not provided):** for typical frequencies and its capacitors and resistors, refer to the STM32H7 Series microcontroller datasheet and to the *Oscillator design guide for STM8AF/AL/S and STM32 microcontrollers* Application note (AN2867) for the oscillator design guide. The X3 crystal has the following characteristics: 25 MHz, 6 pF, 20 ppm. It is recommended to use NX2016SA-25MHz-EXS00A-CS11321 manufactured by NDK. The configuration must be:
  - SB44 and SB46 OFF
  - SB3 and SB4 ON
  - C69 and C70 soldered with 5.6 pF capacitors
  - SB45 OFF

Oscillator from external PF0/PH0: from an external oscillator through the pin 29 of the CN11 connector. The configuration must be:

- SB46 ON
- SB45 OFF
- SB3 and SB4 OFF
- **HSE not used:** PF0/PH0 and PF1/PH1 are used as GPIOs instead of clocks. The configuration must be:
  - SB44 and SB46 ON
  - SB45 OFF
  - SB3 and SB4 OFF

### 6.5.2 LSE clock (low-speed external clock) - 32.768 kHz

There are three ways to configure the pins corresponding to the low-speed clock (LSE):

- **On-board oscillator (default):** X2 crystal. Refer to the *Oscillator design guide for STM8AF/AL/S and STM32 microcontrollers* Application note (AN2867) for oscillator design guide for STM32H7 Series microcontrollers. It is recommended to use

NX3215SA-32.768kHz-EXS00A-MU00525 (32.768 kHz, 6 pf load capacitance, 20 ppm) from NDK. The configuration must be:

- SB40 and SB41 OFF
- R38 and R39 ON
- **Oscillator from external PC14:** from external oscillator through the pin 25 of CN11 connector. The configuration must be:
  - SB40 and SB41 ON
  - R38 and R39 OFF
- **LSE not used:** PC14 and PC15 are used as GPIOs instead of the low-speed clock. The configuration must be:
  - SB40 and SB41 ON
  - R38 and R39 OFF

## 6.6 Board functions

### 6.6.1 LEDs

**User LD1:** a green user LED is connected to the STM32H7 I/O PB0 (SB39 ON and SB47 OFF) or PA5 (SB47 ON and SB39 OFF) corresponding to the ST Zio D13.

**User LD2:** a yellow user LED is connected to PE1.

**User LD3:** a red user LED is connected to PB14.

These user LEDs are on when the I/O is HIGH value, and are off when the I/O is LOW.

**LD4 COM:** the tricolor LED LD4 (green, orange, red) provides information about ST-LINK communication status. LD4 default color is red. LD4 turns to green to indicate that communication is in progress between the PC and the STLINK-V3E, with the following setup:

- Slow blinking red/OFF at power-on before USB initialization
- Fast blinking red/OFF after the first correct communication between PC and STLINK-V3E (enumeration)
- Red LED ON when the initialization between the PC and STLINK-V3E is complete
- Green LED ON after a successful target communication initialization
- Blinking red/green during communication with the target
- Green ON communication finished and successful
- Orange ON communication failure

**LD5 PWR:** the green LED indicates that the STM32H7 part is powered and +5 V power is available on CN8 pin 9 and CN11 pin 18.

**LD6 USB power fault:** LD5 indicates that the board power consumption on USB exceeds 500 mA, consequently the user must power the board using an external power supply.

**LD7 and LD8 USB FS:** Refer to [Section 6.6.6: USB OTG FS](#).

## 6.6.2 Push-buttons

**B1 USER (blue button):** the user button is connected to the I/O PC13 by default (tamper support: SB51 ON and SB58 OFF) or PA0 (Wakeup support: SB58 ON and SB51 OFF) of the STM32H7 Series microcontroller.

**B2 RESET (black button):** this push-button is connected to NRST and is used to reset the STM32H7 Series microcontroller.

## 6.6.3 MCU voltage selection: 1V8/3V3

The STM32H7 Nucleo-144 board offers the possibility to supply the STM32H7 Series microcontroller with 1.8 V or 3.3 V. JP5 is used to select the VDD\_MCU power level.

- Place the JP5 jumper on 3V3 to supply the MCU with 3V3, connecting pins 1 and 2.
- Place the JP5 jumper on 1V8 to supply the MCU with 1V8, connecting pins 2 and 3.

## 6.6.4 Current consumption measurement (IDD)

Jumper JP4, labeled IDD, is used to measure the STM32H7 Series microcontroller consumption by removing the jumper and by connecting an ammeter:

- JP4 must be ON when STM32H7 is powered with 3V3\_VDD (default)
- If JP4 is OFF, an ammeter must be connected to measure the STM32H7 current. If there is no ammeter, the STM32H7 is not powered.

---

**Warning:** on MB1364 REV.C, 'VDD\_MCU' is also supplying Ethernet PHY (U15) and debug voltage translation (U1 and U10).

---

If needed, for low power measurement (for example standby mode), in order to measure only MCU (U7) power consumption, the user must remove the following components: R4, R43, R44, R45, R46, R47, R48, R49, R50, R51, R52, R53, R59, R61, U1, U10, U15, and SB45.

After removing these components, it becomes impossible to use Ethernet, and 1.8 V debug with STLINK-V3E.

## 6.6.5 Virtual COM port (VCP): LPUART/USART

The STM32H7 Nucleo-144 board offers the possibility to connect an LPUART or a USART interface to the STLINK-V3E or to the ST morpho connectors and ARDUINO® Uno V3 connectors.

The selection is done by settings the related solder bridges. (Refer to [Table 10](#) and [Table 11](#) below).

By default the USART3 communication between the target STM32H7 and the STLINK-V3E is enabled, to support the Virtual COM port for the Mbed (SB5 and SB6 ON).

Table 10. USART3 connection

Pin name	Function	Virtual COM port (default configuration)	ST morpho connection
PD8	USART3 TX	SB5 ON and SB7 OFF	SB5 OFF and SB7 ON
PD9	USART3 RX	SB6 ON and SB4 OFF	SB6 OFF and SB4 ON

Table 11. LPUART1 connection

Pin name	Function	Virtual COM port	ARDUINO® D0 and D1	ST morpho connection
PB6	LPUART1 TX	SB9 ON SB8 and SB18 OFF	SB8 ON SB9 and SB18 OFF	SB9 OFF and SB18 OFF
PB7	LPUART1 RX	SB34 ON SB12 and SB68 OFF	SB68 ON SB34 and SB66 OFF	SB12 OFF and SB34 OFF

**Hardware connection required for USART bootloader:**

The STM32H7x3 embeds a USART bootloader. To use the USART bootloader (USART1), hardware modifications are required on the NUCLEO board. Flying wires have to be connected between PD8/PD9 (USART3 available on SB19/SB12) and PB10/PB11 (USART1 available on CN15).

**6.6.6 USB OTG FS**

The STM32H7 Nucleo-144 board supports USB OTG FS communication via a USB Micro-AB connector (CN13) and USB power switch (U18) connected to  $V_{BUS}$ .

---

**Warning:** **USB Micro-AB connector (CN13) cannot power the Nucleo-144 board. To avoid damaging the STM32H7, it is mandatory to power the Nucleo-144 before connecting a USB cable on CN13. Otherwise, there is a risk of current injection on STM32H7 I/Os.**

---

A green LED LD8 lights in one of these cases:

- Power switch (U12) is ON and STM32H7 Nucleo-144 board works as a USB host
- $V_{BUS}$  is powered by another USB host when the STM32H7 Nucleo-144 board works as a USB device.

The red LED LD7 lights if overcurrent occurs when +5 V is enabled on  $V_{BUS}$  in USB host mode.

*Note:* 1. It is recommended to power the Nucleo-144 board with an external power supply when using USB OTG or host function.

2. SB76 must be ON when using USB OTG FS.

Table 12. USB pin configuration

Pin name	Function	Configuration when using USB connector	Configuration when using ST morpho connector	Remark
PA8	USB SOF	-	-	Test point TP4
PA9	USB V <sub>BUS</sub>	SB23 ON	SB23 OFF	-
PA10	USB ID	SB24 ON	SB24 OFF	-
PA11	USB DM	SB21 ON	SB21 OFF	-
PA12	USB DP	SB22 ON	SB22 OFF	-
PD10	USB PWR EN	SB77 ON	SB77 OFF	-
PG7	USB FS OVCR	SB76 ON	SB76 OFF	-

ESD protection part USBLC6-2SC6 is implemented on USB port because all USB pins on STM32H7 are dedicated to USB port protection only on the STM32H7 Nucleo-144 board. USB pin ID is not used.

### 6.6.7 Ethernet

The STM32H7 Nucleo-144 board supports 10M/100M Ethernet communication by a PHY LAN8742A-CZ-TR (U15) and RJ45 connector (CN14). Ethernet PHY is connected to the STM32H7 Series microcontroller via the RMII interface. 50 MHz clock for the STM32H7 Series microcontroller is generated by the PHY RMII\_REF\_CLK.

Note:

1. JP6 and SB72 must be ON when using Ethernet.

2. Ethernet PHY LAN8742A must be set in power-down mode (in this mode Ethernet PHY ref clock turns off) to achieve the expected low-power mode current. This is done by configuring Ethernet PHY LAN8742A basic control register (at address 0x00) bit 11 (power down) to '1'. SB57 can also be OFF to get the same effect.

Table 13. Ethernet pin configuration

Pin name	Function	Conflict with ST Zio connector signal	Configuration when using Ethernet	Configuration when using ST Zio or ST morpho connector
PA1	RMII Reference Clock	-	SB57 ON	SB57 OFF
PA2	RMII MDIO	-	SB72 ON	SB72 OFF
PC1	RMII MDC	-	SB64 ON	SB64 OFF
PA7	RMII RX Data Valid	-	SB31 ON	SB31 OFF
PC4	RMII RXD0	-	SB36 ON	SB36 OFF
PC5	RMII RXD1	-	SB29 ON	SB29 OFF
PG11	RMII TX Enable	-	SB27 ON	SB27 OFF
PG13	RXII TXD0	-	SB30 ON	SB30 OFF
PB13	RMII TXD1	I2S_A_CK	JP6 ON	JP6 OFF

## 6.7 Solder bridges and jumpers

SBxx can be found on the top layer and SB1xx can be found on the bottom layer of the Nucleo-144 board.

**Table 14. Solder bridge and jumper configuration**

Bridge	State <sup>(1)</sup>	Description
SB1 (3V3_PER)	<b>ON</b>	Peripheral power 3V3_PER is connected to 3V3.
	<b>OFF</b>	Peripheral power 3V3_PER is not connected.
SB2 (3V3)	<b>ON</b>	Output of voltage regulator ST1L05CPU33R is connected to 3V3.
	<b>OFF</b>	Output of voltage regulator ST1L05CPU33R is not connected.
SB80 (1V8_VDD)	<b>ON</b>	Output of voltage regulator ST1L05BPUR is connected to 1V8_VDD.
	<b>OFF</b>	Output of voltage regulator ST1L05BPUR is not connected.
SB6	<b>ON</b>	Input of voltage regulator ST1L05BPUR is connected to 3V3_VDD.
	<b>OFF</b>	Input of voltage regulator ST1L05BPUR is not connected.
SB12, SB19 (ST-LINK-USART)	<b>ON</b>	PG9 and PG14 on ST-LINK STM32F723IEK6 are connected to PD8 and PD9 to enable virtual COM port for Mbed support. Thus PD8 and PD9 on the ST morpho connectors cannot be used.
	<b>OFF</b>	PG9 and PG14 on ST-LINK STM32F723IEK6 are disconnected to PD8 and PD9 on STM32H7.
JP1 (ST-LINK_RST)	<b>OFF</b>	No incidence on ST-LINK STM32F723IEK6 NRST signal.
	<b>ON</b>	ST-LINK STM32F723IEK6 signal is connected to GND (ST-LINK reset to reduce power consumption).
SB32 (SWO)	<b>ON</b>	SWO signal of the STM32H7 (PB3) is connected to ST-LINK SWO input. (SB26 must be removed)
	<b>OFF</b>	SWO signal of STM32H7 is not connected.
JP3 (NRST)	<b>ON</b>	Board RESET signal (NRST) is connected to ST-LINK reset control I/O (T_NRST).
	<b>OFF</b>	Board RESET signal (NRST) is not connected to ST-LINK reset control I/O (T_NRST).
SB10, SB11, SB20 (IOREF)	<b>OFF, ON, OFF</b>	IOREF is connected to VDD_MCU.
	<b>ON, OFF, OFF</b>	IOREF is connected to 3V3_PER.
	<b>OFF, OFF, ON</b>	IOREF is connected to 3V3.

Table 14. Solder bridge and jumper configuration (continued)

Bridge	State <sup>(1)</sup>	Description
SB14 (SDMMC_D0), SB15 (SDMMC_D1)	ON	These pins are connected to ST morpho connector CN12.
	OFF	These pins are disconnected from ST morpho connector CN12 to avoid stub of SDMMC data signals on PCB.
SB39, SB47 (LD1-LED)	ON, OFF	Green user LED LD1 is connected to PB0.
	OFF, ON	Green user LED LD1 is connected to D13 of ARDUINO <sup>®</sup> signal (PA5).
	OFF, OFF	Green user LED LD1 is not connected.
	ON, ON	Forbidden
SB33, SB35 (D11)	OFF, ON	D11 (Pin 14 of CN7) is connected to STM32H7 PB5 (SPI_A_MOSI/ TIM_D_PWM2)
	ON, OFF	D11 (Pin 14 of CN7) is connected to STM32H7 PA7 (SPI_A_MOSI/ TIM_E_PWM1)
SB40, SB41 (X2 crystal)	OFF, OFF	PC14, PC15 are not connected to ST morpho connector CN11. (X2 used to generate 32 kHz clock).
	ON, ON	PC14, PC15 are connected to ST morpho connector CN11. (R38 and R39 must be removed).
SB44 (PF1/PH1) SB46 (PF0/PH0) (Main clock)	ON, OFF	PF0/PH0 is not connected to ST morpho connector CN11 PF1/PH1 is connected to ST morpho connector CN11 (MCO is used as the main clock for STM32H7 on PF0/PH0 – SB45 ON).
	OFF, OFF	PF0/PH0, PF1/PH1 are not connected to ST morpho connector CN11 (X3, C69, C70, SB3, and SB4 provide a clock. In this case, SB45 must be removed).
	ON, ON	PF0/PH0 and PF1/PH1 are connected to ST morpho connector CN11. (SB3, SB4, and SB45 must be removed).
SB45 (STLK_MCO)	ON	MCO of ST-LINK (STM32F723IEK6) is connected to PF0/PH0 of STM32H7.
	OFF	MCO of ST-LINK (STM32F723IEK6) is not connected to PF0/PH0 of STM32H7.
SB3, SB4 (external 25M crystal)	OFF, OFF	PF0/PH0 and PF1/PH1 are not connected to external 25 MHz crystal X3.
	ON, ON	PF0/PH0 and PF1/PH1 are connected to external 25 MHz crystal X3.
SB52 (V <sub>BAT</sub> )	ON	V <sub>BAT</sub> pin of STM32H7 is connected to V <sub>DD_MCU</sub> .
	OFF	V <sub>BAT</sub> pin of STM32H7 is not connected to V <sub>DD_MCU</sub> .

Table 14. Solder bridge and jumper configuration (continued)

Bridge	State <sup>(1)</sup>	Description
SB51, SB58 (B1-USER)	ON, OFF	B1 push-button is connected to PC13.
	OFF, ON	B1 push-button is connected to PA0 (Set SB51 OFF if the ST Zio connector is used).
	OFF, OFF	B1 push-button is not connected.
SB75 (PA0)	ON	PA0 is connected to the ST Zio connector (Pin 29 of CN10).
	OFF	PA0 is not connected to the ST Zio connector (Pin 29 of CN10).
RMII Signals SB57 (PA1), SB64 (PC1), SB72 (PA2), SB36 (PC4), SB29 (PC5), SB30 (PG13), SB27 (PG11), SB31 (PA7), JP6 (PB13)	ON	These pins are used as RMII signals and connected to Ethernet PHY. (SB7 must be removed) These pins must not be used on the ST morpho or the ST Zio connectors.
	OFF	These pins can be used as GPIOs on the ST morpho connectors. PB13 can be used as I2S_A_CK on ST Zio (Pin 5 of CN7) if not used on the ST morpho.
SB74 (Ethernet nRST) RMII Signal	ON	NRST of STM32H7 is connected to Ethernet PHY (U15).
	OFF	NRST of STM32H7 is not connected to Ethernet PHY (U15).
SB76 (PG7)	ON	USB overcurrent alarm is connected.
	OFF	USB overcurrent alarm is not connected. PG7 is used as GPIO on the ST morpho connector (CN12).
SB77 (PD10)	ON	PD10 is connected to Enable for Power switch (U18) to control V <sub>BUS</sub> .
	OFF	PD10 is used as GPIO on the ST morpho connector (CN12).
SB23 (PA9)	ON	PA9 is connected to USB V <sub>BUS</sub> .
	OFF	PA9 is not connected to USB V <sub>BUS</sub> . PA9 is used as GPIO on the ST morpho connector (CN12).
SB24 (PA10)	ON	PA10 is connected to USB ID.
	OFF	PA10 is not connected to USB ID. PA10 is used as GPIO on the ST morpho connector (CN12).
SB21 (PA11), SB22 (PA12)	ON	These pins are used as D- and D+ on USB connector CN13. (SB16 and SB17 must be OFF).
	OFF	These pins are used as GPIOs on the ST morpho connectors.
SB13	ON	VDD33_USB_1 is connected to 3V3_VDD.
	OFF	VDD33_USB_1 is not supplied.
SB25	ON	VDD_MMC_1 is connected to VDD_MCU.
	OFF	VDD_MMC_1 is not supplied.

Table 14. Solder bridge and jumper configuration (continued)

Bridge	State <sup>(1)</sup>	Description
SB59 (PG6)	<b>ON</b>	PG6 is connected to QSPI_CS (SB61 must be OFF).
	OFF	PG6 is used as GPIO on the ST morpho connector (CN12).
SB63 (PB2)	<b>ON</b>	PB2 is connected to QSPI_CLK. (SB69 must be OFF)
	OFF	PB2 is not connected to QSPI_CLK and can be used as COMP1_INP (SB69 ON) or used as GPIO on the ST morpho connector CN12. (SB69 OFF)
SB71, SB73 (PE6)	<b>ON, OFF</b>	PE6 is connected to SAI_A_SD (D59 of CN9)
	OFF, ON	PE6 is connected to TIMER_A_BKIN2 (D38 of CN10)
SB67 (PE2)	<b>ON</b>	PE2 is connected to SAI_A_MCLK (D56 of CN9). QSPI_BK1_IO2 cannot be used (D31 of CN10).
	OFF	PE2 is used as QSPI_BK1_IO2 (D31 of CN10).
SB53 (PC2) and SB60 (PF10)	<b>ON</b>	ADC_IN are connected to A4 and A5 (pin 9 and 11) on the ST Zio connector CN9. Thus SB55 and SB62 must be OFF
	OFF	ADC_IN are connected to A4 and A5 (pin 9 and 11) on the ST Zio connector CN9. Thus SB55 and SB62 can be ON (I <sup>2</sup> C)
SB65 (PF11)	OFF	On NUCLEO-H723ZG, NUCLEO-H743ZI2, and NUCLEO-H753ZI, PF11 is used only as GPIO on the ST morpho connector (CN12) and must not be used as ADC_IN.
I <sup>2</sup> C SB55 (PB9) and SB62 (PB8)	<b>ON</b>	PB9 and PB8 (I2C) are connected to A4 and A5 (pin 9 and 11) on the ST Zio connector CN9. Thus SB60 and SB53 must be OFF
	<b>OFF</b>	PB9 and PB8 (I2C) are not connected to A4 and A5 (pin 9 and 11) on the ST Zio connector CN9.
SB28 and SB70 (PE9)	<b>ON, OFF</b>	PE9 is used as TIMER_A_PWM1 (Pin 4) on the ST Zio connector CN10.
	OFF, ON	PE9 is used as COMP2_INP (Pin 15) on the ST Zio connector CN9.
SB37 (PF12) and SB38 (PF4)	OFF, ON	ADC_IN is connected to A6 (pin 7) on the ST Zio connector CN10. PF12 must not be used as ADC_IN (SB37 must be OFF)
SB48 (PF5) and SB49 (PF13)	ON, OFF	ADC_IN is connected to A7 (pin 9) on the ST Zio connector CN10. PF13 must not be used as ADC_IN (SB49 must be OFF)
SB50 (PF14) and SB54 (PF6)	OFF, ON	ADC_IN is connected to A8 (pin 11) on the ST Zio connector CN10. PF14 must not be used as ADC_IN (SB50 must be OFF)
SB5	<b>OFF</b>	NUCLEO-H723ZG, NUCLEO-H743ZI2, and NUCLEO-H753ZI support 1V8 and 3V3 for VDD_MCU. Thus U10 level shifter is needed and SB5 must be OFF.
	ON	If the MCU is supplied with 3V3, U10 can be by-passed and SB5 can be ON.

1. The default SBx state is shown in bold.

All the other solder bridges present on the STM32H7 Nucleo-144 board are used to configure several I/Os and power supply pins for compatibility of features and pinout with the target STM32H7 supported.

The STM32H7 Nucleo-144 board is delivered with the solder bridges configured, according to the target STM32H7 supported.

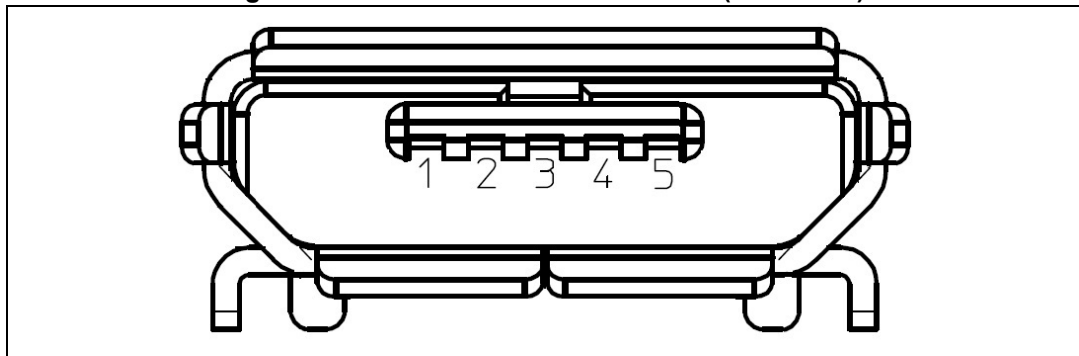
## 7 Board connectors

Several connectors are implemented on the STM32H7 Nucleo-144 board.

### 7.1 STLINK-V3 USB Micro-B connector CN1

The USB Micro-B connector CN1 is used to connect embedded STLINK-V3E to the PC for programming and debugging purposes.

Figure 15. USB Micro-B connector CN1 (front view)



The related pinout for the USB STLINK-V3E connector is listed in [Table 15](#).

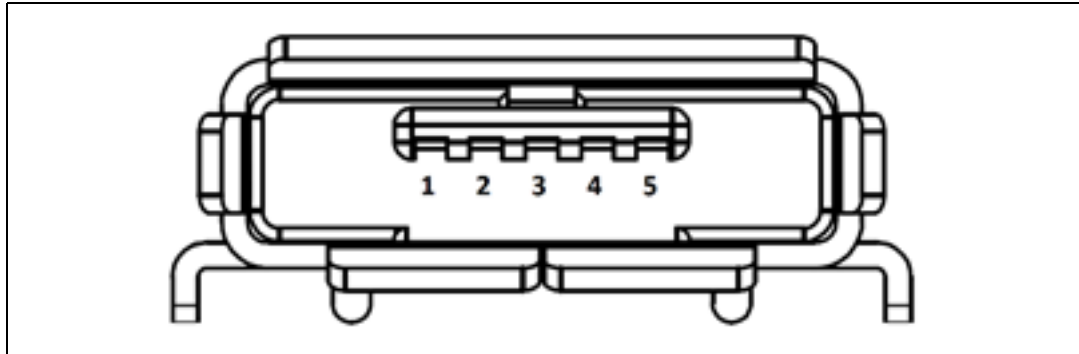
Table 15. USB Micro-B connector pinout

Connector	Pin number	Pin name	Signal name	ST-LINK MCU pin	Function
CN1	1	VBUS	5V_USB_CHGR	-	5 V power
	2	DM	USB_DEV_HS_CN_N	PB14	USB differential pair N
	3	DP	USB_DEV_HS_CN_P	PB15	USB differential pair P
	4	ID	-	-	-
	5	GND	-	-	GND

## 7.2 USB OTG FS connector CN13

An USB OTG Full Speed communication link is available at USB Micro-AB receptacle connector CN13. Micro-AB receptacle enables USB Host and USB Devices features.

**Figure 16. USB OTG FS Micro-AB connector CN13 (front view)**



The related pinout for the USB OTG FS connector is listed in [Table 16](#).

**Table 16. USB OTG FS Micro-AB connector pinout**

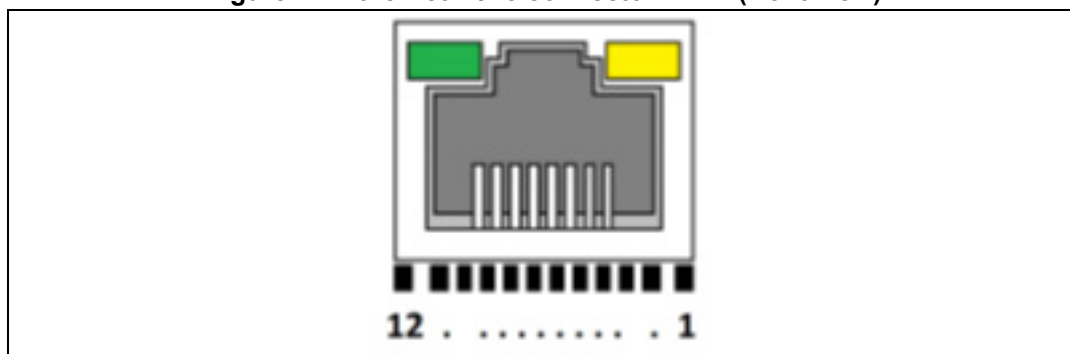
Connector	Pin number	Pin name	Signal name	MCU pin	Function
CN13	1	VBUS	USB_FS_VBUS	PA9	5 V power
	2	DM	USB_FS_N	PA11	USB differential pair M
	3	DP	USB_FS_P	PA12	USB differential pair P
	4	ID	USB_FS_ID	PA10	-
	5	GND	-	-	GND

## 7.3 Ethernet RJ45 connector CN14

The STM32H7 Nucleo-144 board supports 10Mbps/100Mbps Ethernet communication with the U15 LAN8742A-CZ-TR PHY from MICROCHIP and CN14 integrated RJ45 connector. The Ethernet PHY is connected to the MCU via the RMI interface.

The 25 MHz clock for the PHY is generated by oscillator X4. The 50 MHz clock for the MCU (derived from the 25 MHz crystal oscillator) is provided by the RMII\_REF\_CLK of the PHY.

Figure 17. Ethernet RJ45 connector CN14 (front view)



1. Green LED: Ethernet traffic
2. Amber LED: Ethernet connection

The related pinout for the Ethernet connector is listed in [Table 17](#).

Table 17. Ethernet connector pinout

Connector	Pin number	Description	MCU pin	Pin number	Description	MCU pin
CN14	1	TX+	-	7	NC	-
	2	TX-	-	8	NC	-
	3	RX+	-	9	K, yellow LED	-
	4	NC	-	10	A, yellow LED	-
	5	NC	-	11	K, green LED	-
	6	RX-	-	12	A, green LED	-



**Caution:1** The I/Os of STM32H7 Series microcontroller are 3.3 V compatible instead of 5 V for ARDUINO® Uno V3.

**Caution:2** R37 must be removed before implementing ARDUINO® shield with  $V_{REF+}$  power being provided on CN7 pin 6. Refer to [Table 14: Solder bridge and jumper configuration](#) for details on R37.

## NUCLEO-H723ZG, NUCLEO-H743ZI2, and NUCLEO-H753ZI pin assignments

**Table 18. CN7 ZIO connector pinout<sup>(1)</sup>**

Pin	Pin name	Signal name	STM32H7 pin	MCU Function	Pin	Pin name	Signal name	STM32H7 pin	MCU Function
1	D16	I2S_A_MCK	PC6	I2S_2	2	D15	I2C_A_SCL	PB8	I2C_1_SCL
3	D17	I2S_A_SD	PB15	I2S_2	4	D14	I2C_A_SDA	PB9	I2C_1_SDA
5	D18	I2S_A_CK	PB13 <sup>(2)</sup>	I2S_2	6	VREFP	VREFP	-	VDDA/VREFP
7	D19	I2S_A_WS	PB12	I2S_2	8	GND	GND	-	-
9	D20	I2S_B_WS	PA15	I2S_3	10	D13	SPI_A_SCK	PA5	SPI1_SCK
11	D21	I2S_B_MCK	PC7	I2S_3	12	D12	SPI_A_MISO	PA6	SPI1_MISO
13	D22	I2S_B_SD/ SPI_B_MOSI	PB5	I2S_3/ SPI3	14	D11	SPI_A_MOSI / TIM_E_PWM1	PB5 <sup>(3)</sup>	SPI1_MOSI/ TIM3_CH2
15	D23	I2S_B_CK/ SPI_B_SCK	PB3	I2S_3/ SPI3	16	D10	SPI_A_CS / TIM_B_PWM3	PD14	SPI1_CS/ TIM4_CH3
17	D24	SPI_B_NSS	PA4	SPI3	18	D9	TIM_B_PWM2	PD15	TIM4_CH4
19	D25	SPI_B_MISO	PB4	SPI3	20	D8	I/O	PF3	-

1. For more details, refer to [Table 14: Solder bridge and jumper configuration](#).

2. PB13 is used as I2S\_A\_CK and connected to CN7 pin 5. If JP6 is ON, it is also connected to Ethernet PHY as RMII\_TXD1. In this case, only one function of the Ethernet or I2S\_A must be used.

3. PA7 is used as D11 and connected to CN7 pin 14. If SB31 is ON, it is also connected to both Ethernet PHY as RMII\_CRS\_DV. In this case, only one function of the Ethernet or D11 must be used.

**Table 19. CN8 ZIO connector pinout**

Pin	Pin name	Signal name	STM32H7 pin	MCU Function	Pin	Pin name	Signal name	STM32H7 pin	MCU Function
1	NC	NC	-	-	2	D43	SDMMC_D0	PC8	SDMMC
3	IOREF	IOREF	-	3.3 V Ref	4	D44	SDMMC_D1 I2S_A_CKIN	PC9	SDMMC I2S_CKIN
5	NRST	NRST	NRST	RESET	6	D45	SDMMC_D2	PC10	SDMMC



Table 19. CN8 ZIO connector pinout (continued)

Pin	Pin name	Signal name	STM32H7 pin	MCU Function	Pin	Pin name	Signal name	STM32H7 pin	MCU Function
7	3V3	3V3	-	3.3 V input/output	8	D46	SDMMC_D3	PC11	SDMMC
9	5V	5V	-	5 V output	10	D47	SDMMC_CK	PC12	SDMMC
11	GND	GND	-	ground	12	D48	SDMMC_CMD	PD2	SDMMC
13	GND	GND	-	ground	14	D49	I/O	PG2	-
15	VIN	VIN	-	Power input	16	D50	I/O	PG3	-

Table 20. CN9 ZIO connector pinout

Pin	Pin name	Signal name	STM32H7 pin	MCU Function	Pin	Pin name	Signal name	STM32H7 pin	MCU Function
1	A0	ADC	PA3	ADC12_INP15	2	D51	USART_B_SCLK	PD7	USART_2
3	A1	ADC	PC0	ADC123_INP10	4	D52	USART_B_RX	PD6	USART_2
5	A2	ADC	PC3	ADC12_INP13	6	D53	USART_B_TX	PD5	USART_2
7	A3	ADC	PB1	ADC12_INP5	8	D54	USART_B_RTS	PD4	USART_2
9	A4	ADC	PC2/ PB9	ADC123_INP12/ I2C1_SDA	10	D55	USART_B_CTS	PD3	USART_2
11	A5	ADC	PF10/ PB8	ADC3_INP6/ I2C1_SCL	12	GND	GND	-	-
13	D72	COMP1_INP	PB2	COMP1_INP	14	D56	SAI_A_MCLK	PE2 <sup>(1)</sup>	SAI_1_A
15	D71	COMP2_INP	PE0	COMP2_INP	16	D57	SAI_A_FS	PE4	SAI_1_A
17	D70	I2C_B_SMBA	PF2	I2C2	18	D58	SAI_A_SCK	PE5	SAI_1_A
19	D69	I2C_B_SCL	PF1	I2C2	20	D59	SAI_A_SD	PE6	SAI_1_A
21	D68	I2C_B_SDA	PF0	I2C2	22	D60	SAI_B_SD	PE3	SAI_1_B
23	GND	GND	-	-	24	D61	SAI_B_SCK	PF8	SAI_1_B
25	D67	CAN_RX	PD0	CAN_1	26	D62	SAI_B_MCLK	PF7	SAI_1_B

**Table 20. CN9 ZIO connector pinout (continued)**

Pin	Pin name	Signal name	STM32H7 pin	MCU Function	Pin	Pin name	Signal name	STM32H7 pin	MCU Function
27	D66	CAN_TX	PD1	CAN_1	28	D63	SAI_B_FS	PF9	SAI_1_B
29	D65	I/O	PG0	-	30	D64	I/O	PG1	-

1. PE2 is connected to both CN9 pin 14 (SAI\_A\_MCLK) and CN10 pin 25 (QSPI\_BK1\_IO2). Only one function must be used at one time.

**Table 21. CN10 ZIO connector pinout**

Pin	Pin name	Signal name	STM32H7 pin	MCU Function	Pin	Pin name	Signal name	STM32H7 pin	MCU Function
1	AVDD	VDDA	-	Analog VDD	2	D7	I/O	PG12	I/O
3	AGND	AGND	-	Analog GND	4	D6	TIMER_A_PWM1	PE9	TIM1_CH1
5	GND	GND	-	GND	6	D5	TIMER_A_PWM2	PE11	TIM1_CH2
7	A6	ADC_A_IN	PF4	ADC3_INP9	8	D4	I/O	PE14	I/O
9	A7	ADC_B_IN	PF5	ADC3_INP4	10	D3	TIMER_A_PWM3	PE13	TIM1_CH3
11	A8	ADC_C_IN	PF6	ADC3_INP8	12	D2	I/O	PG14	I/O
13	D26	QSPI_CS	PG6	QSPI1_NCS	14	D1	USART_A_TX	PB6	LPUART1
15	D27	QSPI_CLK	PB2	QSPI1_CLK	16	D0	USART_A_RX	PB7	LPUART1
17	GND	GND	-	GND	18	D42	TIMER_A_PWM1N	PE8	TIM1_CH1N
19	D28	QSPI_BK1_IO3	PD13	QSPI1_IO	20	D41	TIMER_A_ETR	PE7	TIM1_ETR
21	D29	QSPI_BK1_IO1	PD12	QSPI1_IO	22	GND	GND	-	GND
23	D30	QSPI_BK1_IO0	PD11	QSPI1_IO	24	D40	TIMER_A_PWM2N	PE10	TIM1_CH2N
25	D31	QSPI_BK1_IO2	PE2 <sup>(1)</sup>	QSPI1_IO	26	D39	TIMER_A_PWM3N	PE12	TIM1_CH3N
27	GND	-	-	-	28	D38	TIMER_A_BKIN2	PE6	TIM1_BKIN2
29	D32	TIM_C_PWM1	PA0	TIM2_CH1	30	D37	TIMER_A_BKIN1	PE15	TIM1_BKIN1
31	D33	TIM_D_PWM1	PB0	TIM3_CH3	32	D36	TIMER_C_PWM2	PB10	TIM2_CH3
33	D34	TIM_B_ETR	PE0	TIM4_ETR	34	D35	TIMER_C_PWM3	PB11	TIM2_CH4

## 8.2 ST morpho connector

The ST morpho connector consists of male pin header footprints CN11 and CN12 (not soldered by default). They are used to connect the STM32H7 Nucleo-144 board to an extension board or a prototype/wrapping board placed on top of the STM32H7 Nucleo-144 board. All signals and power pins of the STM32H7 are available on the ST morpho connector. This connector can also be probed by an oscilloscope, logical analyzer, or voltmeter.

[Table 22](#) shows the pin assignments of each STM32H7 on the ST morpho connector.

**Table 22. ST morpho connector pin assignment**

CN11 odd pins		CN11 even pins		CN12 odd pins		CN12 even pins	
Pin nbr	Pin name	Pin nbr	Pin name	Pin nbr	Pin name	Pin nbr	Pin name
1	PC10	2	PC11	1	PC9	2	PC8
3	PC12	4	PD2	3	PB8	4	PC6
5	3V3_VDD	6	5V_EXT	5	PB9	6	PC5
7	BOOT0 <sup>(1)</sup>	8	GND	7	VREFP	8	5V_USB_STLK <sup>(2)</sup>
9	PF6	10	NC	9	GND	10	PD8
11	PF7	12	IOREF	11	PA5	12	PA12
13	PA13 <sup>(3)</sup>	14	NRST	13	PA6	14	PA11
15	PA14 <sup>(3)</sup>	16	3V3	15	PA7	16	PB12
17	PA15	18	5V	17	PB6	18	PB11
19	GND	20	GND	19	PC7	20	GND
21	PB7	22	GND	21	PA9	22	PB2
23	PC13	24	VIN	23	PA8	24	PB1
25	PC14	26	NC	25	PB10	26	PB15
27	PC15	28	PA0	27	PB4	28	PB14
29	PH0	30	PA1	29	PB5	30	PB13
31	PH1	32	PA4	31	PB3	32	AGND
33	VBAT	34	PB0	33	PA10	34	PC4
35	PC2	36	PC1	35	PA2	36	PF5
37	PC3	38	PC0	37	PA3	38	PF4
39	PD4	40	PD3	39	GND	40	PE8
41	PD5	42	PG2	41	PD13	42	PF10
43	PD6	44	PG3	43	PD12	44	PE7
45	PD7	46	PE2	45	PD11	46	PD14
47	PE3	48	PE4	47	PE10	48	PD15
49	GND	50	PE5	49	PE12	50	PF14
51	PF1	52	PF2	51	PE14	52	PE9

Table 22. ST morpho connector pin assignment (continued)

CN11 odd pins		CN11 even pins		CN12 odd pins		CN12 even pins	
Pin nbr	Pin name	Pin nbr	Pin name	Pin nbr	Pin name	Pin nbr	Pin name
53	PF0	54	PF8	53	PE15	54	GND
55	PD1	56	PF9	55	PE13	56	PE11
57	PD0	58	PG1	57	PF13	58	PF3
59	PG0	60	GND	59	PF12	60	PF15
61	PE1	62	PE6	61	PG14	62	PF11
63	PG9	64	PG15	63	GND	64	PE0
65	PG12	66	PG10	65	PD10	66	PG8
67	NC	68	PG13	67	PG7	68	PG5
69	PD9	70	PG11	69	PG4	70	PG6

1. The default state of BOOT0 is 0. It can be set to 1 when a jumper is plugged on the pins 5-7 of CN11.
2. 5V\_USB\_STLK is the 5 V power coming from the ST-LINKV3 USB connector that rises before and it rises before the +5 V rising on the board.
3. PA13 and PA14 are shared with SWD signals connected to STLINK-V3. It is not recommended to use them as I/O pins.

## 9 Nucleo-144 boards information

### 9.1 Product marking

The sticker located on the top or bottom side of the PCB board shows the information about product identification such as board reference, revision, and serial number.

The first identification line has the following format: "MBxxxx-Variant-yyz", where "MBxxxx" is the board reference, "Variant" (optional) identifies the mounting variant when several exist, "y" is the PCB revision and "zz" is the assembly revision: for example B01.

The second identification line is the board serial number used for traceability.

Evaluation tools marked as "ES" or "E" are not yet qualified and therefore not ready to be used as reference design or in production. Any consequences deriving from such usage will not be at ST charge. In no event, ST will be liable for any customer usage of these engineering sample tools as reference design or in production.

"E" or "ES" marking examples of location:

- On the target STM32 that is soldered on the board (for illustration of STM32 marking, refer to the STM32 datasheet "Package information" paragraph at the [www.st.com](http://www.st.com) website).
- Next to the evaluation tool ordering part number that is stuck or silk-screen printed on the board.

These boards feature a specific STM32H7 device version that allows the operation of any stack or library. This STM32H7 device shows a 'U' marking option at the end of the standard part number and is not available for sales.

The board reference for the STM32H7 Nucleo-144 boards is MB1364.

### 9.2 Board revision history

#### Revision C-01

The revision C-01 of the NUCLEO-H743ZI2 and NUCLEO-H753ZI is the initially released version.

#### Revision E-01

The revision E-01 of the NUCLEO-H743ZI2 and NUCLEO-H753ZI removes the limitations of the revision C-01.

The revision E-01 of the NUCLEO-H723ZG is the initially released version.

## 9.3 Known limitations

### Revision C-01

The IDD measurement of the STM32H7x3 MCU cannot be done in standby mode because of ETH PHY U15 and the pull-up resistors (R40/R43/R46/R47/R48) supplied by VDD\_MCU.

### Revision E-01

The IDD measurement of the STM32H7x3 MCU can be measured in standby mode. The ETH PHY is powered from VDD and is separated from VDD\_MCU.

The silkscreen has been corrected on the morpho connectors.

## Appendix A Federal Communications Commission (FCC) and ISED Canada (IC) Compliance Statements

### A.1 FCC Compliance Statement

#### Part 15.19

This device complies with Part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) this device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

#### Part 15.21

Any changes or modifications to this equipment not expressly approved by STMicroelectronics may cause harmful interference and void the user's authority to operate this equipment.

#### Part 15.105

This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and the receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

*Note: Use only shielded cables.*

#### Responsible party (in the USA)

Terry Blanchard  
Americas Region Legal | Group Vice President and Regional Legal Counsel, The Americas  
STMicroelectronics, Inc.  
750 Canyon Drive | Suite 300 | Coppell, Texas 75019  
USA  
Telephone: +1 972-466-7845

### A.2 ISED Compliance Statement

#### Compliance Statement

ISED Canada ICES-003 Compliance Label: CAN ICES-3 (B) / NMB-3 (B).

**Déclaration de conformité**

Étiquette de conformité à la NMB-003 d'ISDE Canada: CAN ICES-3 (B) / NMB-3 (B).

## Appendix B CE conformity

### B.1 Warning

#### **EN 55032 / CISPR32 (2012) Class B product**

Warning: this device is compliant with Class B of EN55032 / CISPR32. In a residential environment, this equipment may cause radio interference.

Avertissement : cet équipement est conforme à la Classe B de la EN55032 / CISPR 32. Dans un environnement résidentiel, cet équipement peut créer des interférences radio.

Warning: This device is compliant with Class B of CISPR32. In a residential environment, this equipment may cause radio interference.

Avertissement : cet équipement est conforme à la Classe B de la EN55032 / CISPR 32. Dans un environnement résidentiel, cet équipement peut créer des interférences radio.

## Revision history

**Table 23. Document revision history**

Date	Revision	Changes
14-Mar-2019	1	Initial version
11-Jun-2020	2	Added: – NUCLEO-H723ZG board – <a href="#">Section 9</a> including <a href="#">Board revision history</a> and <a href="#">Known limitations</a> Updated: – <a href="#">Section 6.3</a> switch to STLINK-V3E – <a href="#">Figure 1</a> to <a href="#">Figure 5</a> , and <a href="#">Figure 9</a> to <a href="#">Figure 14</a>

**IMPORTANT NOTICE – PLEASE READ CAREFULLY**

STMicroelectronics NV and its subsidiaries (“ST”) reserve the right to make changes, corrections, enhancements, modifications, and improvements to ST products and/or to this document at any time without notice. Purchasers should obtain the latest relevant information on ST products before placing orders. ST products are sold pursuant to ST’s terms and conditions of sale in place at the time of order acknowledgment.

Purchasers are solely responsible for the choice, selection, and use of ST products and ST assumes no liability for application assistance or the design of Purchasers’ products.

No license, express or implied, to any intellectual property right is granted by ST herein.

Resale of ST products with provisions different from the information set forth herein shall void any warranty granted by ST for such product.

ST and the ST logo are trademarks of ST. For additional information about ST trademarks, please refer to [www.st.com/trademarks](http://www.st.com/trademarks). All other product or service names are the property of their respective owners.

Information in this document supersedes and replaces information previously supplied in any prior versions of this document.

© 2020 STMicroelectronics – All rights reserved